



TITLE:

走査型電子顕微鏡の半導体への応用に関する研究(Dissertation_全文)

AUTHOR(S):

加藤, 忠雄

CITATION:

加藤, 忠雄. 走査型電子顕微鏡の半導体への応用に関する研究. 京都大学, 1975, 工学博士

ISSUE DATE:

1975-07-23

URL:

<https://doi.org/10.14989/doctor.r2834>

RIGHT:

走査型電子顕微鏡の半導体への応用
に 関 す る 研 究

加 藤 忠 雄

— 1974 —

走査型電子顕微鏡の半導体への応用 に 関 す る 研 究

加 藤 忠 雄

DOC
1975
7
電気系

走査型電子顕微鏡の半導体への応用に関する研究

目 次

緒 論	1
第 1 章 走査型電子顕微鏡	4
1-1 走査型電子顕微鏡の発展	4
1-2 走査型電子顕微鏡の原理	5
第 2 章 走査型電子顕微鏡の種々のモードによる半導体の観察	11
2-1 緒言	11
2-2 半導体試料における入射電子のふるまい	11
2-3 各種モード	15
2-3-1 二次電子モード	16
2-3-2 反射電子モード	21
2-3-3 起電流モード	22
2-3-4 試料電流モード	30
2-4 結言	40
第 3 章 半導体内での電子ビームによるキャリアの生成	42
3-1 緒言	42
3-2 半導体内部におけるキャリアの生成	43
3-3 キャリア生成の深さ分布の測定	46
3-3-1 実験の原理と方法	46
3-3-2 試料の作製及び実験の手順	49
3-3-3 Depth-dose-function の測定	53
3-4 結言	65
第 4 章 半導体素子の不良解析と故障解析	67
4-1 緒言	67
4-2 PN 接合異状の不良解析	68
4-3 半導体素子製造工程における不良解析	72

4-3-1	Vebo不良解析	72
4-3-2	拡散によるスリップラインの解析	79
4-3-3	ボンディング不良解析	83
4-4	実回路使用時の故障解析	85
4-4-1	Second Breakdownによる破壊様相の観察	86
4-4-2	電界によるSecond Breakdownの理論計算と実験	93
4-4-3	ICの不良解析	100
4-5	電子ビーム照射による電流増巾率(I_{FE})の変化	103
4-6	結言	106
第5章	半導体結晶欠陥の観察	108
5-1	緒言	108
5-2	Stacking faultsの観察	109
5-2-1	試料の作製及び実験の手順	111
5-2-2	Stacking faultsの物理的性質	115
5-2-3	内部起電流モード像のコントラストの理論的考察	116
5-3	Stacking faultsと半導体素子の電気特性との関係	123
5-3-1	試料の作製	123
5-3-2	測定結果	126
5-3-3	考察	137
5-4	不純物拡散によるStacking faultsの消滅	139
5-5	結言	143
第6章	入射電子蓄積効果による結晶欠陥の観察と不純物分布の測定	144
6-1	緒言	144
6-2	電荷蓄積によるEBIC像の変化	146
6-3	半導体表面における電荷蓄積効果	148
6-3-1	Charge up効果を利用した $N^- - N^+$ 層の測定	149
6-3-2	表面欠陥の観察	153
6-4	半導体バルクにおける電荷蓄積効果	156
6-5	結言	161

第7章 総括	162
謝 辞	165
参考文献	166

近年、走査型電子顕微鏡(Scanning Electron Microscope略してSEM)の著しい発達と、普及にともなってSEMは金属分野をはじめ、医学分野にまで用いられるようになってきた。なかでも半導体分野にはなくてはならない装置となってきた。しかし、SEMが半導体分野で有効に利用されるためには、まだ未知の問題も多く残されている。例えば、半導体をSEMで観察する時に使われる種々の信号モードの意味、あるいは、一次入射電子が半導体試料内部に侵入した時の電子のふるまいと、それにともなうエネルギー損失の深さ分布定量的測定、半導体試料内部での一次入射電子による電子・正孔対の生成にともなう半導体特有の諸現象の解析、あるいは、SEMを用い、半導体素子の不良解析を行う時に得られた信号の解釈の仕方、また半導体結晶欠陥のSEMによる観察方法とその解析等、今後研究を進めて行かねばならない問題が多くある。そこで本論文では、SEMを半導体研究および半導体素子製造工程における種々の問題の解析等に応用する時の基礎的解析と、応用例について述べる。本論文の研究内容を以下章を追って簡単に述べる。

まず第1章において、本研究の意義を明確にするために、SEMの機構と発達の歴史を簡単に述べる。SEMが市販されるようになって九年余りを経て、応用範囲のひろさや分解能の点で非常な発展をとげてきたが、本研究の初期の段階において著者は、三菱電機中央研究所製作によるSEMを用いて行い、その後、日本電子製作によるJSM-U2型、-U3型SEMを用いて行ってきた。1974年9月には、マイクロ・ビームアナリシス委員会も発足し、日本学術振興会の一つの委員会となり今後の発展が期待される。本章では、SEMの機構の簡単な説明と、それにともないSEMの分解能が何によって決定されるか、また、ブラウン管(CRT)上に現われた画像がどのように解釈されるかについて述べる。つづいて、SEMが半導体研究にいつごろから、どのような方面に応用されてきたかについて述べる。

第2章では、半導体観察にSEMを用いた場合に得られる各種信号モード、すなわち、二次電子像(Secondary Electron略してSE)、反射電子像(Reflected Electron略してRE)、半導体試料特有の起電流像(Electron Beam Induced Current略してEBIC)、と試料電流像(Electron Beam Induced Target Current略してEBITC)の意味と、それらのモードにより得られる情報の違いについて述べる。SEモードは、各分野に用いられるモードであり、SEMの焦点深度が深いことを利用すると、光学顕微鏡では得ることの出来ない立体観のある像を得ることが出来る。しかも市販のSEMで100,000倍位の倍率の像が得られる。また、SEモードで試料表面の微少電位(0.5V位)、分布も像として観ることが可能である。が、SEMが半導体研究になくてはならない装置となってきた理由は、むしろEBICとEBITCモードの観察が出来ることにある。すなわち、試料が半導体である場合は、一

次入射電子により試料内部に電子-正孔対が生成され、それらのふるまいが外部回路に電気信号 (EBIC、EBITC) として観察出来ることである。このEBICとEBITCモードによりPN接合の様子はもちろんのこと、結晶欠陥の様子まで観察することが出来る。また、半導体製造工程上の異常や、素子の不良解析が光学顕微鏡や電子顕微鏡では出来ないような領域に亘って可能となる。本章では著者がこれらのモードを用いて行った観察例について、各モードごとに項目を追って述べる。

第3章では、半導体研究にSEMを用いる場合に是非必要な一次入射電子の半導体試料内部におけるエネルギー損失の深さ分布曲線 (Depth-dose function) の新しい測定法について述べる。従来、この測定は困難で近似的にしか得られていなかったが、著者の行った方法によれば、Depth-dose functionが直接的により精度よく測定が可能となった。その方法は、MOS (Metal-Oxide-Semiconductor) 構造のOxideを電子ビームで照射した時に生じるBeam Induced Conductivityを利用することにより測定する方法で、現在のところDepth-dose functionを求める方法としては最もすぐれていると思われる。

第4章では、SEMを用いて行った半導体製造工程で発生する工程異状解析と、素子の故障解析を扱い、解析方法とその結果について述べる。半導体製造工程の主な工程は、PN接合を形成する拡散工程、プレーナ拡散を行うための写真製版工程、電極形成の蒸着工程と、素子を外装する組立工程である。これらの工程で多種多様な異常が発生するが、SEMを用いると大部分の異常が解析され、原因追求が容易となり、工程改良が可能となった。現在では、LSI (Large Scale Integrated Circuit) の故障解析は、SEMなくして不可能であるといっても過言ではない。

一方、半導体素子の故障も多種多様なものがあるが、その大部分はSecond Breakdownによるものであろう。このSecond Breakdown現象は、古くから多くの研究者によって研究されており、熱不安定性理論が主流をなしている。しかし著者はSecond Breakdownにより破壊した素子の破壊様相をSEMを用いて観察した結果、電界の「ゆらぎ」によるSecond Breakdownもあると推定し、その推定を基にして電界不安定性理論をたてて、その仮説を理論解析と実験の比較によって実証したのでここに述べる。

第5章では、気相エピタキシャル成長層に発生するStacking faultsのSEMによる観察と、EBIC像にみられるStacking faultsのコントラストメカニズムについて行った簡単なモデルを用いた解析およびそれらのStacking faultsが高耐圧パワートランジスタにおよぼす影響について述べる。

近年、半導体素子の高集積化、高耐圧化、高周波化、低雑音化が進むにつれて、Starting materialであるSiウェハの完全性が要求され、その結果、結晶欠陥が大きな問題となってきた。

た。とくに、PN接合をエピタキシャル成長層を用いて形成する場合、そのPN接合界面より成長するStacking faultsが問題となる。そこで、SEMによりエピタキシャル成長層の観察を行い、EBICモードでStacking faults像を得ることが出来た。さらにこのEBIC像に見られるコントラストメカニズムを簡単なモデルを用いて解析し、Stacking faultsのEBIC像のコントラストが入射一次電子の加速電圧に依存する現象をうまく説明することができた。また、このStacking faultsの半導体素子におよぼす影響については、いまだ定まった説明がなされていないのが現状である。そこで、1000V級の高耐圧パワートランジスタについて、諸電気特性とStacking faultsとの関係について調べた。

第6章では、半導体(Si)界面およびバルク内における電荷蓄積効果(Charging effect)について述べる。従来、Charging effectといえば、SEMの分野では絶縁物試料を対象とした時に、一次入射電子を歪めてしまったり、二次電子放出率が不安定に変化したりして真の像が与えられなくなる現象としてのみ考えられてきた。著者は、半導体試料においてもやはりCharging effectが存在し、しかもそれを利用すればEBICモードの応用範囲を広げるような新しい現象の現れることを見出した。第6章では、それらに関して著者の得た実験結果を述べる。すなわち、半導体(Si)へのCharging effectを利用して、普通のSEMの観察条件では観察し難い欠陥を強調させたり、試料表面に現れている N^- 領域と N^+ 領域の不純物濃度の差異をEBICで識別したり、表面欠陥をバルク内部の欠陥と区別して観察したりすることが可能となる事が示される。

第1章 走査型電子顕微鏡

走査型電子顕微鏡(Scanning Electron Microscope略してSEM)は、現在では半導体研究、および半導体素子製造になくなくてはならないものとなってきた。現に、IC製造工程の一測定機としてほとんどの半導体メーカーで使用されている。又、半導体材料である、シリコン(Si)や、ガリウム・ヒソ(GaAs)等の物理的性質、結晶欠陥の観察および研究に、あるいは素子の信頼性向上、不良解析に応用されている。本章では、このSEM装置発展の歴史と構造、および原理について述べる。

1-1 走査型電子顕微鏡の発展

SEMは電子線を絞って試料面上を走査し、試料面の二次元情報、および試料内部の三次元情報を得ようとする分析機器である。このような装置の発想そのものは非常に古く、1935年にKnoll⁽¹⁾が電子線照射によるChargingの二次元分布の研究にまでさかのぼるとされている。この時の装置はもちろん顕微鏡として作られたものではなく、分解能も $100\mu\text{m}$ 程度のものであった。SEMとしての最初の装置は、1938年にArdenne⁽²⁾により作成された。彼の装置では、2段の磁気レンズで絞った電子線を薄膜試料上に走査させ、その時の透過電子によってフィルムを直接露光した。フィルムは電子線の走査に同期して機械的に動き、その時々透過電子を絵素として露光して、一枚の写真を得るのに20分要した。1942年には、Zworykin, Hiller, Snyder⁽³⁾が、試料内部からの二次電子を信号として、ファクシミリに画像記録するようなSEMを完成しているが、装置的な興味はともかくとして、通常の電子顕微鏡に比べてほとんど何のメリットもなかったと言える。

その後、第二次世界大戦を経て、レーダーやテレビジョンのためのエレクトロニクスや電子ビーム制御装置技術が飛躍的な発達をとげると共に、SEMを大きく改善するための技術的な背景が整い、SEMは非常な発展をとげた。それに大きく貢献したのがCambridge大学の研究グループであった。Cambridgeでは、1948年にOatley等⁽⁴⁾が中心に本格的にSEMの開発に取り組み、1950年代半ばには 250\AA の分解能を実現している。

Cambridgeに於て現在では常識的に用いられているシンチレータ、フォトマルチプライヤー系のデテクターシステムの開発を始め、種々の根本的な改良が加えられた上、SEMにより得られる種々の像についての基本的な考察も行われ、画像のコントラストメカニズム等についての多くの重要な発表が行われている。そして、それらの一連の研究努力を基礎として、1965年にはStereo Scan社より市販型の第一号SEMが売り出された。

応用面では、1959年、H. F. Mataré⁽⁵⁾が、半導体結晶内のDislocationについて

の研究を行っている。

1964年には、T. E. Everhart⁽⁶⁾は、PassivationされたSi集積回路(IC)のPN接合、抵抗の電位差、酸化膜、表面の物理特性、その他IC製造工程上の種々の問題を取り上げている。又、I. M. Mackintosh⁽⁷⁾はVoltageコントラストの検知、および、Photo resist (KPR, KTRF)で100Åの⁰パターンの形成に成功している。1965年にはW. Czaja⁽⁸⁾はリン(P)拡散によるEdge dislocationの観察を行っている。又、N. C. MacDonald⁽⁹⁾により、空乏層のバイアス依存性の観察、N. F. B. Neve⁽¹⁰⁾により、Microplasmaの観察が行われた。一方、SEMのマイクロファブリケーションへの応用として、J. W. Thornhill⁽¹¹⁾はSEMを用いて1μmのAl配線のパターンを形成している。上述の如く、SEMを半導体研究に応用しようという試みは多くの研究者により試みられてきている。これ以降も今日に至るまでに次のような研究報告がある。T. E. Everhart⁽¹²⁾による半導体内部の一次入射電子のエネルギー分布、P. R. Thornton⁽¹³⁾⁽¹⁴⁾による試料電流モード(第2章で詳しく述べる)を用いた空乏層の測定やLife timeの測定に関する研究。又、半導体素子不良解析の面では、C. J. Varker⁽¹⁵⁾によるダイオードにおける欠陥とV-I特性の相関性、R. H. Cox⁽¹⁶⁾によるMetallizationの侵蝕の問題等の報告がある。このようにSEMは、半導体のあらゆる分野に応用されてきている。

1-2 走査型電子顕微鏡の原理

本節で、SEMの結像原理について簡単に述べておく。Fig. 1-1は、現在市販されている普通のタイプのSEMのブロックダイアグラムを示したものである。図に示されるように、電子銃からの電子線は、2段ないし3段の磁気レンズとアパーチャーによって細く絞られ、試料上に照射される。電子ビームが固体表面に衝突した時に発生する信号(二次電子、反射電子、光、内部起電力等)を検知、増幅して、ディスプレイ用の陰極線管(C. R. T)の輝度変調入力とする。この時、スキャンコイルによって試料上にビームをラスタ状に走査させ、同時にこれと同期して陰極線管のビームを走査すれば、ちょうどテレビジョンの結像原理と同様に、試料面上の信号の二次元的な分布即ち走査像が得られる。

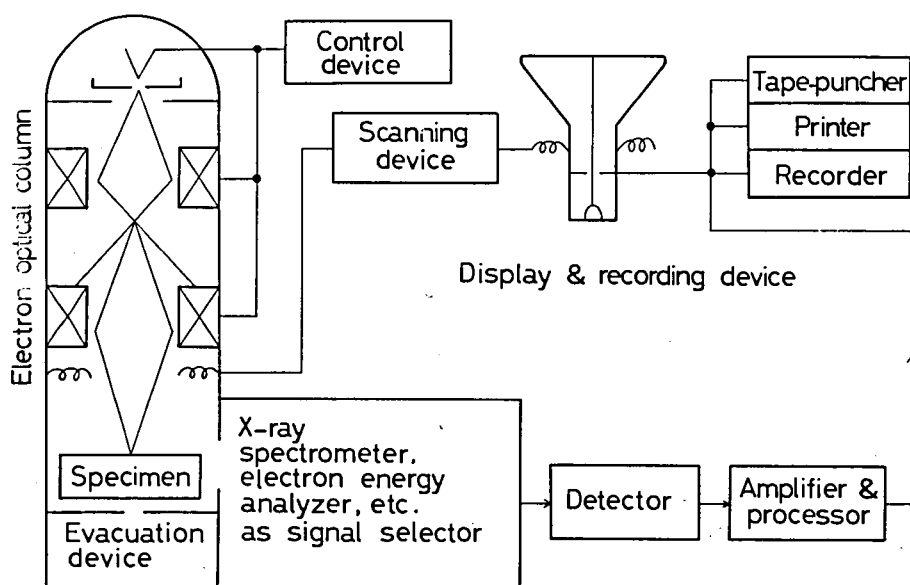


Fig. 1-1 標準型SEMのブロックダイアグラム

以上の原理から明らかな様に、SEMの倍率は試料面上の走査巾と陰極線管上の画面の巾との比で定まる。

又、得られる画像は、試料に対して検知器の方向から照明して、それを電子銃の方向からながめた様な視野になる。又、像の分解能はごく大まかに考えれば、走査するプローブの直径に等しいと考えられる。そこでプローブの直径が何によって規定されるかを簡単に考察するため、Fig. 1-2の様に一辺Dの正方形領域をビームスキャンして情報を得ることを考える。簡単のためにプローブ

は一辺 d_0 の方形の断面を持ち、電流密度は断面内において一定値 J であると仮定する。このプローブによって1フレームを t 秒で走査すると、一絵素（一辺 d_0 の正方形）あたりに達する電子数 n は、次の様に表わせる。

$$n = J d_0^2 \cdot \frac{d_0^2 t}{D^2 e} \quad (1-1)$$

これに付随するShot noiseによるrms fluctuationは \sqrt{n} であるので、この段階での S/N は $n/\sqrt{n} = \sqrt{n}$ になる。一方ブラウン管上で、輝度 B の領域と $B \pm \Delta B$ の領域とを肉眼で区別するためには、その像を与える信

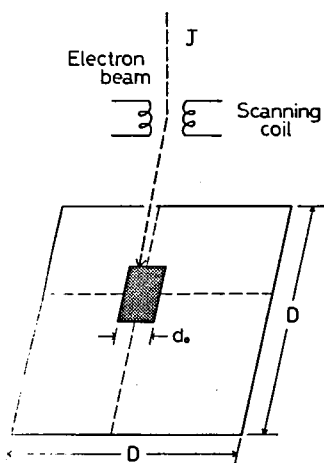


Fig. 1-2 電子ビームによる走査領域と絵素 (picture element) の模式図

号の S/N は、少なくとも $B/\Delta B$ の 5 倍以上を必要とすることが知られている。従って、検知系が理想的ならば、

$$\sqrt{n} \geq 5 B/\Delta B \quad (1-2)$$

さらに Noise としては、電子線の Shot noise の他に検知系からの Noise も付加されるので、信号発生時の $S/N (= \sqrt{n})$ は伝送中に $1/2$ になると仮定すれば、

$$\sqrt{n} \geq 10 B/\Delta B \quad (1-3)$$

(1-1), (1-3) より

$$100(B/\Delta B)^2 \leq J d_0^4 t / D^2 e \quad (1-4)$$

と表わされる。一方電流密度 J は、カソード面での電流密度 J_0 と次式で結ばれる。

$$J = J_0(eV/kT + 1) \sin^2 \alpha \approx J_0 eV \alpha^2 / kT \quad (1-5)$$

ただし、 V は加速電圧、 T はカソードの温度、 α は試料面上に収束するプローブの半項角である。

このように、絵素は次式で決まるような、ある一定値以下にすることは原理的に出来ない。

$$d_0^2 \geq 100 \left(\frac{B}{\Delta B} \right)^2 \frac{kTN^2}{J_0 V t} \alpha^{-2} \quad (1-6)$$

ただし、 $N = D/d_0$ は、1 フレーム当りのラスターの本数である。(1-6) 式は、理想的な無収差レンズでビームを絞った場合の分解能を与える。実際には、電子レンズの収差があり、最終的に到達可能なスポットサイズはもう少し悪くなる。レンズの収差については、よく知られているように、球面収差、色収差、回折収差が代表的で、それぞれ次式で表される。

$$\text{球面収差} \quad d_s = \frac{1}{2} C_s \alpha^3 \quad (1-7)$$

(C_s : 球面収差係数)

$$\text{色収差} \quad d_c = C_c \alpha \Delta V / V \quad (1-8)$$

(C_c : 色収差係数)

$$\text{回折収差} \quad d_f = \frac{1.22 \lambda}{\alpha} = \frac{1.22}{10^8} \alpha \sqrt{\frac{150}{V(\text{volt})}} \text{ (cm)} \quad (1-9)$$

従って、収差を考えた上での到達可能な最小スポットサイズ d は、

$$d^2 = d_0^2 + d_s^2 + d_c^2 + d_f^2 = P \alpha^{-2} + Q \alpha^2 + R \alpha^6 \quad (1-10)$$

$$\text{ただし、} \left\{ \begin{array}{l} P = \frac{2.23 \times 10^{-14}}{V} + 100 \left(\frac{B}{\Delta B} \right) \frac{kTN^2}{J_0 V t} \\ Q = (C_c \Delta V / V)^2 \\ R = (C_s / 2)^2 \end{array} \right\} \quad (1-11)$$

この(1-10)式の両辺を α で偏微分して、極小の α を与えるアパーチャー角度を求めると、次式のようになる。

$$(\alpha_{opt})^4 = \frac{\sqrt{Q^2 + 12PR} - Q}{6R} \quad (1-12)$$

以上の結果から、SEMの分解能を上げるためには、条件をどの様に設定すれば有利であるかを考える、(1-6)式より J_0 , V , t , α のそれぞれを大きくするほうが、分解能は向上する(d_0 が小さくなる)ように思われる。しかし(1-12)式のように収差との関係から α には最適の値が定まっていて、任意に大きくすることは出来ない。又、 t を大きくすることは、観測の実用性から言っても、また電気回路の安定性の点からみても、あまり無制限に長く出来るわけではなく、せいぜい数分どまりである。加速電圧 V を上げることは、(1-6)式からみても、あるいは色収差(1-9)式から考えてみても有利に思われるが、後に第3章で述べるように、試料への電子の侵入が大きくなるので、使用できる加速電圧はおのずから制限を受ける。結局、分解能を向上させるための最も有効な手段は電子銃の輝度 J_0 を大きくすることである。電子銃には普通、タングステンフィラメントを用いたヘヤーピンタイプのものが使われるが、このタイプのフィラメントでは理論的な分解能は 100\AA 程度である。従って、 100\AA よりも良好な分解能を得るには、ヘヤーピンタイプの電子銃よりも輝度の高い電子銃を必要とする訳で、そのための試みとしてなされた最も有名なものに、シカゴ大学のCrewe等⁽¹⁷⁾の開発したField emissionを用いた電子銃がある。Field emissionを用いれば、通常のヘヤーピン型のほぼ1000倍以上輝度の高い電子線が得られ、(1-6)式から考えても、分解能が30倍以上向上することが期待される。さらに、Field emissionは冷陰極であるため(1-8)式に示した色収差の ΔV も小さくなり、結果としてCrewe等はその装置によって 5\AA の分解能を達成し、トリウム⁰の単原子の像を得ることに成功して話題をよんだ。ただ、Field emission型のSEMでは、安定なField emissionを確保するのに残留ガスがイオン化して陰極に衝突することを極力さける必要上、 10^{-10} Torr ぐらいの超高真空にする必要があつて、実用的な見地からは問題が多い。電子銃の輝度を上げるためのもう一つの試みは、IBMのBroers⁽¹⁸⁾によってなされた。彼は仕事関数の低い LaB_6 (Lanthanum hexaboride)を電子線衝撃によって加熱し、輝度の高い熱電子を放出させ、それを電子源とするようなSEMを開発した。このような形の電子銃は一般にPoint cathode typeと呼ばれているが、Broersはこれによって 25\AA ⁰の分解能を報告している。この値は先のCreweの報告した 5\AA ⁰に比べて劣るが、対象となった試料がBroersの場合はBulkでありCreweの場合は薄膜であつたので、試料内部での電子の拡散の影響が同等でなく、単純に比較することはできない。Broers typeでは、熱電子を使っているのでField emissionの場合

のような高い真空度は必要でなく、その点で実用性が高い。

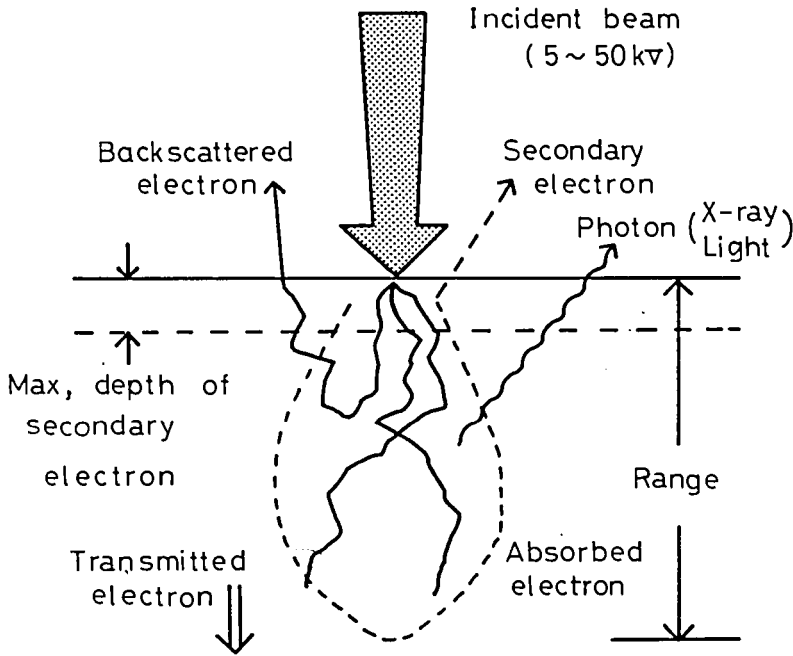


Fig. 1-3 入射電子ビームと試料との相互作用

以上の議論では、試料上に焦点を結ぶ電子線の径が分解能を与えると仮定してきたが、実際には二次電子像を対象とする場合以外ではこのような仮定は成立しない。なぜならば、高エネルギーの電子線は試料内部にいくぶんか侵入して広がるので、反射電子像か内部起電力像などでは、その影響によって得られる像の分解能はプローブ径よりもずっと悪くなる。また、試料が半導体の場合にはキャリアの拡散長が長くそれによる特有の効果も考慮に入れる必要がある。Fig. 1-3に、電子線が試料に入射した際に発生する種々の信号の発生域を模型的に示す。利用できる信号の種類がこのように多様であることはSEMの有する大きな特長の一つで、特に内部起電力（すなわち電子ビームによるhole-electron pairの生成）が有効に利用できることからSEMが半導体研究に非常に有効な手段となっている。このような多様性から、一口にSEM像といってもそれは試料表面上において電子線によって励起されたそれらの信号のいずれかの二次元的な強度分布を示

すマップということであって、ある場合にはそれが表面の凹凸を表わし、ある場合には表面ポテンシャルの分布を表すというわけである。そして、用いる信号によって分解能に影響する要因も、最適な操作条件も異ってくる。

第2章 走査型電子顕微鏡 (SEM) の種々の モードによる半導体の観察

2-1 緒 言

前章に述べたように、SEMでは種々の観察モード即ち、二次電子 (Secondary Electron 略してSE)、反射電子 (Reflected Electron 略してRE)、X線、さらに試料が半導体の場合には、起電流 (Electron Beam Induced Current 略してEBIC)、試料電流 (Electron Beam Induced Target Current 略してEBITC) カソードルネッセンス (Cathodoluminescence) 等があるが、それらのモードを半導体研究の分野に用いてゆく場合の総合的な解釈は必ずしも明らかにされていたとは言えない。そこで本章において上記のそれぞれのモードについて、著者の行った観察結果を中心に、その適用範囲、物理的意味得られる情報等を明らかにし、半導体研究にSEMを利用してゆく際の統一的な手がかりを与えたい。

半導体素子の物理的究明や、故障解析等への応用例については、第4章で詳しく述べることにし、本章においては、前述の種々のモードにより半導体に関して得られる情報を中心に述べる。

まず (2-2) では、半導体試料における入射電子のふるまいに伴って、一次入射電子の一部が試料表面で反射したり、表面近傍で二次電子をたたき出したり、一次入射電子により生成された電子-正孔対がPN接合に捕えられる諸現象について述べる。

次に (2-3) では、SEMによる半導体の観察と解析に関して、各モードにより得られる情報について原理的に述べる。すなわち、二次電子像による半導体表面の微細構造の観察と、表面の電位分布 "Channel" の観察、反射電子像による半導体表面の微細構造の Topography、起電流像、試料電流像による半導体基体内部、例えば、シリコン (Si) ウェハ内の結晶欠陥や、PN接合の不良の状態を、各モードによって非破壊的に観察した観察例について述べる。

2-2 半導体試料における入射電子のふるまい

著者が半導体素子やシリコン (Si) ウェハ内の観察と解析に用いた信号モードは、Table 2-1 にまとめて示すように、二次電子、反射電子、起電流、試料電流である。SEMで普通に用いられる一次入射電子の加速エネルギーは、5~50 KeV である。従って、以下の議論においても入射電子のエネルギーとして上記の範囲を想定して話を進める。一次入射電子の固体内でのエネルギー損失過程については第3章で、Depth-dose function の新しい決定法と関連して詳しく述べる。前述のエネルギーを持った電子線が、固体にぶつかると、一部は固体表面で反射され、反射電子となる。固体内に侵入した電子は、大部分試料固体原子のイオン化により初期のエネルギーを失

Table 2-1 信号モードの種類と得られる情報

モードの分類	得られる像の意味	得られる情報とその応用
<p>二次電子 SE (Secondary Electron)</p>	<p>一次入射電子により、試料表面より飛び出した電子、この電子のもつエネルギーは、一次入射電子のもつエネルギーより小さい。 (50eV以下5~6eV)</p>	<p>① 表面の形状：ICのA_L電極配線の様子、SiO₂のエッチングの形状 ② 試料表面の電位：ICの不良解析、Channelの様子、空乏層の測定、IC、Trの動作状態</p>
<p>反射電子 RE (Reflected Electron)</p>	<p>一次入射電子の内、試料表面で反射されたり再び試料表面より出た電子。この電子のもつエネルギーは、試料表面の物質により異なる。</p>	<p>① 表面の形状：IC、Tr等の表面構造の測定 ② 構成物質：IC、Tr等の表面構成物質の検出</p>
<p>起電流 EBIC (Electron Beam Induced Current)</p>	<p>一次入射電子により、半導体試料内部に生成された電子-正孔対により誘起された電流</p>	<p>① 試料内部の状態：結晶欠陥、PN接合の様子、少数キャリアのライフタイム ② 異状部分の表面からの深さ：PN接合の異状、結晶欠陥</p>
<p>試料電流 EBITC (Electron Beam Induced Target Current)</p>	<p>一次入射電子の内、半導体試料に吸収されてしまう電子(試料内部にPN接合が在る場合は、浮遊容量のためEBICの微分成分も含む)</p>	<p>上記のモードSE、RE、EBICにより得られる情報の全てを同時に得られる。</p>

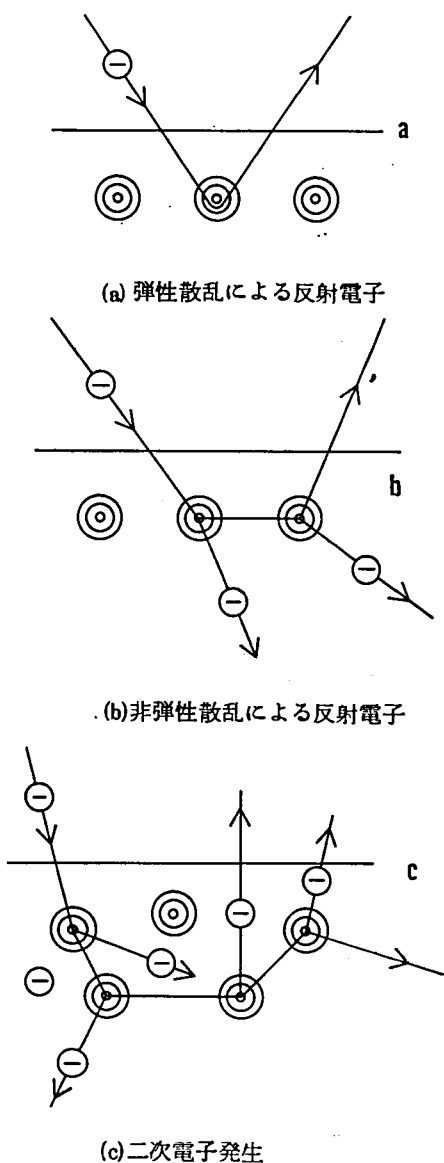


Fig. 2-1 入射電子ビームの試料中における散乱機構

で集め増巾することにより、CRT上に二次電子像を観ることができる。一次入射電子によって励起された電子が再び外殻軌道に落ちると、可視あるいは、近赤外に相当するエネルギーの「Photon」が放出される。これがCathodoluminescenceである。内殻軌道に落ちると、特性X線を放射することになる。以上が半導体試料に一次入射電子が衝突した時におこる現象の主なものである。

う。その際の入射電子の散乱とエネルギー損失のメカニズムは、非常に複雑なものであるが、それらを分類して単純化すればFig. 2-1 のようになる。

まず、一次入射電子が試料表面の表面原子の一つと、弾性衝突をする様子を(a)に示す。この場合一次入射電子と、表面原子には、何らエネルギーのやりとりはない。が、一次入射電子は、原子との相互作用により運動量に変化し、大きな角度で散乱し、結果的には試料から再びはじき出される。(b)に示す場合は、結果的には、(a)と同様試料から一次入射電子は飛び出すが、この場合は、非弾性衝突によって試料内原子にエネルギーが与えられそれによって試料内原子はイオン化される。(c)に二次電子が生成される様子を示す。この場合、一次入射電子は、固体内の電子と次々に非弾性衝突し、初期のエネルギーを失って行く。この時のイオン化エネルギーは、半導体の場合平均3~8eVである。これら一連の衝突は、 10^{-10} secのオーダーに行われる。生成された二次電子は、格子に熱量を与え運動エネルギーを失いながら、試料内部を拡散して行く。即ち「Phonon」が生成される。拡散していった二次電子が試料表面に到達した時に表面のBarrierエネルギー(2~6eV)以上の、運動エネルギーを持っている場合、その二次電子は、表面より外部へ出て行くことになる。

外部に放出された二次電子を正電位を有する電極

特に半導体の場合は、二次電子、Photon, Phonon等の励起の他に、電子-正孔対の生成という特有の現象があり、電気伝導度を大きく変化させたり(Beam-induced conductivity modulation)試料内部に、PN接合が存在する場合は、電子-正孔対がPN接合に到達し、起電圧を生じせしめ外部回路に起電流として取り出すことが出来たりする。

例えば、電子-正孔対生成エネルギーを5eVとし、入射電子を20KVで加速したとすると、1ヶの一次入射電子により生成される電子-正孔対は、 4×10^3 対にもおよぶ。

以上が、一次入射電子が半導体試料に衝突した時に起こる現象で、情報入手に役立つが、試料表面の一次入射電子による損傷や汚染も、同時に考えておかねばならない。損傷により表面の物理定数が変化したり、汚染により誤情報が与えられたりすることもある。特に、MOS型構造の試料や低雑音関係の試料を取り扱う場合は、これらのことについて十分留意しなければならない。

以上述べて来た半導体への電子線入射によって誘起される現象をTable 2-2に示す。表面がSiO₂でおおわれたプレーナ型トランジスタ等の観察においては、一次入射電子のChargingに

Table 2-2

- Reflection of primary electrons
反射係数 0.162 (Si, 30KeV)
- Secondary electron emission
- Cathodoluminescence
- X-ray excitation
 $K\alpha = 7.125 \text{ \AA}$
- Carrier Production (electron-hole Pair)
平均エネルギー 3.6eV (Si), 2.4eV (SiO₂)
- Radiation damage

留意しなければならない。一般にChargingは、二次電子放出率 δ が1でなく、かつ試料がアースされていない時に起こる現象で、試料表面あるいは、試料中に入射電子が蓄積されたりあるいは入射した電子以上に電子が運び去られて表面が正に帯電したりして実際問題としては、真の情報が得られないこともある。そのため、絶縁物試料の場合には、表面を金(Au)等の金属でコーティングしてChargingをさせている。このCharging現象に関しては、Van VeldやShaffner⁽¹⁹⁾によるInsulatorのChargingに関する研究報告がある。

著者が観察した多くのプレーナ型・トランジスタにおいては、 SiO_2 膜厚が余り厚くなく ($1000\text{\AA} \sim 5000\text{\AA}$) 一次入射電子がその SiO_2 を透過できる程度に高エネルギーならば、顕著な Charging 現象は見られなかった。一次入射電子が SiO_2 を透過する場合は、一次入射電子の透過路が低抵抗となり、電子ビームが試料面を走査することは、試料面を順次低抵抗で短絡することと等価であり、Charge は、順次その通路を通して逃げて行く。その結果、試料が SiO_2 でおおわれていても、Charging 現象はみられないと考えられる。

以上のような通常の Charging 現象の外に試料が半導体の場合、入射電子により生成された電子-正孔対のどちらか一方が試料のある部分に残り、その部分のエネルギーレベルを変化させるという半導体特有の現象がある。この現象に関しては、第 6 章に詳しく述べる。

2-3 各種モード

本節においては、SEM を半導体の観察や半導体材料の物性測定をする時に用いる二次電子像、反射電子像、起電流像、試料電流像の意味を実際の半導体観察や測定を通じて説明する。SEM を一般的に用いる場合は第一章や前節に述べたごとく、X-ray や Cathodoluminescence といったモードもあるが、本論文で述べる X-ray 解析は SEM ではなく、X-線マイクロアナライザを用いて行った。Cathodoluminescence は、主に GaAs 等の発光半導体材料に用いられるモードで、Si に関してはまだ検知方法等の問題もあり本格的実用の段階には至っていない。

ここで、著者が半導体素子の観察や解析に用いた各種モードと、それによって得られる情報及びその半導体への応用を、Fig. 2-2 および Table 2-1 にまとめて示す。本節では、以下それらを順次説明する。

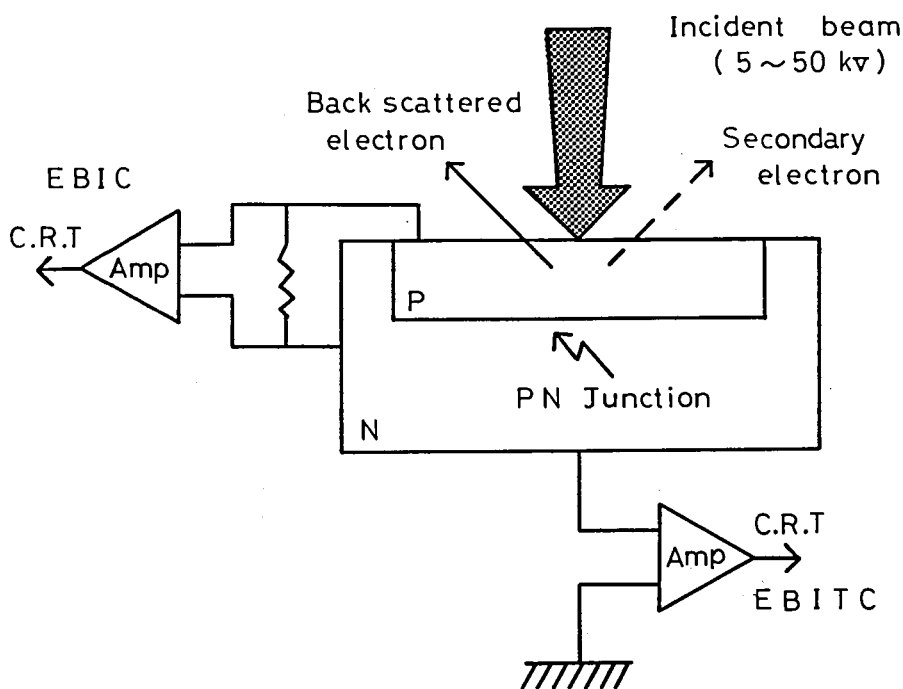


Fig. 2-2 半導体試料において使用される諸信号

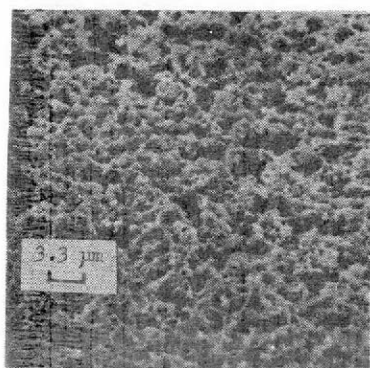
2-3-1 二次電子モード

近年ICの高密度化、トランジスタの高周波化にともない、パターン精度の要求と、微細パターンの要求が強くなって来た。従来の金属顕微鏡では、高低差が明確に判明せず、又、倍率も余り高くない。しかるに、SEMは、いわゆる焦点深度が深く、高低差がはっきり分かり立体的に観察することが出来る。又、倍率も市販のSEMで100,000倍位まで観察が可能である。最近のField emission型のSEMでは、分解能が $5\text{Å}^{(17)}$ 位まで可能である、といわれている。が、半導体素子の観察には、分解能が 100Å もあれば十分である。半導体素子のパターン形成技術が、電子ビーム露光装置を用いない限り、普通の光学系露光装置では $1\mu\text{m}$ が限度であるため、著者が行った種々の観察には、通常のヘーピン型電子銃の日本電子製JSM-U2, JSM-U3型、および三菱電機中央研究所製SEMで十分であった。

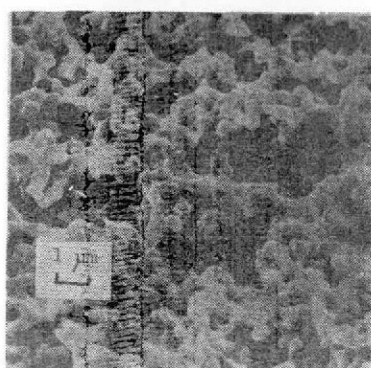
上記のような、SEMの二次電子モードの特徴を利用することによって著者は、半導体製造工程において、光学顕微鏡では判断のつかなかったようないくつかの問題点を解決する事が出来た。以下それらについて述べる。

まず第一に、ガスフィルタの形状及び性能の評価について得た結果を示す。半導体製造工程において、歩留りを大きく左右する原因の一つは、各工程に用いるガスの純度である。そのため不純物

拡散に用いる酸素ガスや窒素ガスは、予めフィルターを用いてほこり等を除去した上で使用される。このフィルターとしては、普通ミリボア・フィルタを使用するが、この穴の形状というものはよくわかっておらず、フィルタの製造元では一応円形であろうといわれている。このフィルタの穴径も公称何 μm といわれているだけで実際の大きさは明白ではなかった。そのため、ミリボア・フィルタの形状をはっきり知るために、SEMで観察した。ミリボア・フィルタのような絶縁物をSEMで観察するためには、前節で述べたごとく、電子ビームによるChargingを防止するために、数百 \AA 程度の金(Au)を表面に蒸着する必要がある。



(a) X 3,000

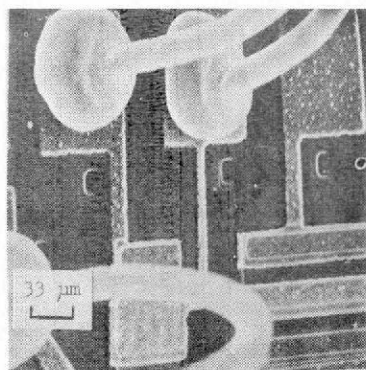


(b) X 10,000

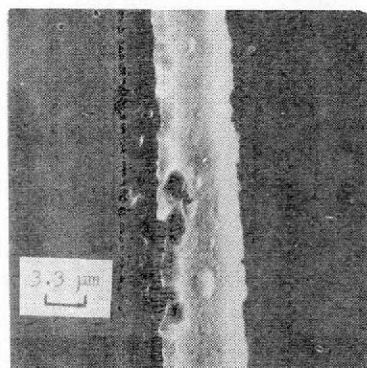
Fig. 2-3 ミリボア・フィルタのSEM像

公称 $0.3\mu\text{m}$ といわれているミリボア・フィルタの二次電子像をFig. 2-3に示す。(a)は3,000倍、(b)は10,000倍である。写真で黒い部分が穴である。(b)より明らかなように、穴は必ずしも円形ではなく、穴径も $0.3\mu\text{m}$ より大きなものがいくらでも存在することがわかる。そのため、公称 $0.3\mu\text{m}$ のフィルターを用いても、拡散炉内にそれ以上に大きなほこりが導入されてしまう可能性があり、微細なパターンの素子を製造する場合には各工程に用いるフィルターは、より厳しい公称値のものを使用しなければならない。

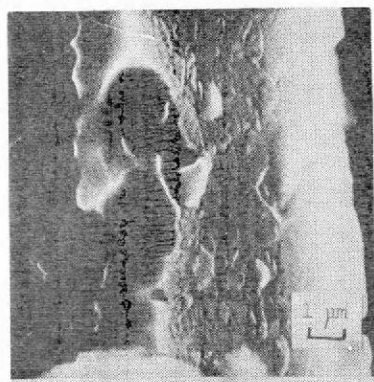
次に、蒸着されたAl電極の不良状況とその原因について得た結果を示す。一般に、ICやトランジスタの電極は、金属Alを素子表面に蒸着し、写真製版技術を用いて各電極を形成する。その場合、応力の関係で、細いAl薄膜ラインが下地Siから浮いたり、表面に出来ている酸化膜の段の所で、Al薄膜が切れたりする。そのような状態の観察は、分解能及び焦点深度の点で通常の光学顕微鏡では十分に行えず、従って十分な原因調査の出来ないことが多かったが、SEMを用いればそれが可能となり、原因追求の上で有力な情報が与えられる。Fig. 2-4にAl電極が下地酸化膜から浮いている様子を二次電子で撮った写真を示す。(b)は(a)の矢印部分の3,000倍の像である。(c)は同じく10,000倍の像である。又、膜厚はこの試料が45度に傾いているので実際の厚みは、



(a) X 3 0 0



(b) X 3,000



(c) X 10,000

Fig. 2-4 ICのAl配線のSEM像

の低いエネルギーで試料表面を脱出するものがほとんどであるため、表面の電位に敏感に左右される。即ち、表面電位が局部的に高い領域では二次電子の脱出が他の部分よりも少なくなり、SEM像に電位によるコントラストが現れる。以下にこのような電位コントラストを用いて得た結果を示す。

$\sqrt{2}$ 倍すればよく、この場合、約 $2.1 \mu\text{m}$ である。このようにSEM像により、膜厚も相当精度よく測定することが可能である。又、10,000倍以上に倍率を上げると、Alがはがれた下地のSiや、酸化膜の様子もわかる。同じく、Fig. 2-5は、Al電極形成後、下地Siとの電気接触および機械的強度を増すために行う熱処理(Sintering)工程でSiとなじまず、電極の一部がはがれたものである。この剝離の状態からこの原因は、Alを蒸着する前にSiウェハを弗酸で少しエッチングし、Si表面を清浄にする工程が不十分であったためであると判明した。

次に、プレーナ技術で最も大切なSi酸化膜(SiO_2)の膜厚と、エッチング端の形状について得た結果を示す。従来光学顕微鏡では、見出せなかった酸化膜表面の凹凸状態やエッチングされた酸化膜端の形状及び膜厚もSEM像で測定が可能となった。Fig. 2-6に酸化膜のエッチング端を示す。(b)は(a)の矢印部分の30,000倍の二次電子像である。この試料は、適正なエッチング液とエッチング時間でエッチングされているので、写真より明らかなように垂直に酸化膜がエッチングされている。Fig. 2-6(b)は倍率が30,000倍である故、この酸化膜厚は $4,200 \text{ \AA}$ と測定することが出来る。現在酸化膜厚の測定にはNa光線による干渉縞が用いられているが、これは精度的に $\pm 300 \text{ \AA}$ 程度の誤差が生じるが、SEMの二次電子像を用いると $\pm 100 \text{ \AA}$ の誤差で測定が可能である。さらに、SEMによる測定のもう一つの利点としては、測定箇所が正確に設定できるので複雑な高低変化を有する SiO_2 も測定できることがあげられる。

以上述べてきたような、光学顕微鏡的な使用方法だけでなくSEMのSEMモードの持つもう一つの重要な機能は、表面の電位分布が測定できることである。二次電子は、数eV程度

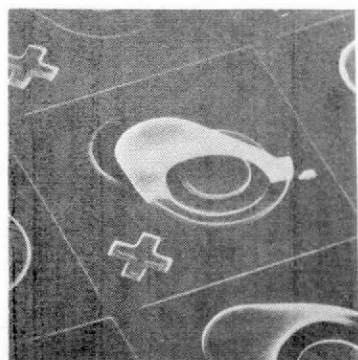
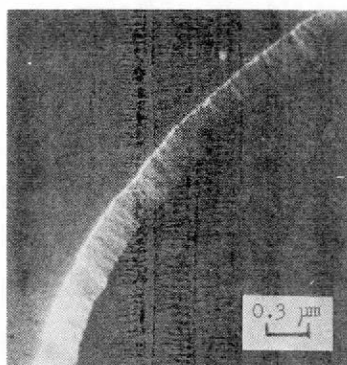


Fig. 2-5 Al電極の剝離 (SE像)

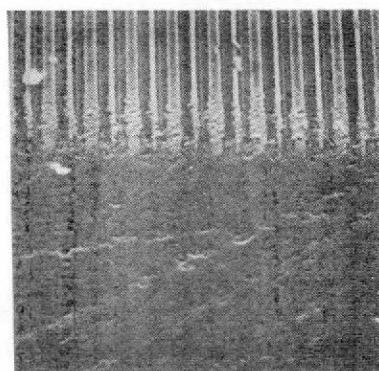


(a) X10000

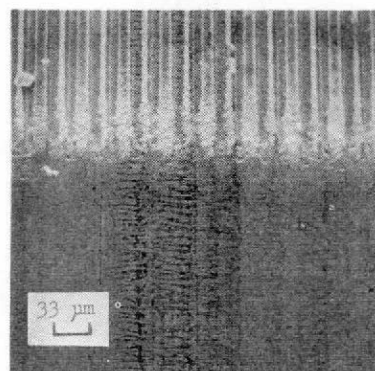


(b) X30000

Fig. 2-6 酸化膜のエッチング端 (SE像)



(a) 0Vバイアス



(b) 2Vバイアス

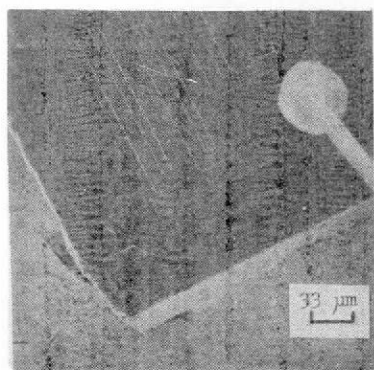
Fig. 2-7 高周波トランジスタの断面のSE像

従来、PN接合の深さ測定は試料を角度研磨し、銅メッキ法で行っていたが、電位コントラストを利用すれば以下のようにSEMによってこれをより精確に求められる。

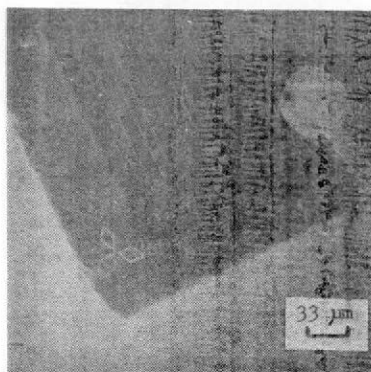
Fig. 2-7(a)に高周波用トランジスタを角度 30° で、アングルラップした断面のSE像を示す。同じく、(b)に、このトランジスタのコレクタ・ベースに逆方向電圧(2V)を印加した時のSE像を示す。(a)では、外部より何らバイアスが印加されておらず、PN接合によるBuilt-in potential($\approx 0.4V$)が存在するだけである。この電位差は、装置に特別な工夫を施せば十分に検知可能な値であるが、著者が用いた装置では図に明らかなように検知されていない。しかし(b)に示したように外部より2Vの電位を与えると接合の形状が検知された。試料表面にラッピング時のキズがたくさんあるにもかかわらず、Emitter dip effectの様子が良くわかる。

次に、同じく電位コントラストによるPNP型トランジスタのChannelの観察結果を示す。一般に、PNPプレーナ型トランジスタはコレクタ領域としてP型で、不純物濃度の低いSiウェハを使用する。そのため SiO_2 により、コレクタ・ベース接合近傍のコレクタ表面がN型に反転し易く、いわゆるChannel現象がみられる。

Fig. 2-8(a)に何らバイアスを印加しない時のSE像を、(b)にこのトランジスタのコレクタ・ベース接合に逆方向電圧(2V)を印加した時のSE像を示す。(a)と(b)の比較により、Channelがダイスのエッジまで延びている様子が良くわかる。



(a) 0Vバイアス



(b) 2Vバイアス、周辺にチャネルが伸びている

Fig. 2-8 PNPプレーナートランジスタ表面のSE像

Channelの有無は、カーブトレーサを用いて検知することが可能であるが、このようなChannelの位置、形状についての情報は、SEMを使うことによって初めて可能となった。

一般に、0.5Vの電位差があれば、その相異を二次電子で検知出来るといわれているが、著者の場合は、SEMの装置に特別な工夫をこらしていないので、2V位の差異がないと、明確なコントラストとして観察するのが困難であった。SEによるVoltageコントラストの測定は、T. E. Everhart⁽¹²⁾により SiO_2 でおおわれたIC中のトランジスタに関して著者と同じく2ボル

トのVoltageコントラストの測定を報告している。

SEMによる表面電位の測定は、歴史的には1941年にKnollが、1957年にEverhartとOatley⁽²⁰⁾⁽²¹⁾が二次電子の反射により測定を行っている。1962年には、ParkerとWarren⁽²²⁾が0.07Vの電位の測定に成功している。表面電位の観測に関しては、その他多くの報告がある。⁽²³⁾⁽²⁴⁾二次電子のコントラストは、試料表面の角度、原子組成、結晶軸等によっても変化する。又、一次入射電流と電圧、Detectorの電圧、走査速度、倍率等にも影響される。

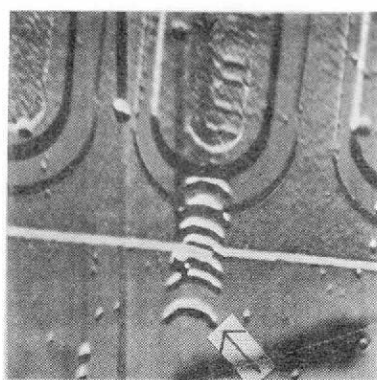
2-3-2 反射電子モード

反射電子(RE)は、前述のごとく一次入射電子のうち試料から再脱出してきた電子であるためRE像のコントラストは表面の形状及び表面構成物質のちがいににより与えられる。しかし、REによる構成物質の解析は、REの反射係数がごくゆるやかな原子番号依存性を持つことを利用して行うため、あまり精度が高くないので、実際にはX線マイクロアナライザを使用した方がより明確に解析できる。従ってSEMでの反射電子像は、構成物質の解析のためよりはむしろ次節で述べる起電流モードや、試料電流モードによる観察時に、補助手段として併用して用いることが多い。即ち与えられたEBICコントラストが真の起電流信号だけなのか、あるいは表面上の信号も同時に観察しているのかを明確にするような場合に用いることが多い。

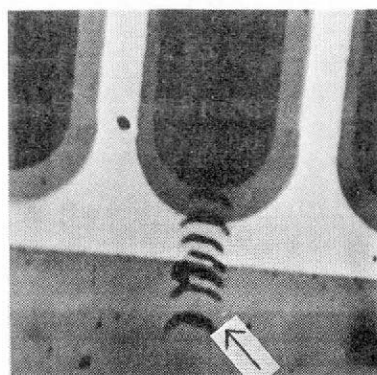
反射電子モードのそのような応用例について述べる。試料はエピタキシャル二重拡散型パワートランジスタでN型 $0.01\Omega\text{-cm FZ}$, Siウェハ上に、N型 $5\Omega\text{-cm}$ のエピタキシャル成長層が $15\mu\text{m}$ 形成されている。この、 $0.01\Omega\text{-cm}$ のN型領域と、 $5\Omega\text{-cm}$ のN型領域がコレクタ領域となり、プレーナ方式でベース、エミッタ領域が形成されている。ベース、コレクタのPN接合は約 $4\mu\text{m}$ の深さに、エミッタ、ベースのPN接合は約 $2\mu\text{m}$ の深さに形成されている。

電極が形成される前の状態で、 SiO_2 の一部が除去され、Siと SiO_2 面が露出している。Fig. 2-9(a)(b)は、3-4、3-3節で述べるEBITC、EBIC像である。これとよく似たEBIC像を、N. F. R. NeveとP. R. Thornton⁽²⁵⁾は、Microcracksであると報告している。彼らは、転位は“Diffusion-edge”があるため、Microcracksほど像がシャープでなく、このように、シャープな像が得られるのはMicrocracksであると説明している。

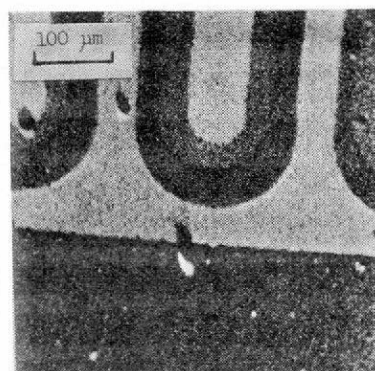
Fig. 2-9(a)(b)上の矢印で示した“ウロコ”状の形状が真にSi内部よりの信号だけなのか、あるいは、表面にそのような凹凸が存在するのかを確認するために、Fig. 2-9(c)に示すような反射電子像を撮ると、それがSi内部に存在し、単なる表面現象でないことが確認される。又、Fig. 2-9(c)より明かるい部分がSi面で、暗い部分が SiO_2 であることがよくわかる。このように、半導体素子表面のAl電極、 SiO_2 、Si面等の区別は、反射電子モードを用いても解析することが可能である。



(a) EBITC像



(b) EBIC像



(c) RE像

Fig. 2-9 パワートランジスタに発生した
欠陥の各種モードによる観察

ゆく。この現象は、外部回路に電流を流すことになる。又、N型領域で生成された正孔のいくつかは、空乏層に向かって拡散し、P型領域で生成された電子のいくつかは、同じく空乏層に向かって拡散してゆく。これらがPN接合に到達すると、そのBuilt-in fieldにより正孔はP領域に、電子はN領域に向って加速され、その結果、外部回路に電流が流れる。

2-3-3 起電流モード

起電流モードは、前述の如くPN接合をもつ半導体試料にのみみられるモードで、一次入射電子により生成された電子-正孔対が、PN接合の空乏層に捕えられた時それを外部回路に信号として取り出すモードであるので半導体素子の解析には最も有効なモードである。

半導体素子を起電流モードで、観察するとIC、トランジスタ等、半導体素子内部のPN接合の様子、あるいは半導体材料であるSiウェハのLife timeの測定又、Channelの発生の様子や、結晶欠陥の解析も可能になる。信号の取り出し方は、Fig. 2-10に示すように、PN接合と抵抗で一つの閉回路を構成し、抵抗の両端の電位差を増巾し、それをCRTの変調信号とする。

一般に、PN接合の存在する試料に、電子が入射した時、2つの現象がみられる。即ち、高エネルギー電子ビームによる電子-正孔対の生成と、それらのキャリアがPN接合の“Built-in field”あるいは表面のBarrierあるいは試料に印加された電圧による高電界により集められる現象である。

ここで、Fig. 2-11に示すような、プレーナ型トランジスタを考える。試料最表面には、 SiO_2 が存在しその下にN型領域、その下にP型領域が存在し、そのPN接合には巾wの空乏層が存在し、その巾は、P、N領域の不純物濃度とPN接合に印加された電圧に依存する。何ら電圧が印加されなくても、Fig. 2-11に示すような“Built-in field”が存在する。この領域で生成された電子は、“Built-in field”によりN型領域に、又、正孔は、P型領域に向かってドリフトして

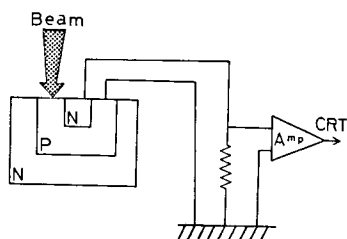


Fig. 2-10 EBIC信号の検知回路図

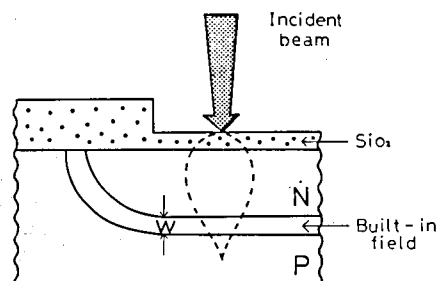


Fig. 2-11 プレーナ型PN接合におけるEBICの発生領域の広がり

このように、外部に電流として取り出す信号の大きさは、PN接合の表面からの深さ、その面積、Si表面上に存在する物質の原子番号(Al or SiO_2 等)、少数キャリアのLife timeに依存する。又、一次入射電子の加速電圧や電流に依存することはいうまでもない。が、この問題に関しては、第3章で詳しく述べる。

ここでEBICによる半導体の観察例と解析例について述べる。NPNプレーナ型トランジスタをEBICで観察すると、Fig. 2-12(a)のようなEBIC像を得ることが出来る。このトランジスタの構造をFig. 2-12(c)に示す。表面は約 $1\mu\text{m}$ のAl電極と、約 $5,000\text{\AA} \sim 8,000\text{\AA}$ の SiO_2 でおおわれている。又、Siバルク内には、エミッタ・ベースのPN接合とベース・コレクタのPN接合の2つの接合が存在する。この時のEBIC像のライン・スキャンをFig. 2-12(b)に示すこれより、NPNトランジスタの典型的なEBIC像について次のことが分かる。

コレクタ・ベースの接合のみ存在するところでは、みかけ上正の信号が、エミッタ・ベースとベース・コレクタの2つの接合があるところでは逆に負の信号が得られる。2つの接合が存在するところでは、このトランジスタの場合第3章で述べるDepth-dose functionの関係で表面に近い接合の影響が大きくなっている。この場合は、エミッタ・ベース接合起電流と、ベース・コレクタ接合起電流の和となりエミッタ・ベース接合が表面に近いところに存在するため、その起電流の方が大きく、Fig. 2-12(c)のような信号の取り出し方をすれば、負の信号を得ることになる。

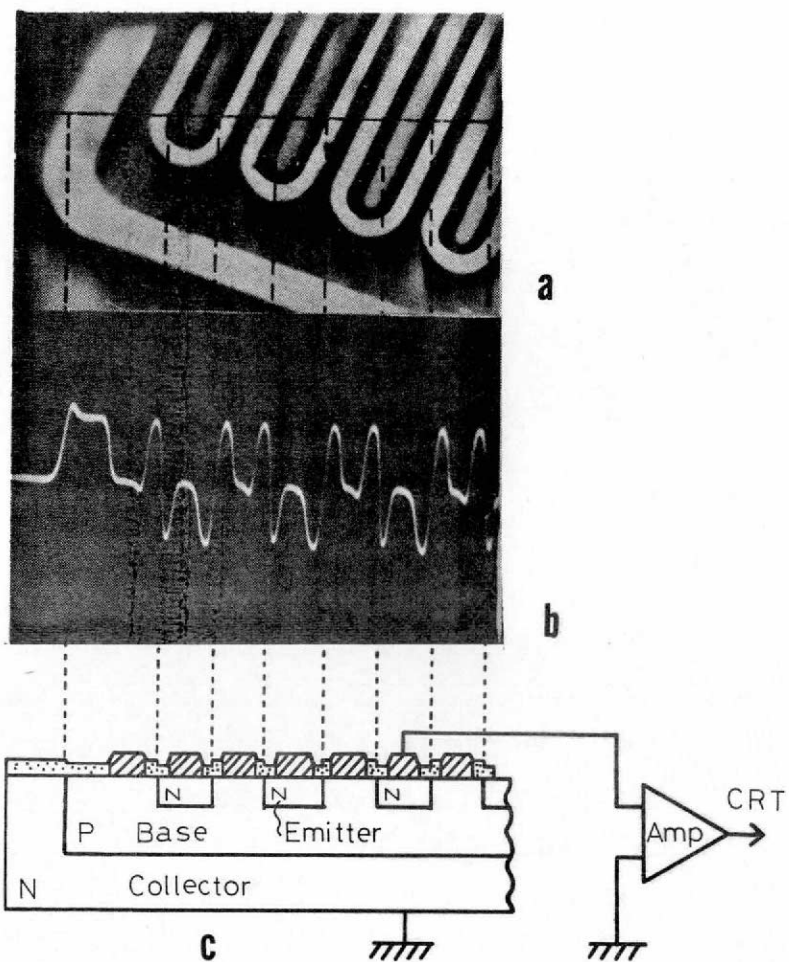


Fig. 2-12 プレーナ型トランジスタにおけるEBICの強度分布

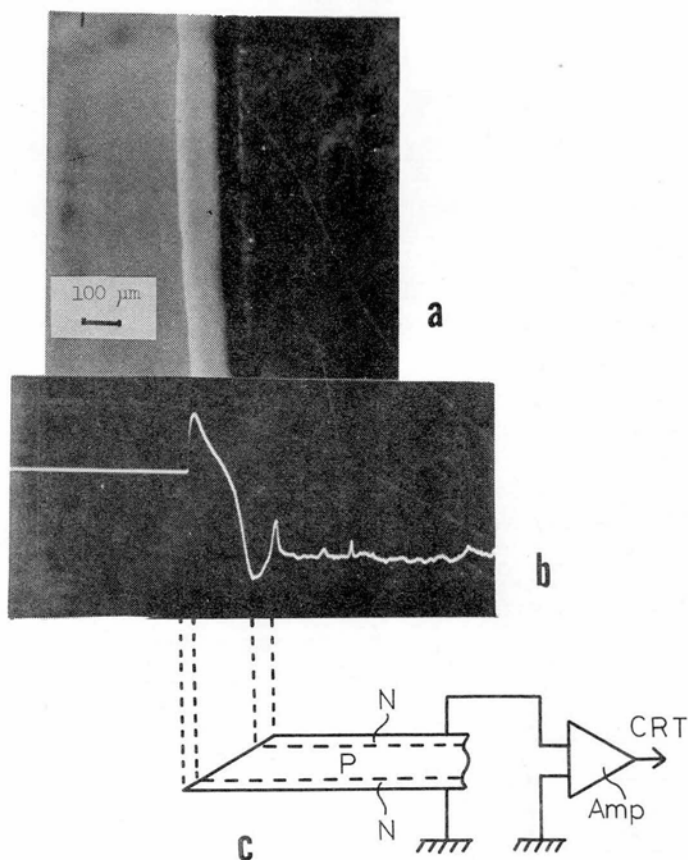


Fig. 2-13 単一拡散型NPNトランジスタにおける接合信号の分布

表面にAl電極や、 SiO_2 があると、正・負のEBIC信号は共に弱められる。トランジスタの観察の場合、エミッタ、ベース、コレクタと3つの領域があるため、三種類の信号の取り出し方の他に、残りの領域をどちらか一方に短絡させるか、開放にするかで幾種類ものEBIC像を得ることが可能である。第4章でその観察例を示すが、得られたEBIC像の極性を反転し、CRT上の輝度とコントラストを加減することにより、より詳細な情報が得られることもある。

次に、NPN型トランジスタの各接合断面のEBIC像を、Fig. 2-13に示す。このトランジスタは、Single diffusion型で、P型Siウェハの両面よりN型導電型の不純物、リン(P)が、約 $80\mu\text{m}$ の深さに拡散されている。Fig. 2-13(a)にそのEBIC像、を(b)にEBICのライン・スキャンを、(c)に試料断面を図示する。各接合部が露出しているため、各接合部から

得られる信号の様子がよくわかる。

このように、接合部を露出させるとバルク内の、少数キャリアの、Life time の測定も可能となる。

次に、Life time の測定について述べる。

S E MによるLife time の測定については、Munakata⁽²⁶⁾により、ゲルマニウム (Ge) に関する報告がある。Munakataは、PN接合を用いなくて、試料の一端に整流性接触を形成しこの電極により少数キャリアを測定することによりLife timeを測定している。著者は、PN接合を形成したSiウェハの両面にオーミック・コンタクトを形成しLife timeを測定した。

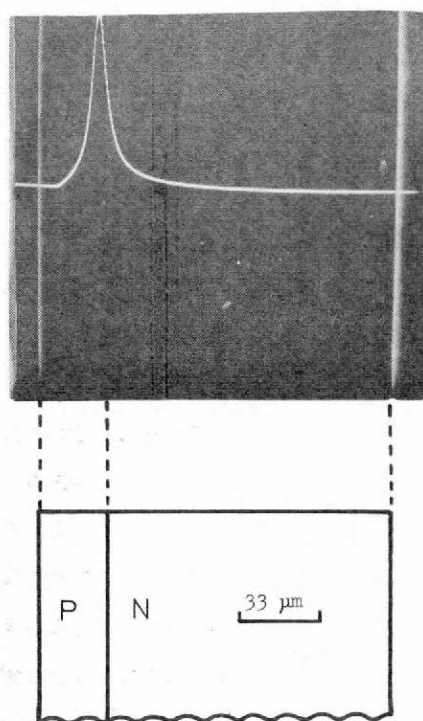


Fig. 2-14 Life time の測定

試料は、N型 $50\Omega\text{-cm}$ のSiウェハの一面に約 $20\mu\text{m}$ のP型エピタキシャル層を形成したものである。Fig. 2-14にEBICのライン・スキャンとSEの二重像を示す。このように、PN接合を露出させ、Life timeを測定する場合は、試料表面での再結合を少なくする意味で出来るだけ試料表面を清浄にする必要がある。又、一次入射電子ビームとPN接合面が平行でなければならない。なぜならば、電子ビームは試料の内部にまで透過するので、もし電子ビームとPN接合平面が平行になっていなければ、電子ビームの透過長と、その傾による誤差が出て来るからである。

Fig. 2-14 に示したライン・スキャンの信号像において、信号があるということは、その部分に

おいて、電子ビームによって発生した電子、あるいは、正孔がPN接合に達したということである。その達した電子、あるいは正孔の量そのまま信号の強さとなって記録される。すなわち拡散長の長さがそのまま実測されることによる。また拡散長Lは、拡散係数DとLife time τ との間に次のような関係がある。

$$L = \sqrt{D\tau} \quad (\text{cm}) \quad (2-1)$$

D: Diffusion constant

τ : Life time

又、拡散係数Dには次のようなEinsteinの関係式がある。

$$D = \mu \frac{kT}{q} \quad \text{cm}^2/\text{sec} \quad (2-2)$$

k: Boltzman's constant

T: Absolute temperature

μ : Mobilitly

ここに、Mobility μ は、Impurity-scattering mobility μ_I とLattice-scattering mobility μ_L により、次式のように表わされる。

$$\frac{1}{\mu} = \frac{1}{\mu_I} + \frac{1}{\mu_L} \quad (2-3)$$

$$\mu_I = \frac{8\sqrt{2} k^2 (kT)^{3/2}}{\pi^{3/2} N_I q^3 m^{1/2} \epsilon_n (1 + 3\kappa kT^2 / q^2 N_I^{1/3})}$$

$$\mu_L = 2.1 \times 10^9 T^{-2.5} \quad (\text{electron})$$

$$2.3 \times 10^9 T^{-2.7} \quad (\text{hole})$$

κ : Dielectric constant

N_I : Total density of all ionized impurities

m: Mass of electron or hole

(2-3)式をグラフにしてFig. 2-15に示す。一方、室温近辺では、 $kT/q = 0.026 \text{ volt}$ ($T = 300^\circ \text{K}$)となるので、(2-2)式の拡散係数DはFig. 2-15より容易にわかりFig. 2-14に示すラインスキャンより拡散長Lが実測出来るため、Life time τ も実測出来ることになる。

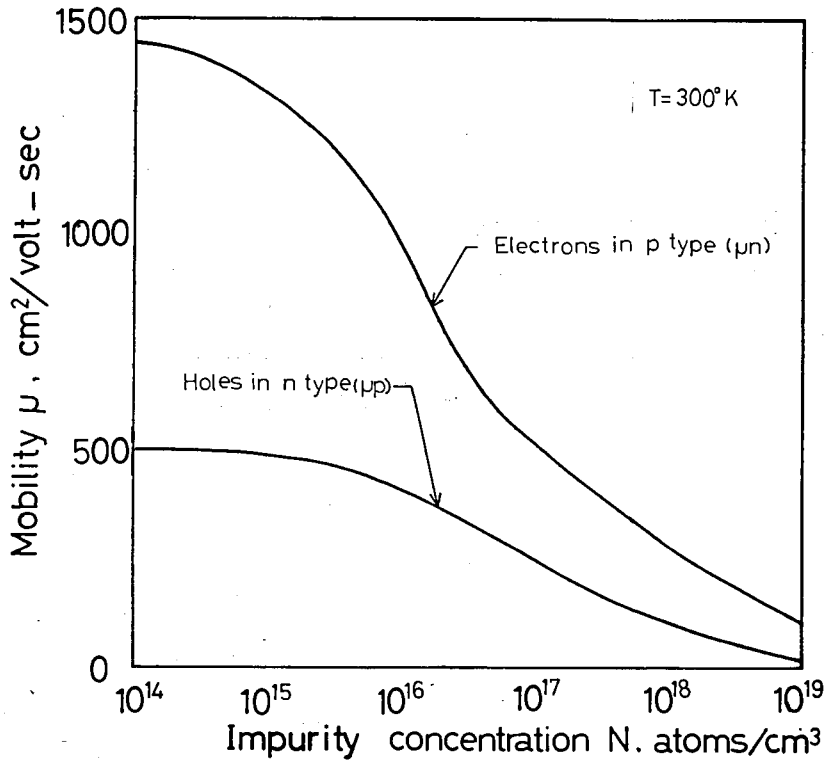


Fig. 2-15. Mobilityの不純物濃度に対する依存性（(2-3)式による）

Fig. 2-14に示す試料の場合、P型領域の電子のLife time τ_n は $L_n = 10.5 \mu\text{m}$ と実測出来、拡散係数は $D_n = 9.1 \text{ cm}^2/\text{sec}$ と計算されるので、 $\tau_n = 1.1 \times 10^{-7} \text{ sec}$ となる。同じくN型領域の正孔のLife time $\tau_p = 1.1 \times 10^{-7} \text{ sec}$ と計算される。SEMを用いてLife timeを測定する場合には、Life timeが短いほど威力を発揮する。光によるLife timeの測定方法もあるが、この方法では、光のスポットサイズを数 μm 以下にすることがむづかしいので、Life timeの短い試料の測定は、困難である。

次に、EBICによるPNP型トランジスタのChannel観察について述べる。一般にPNP型トランジスタは、(2-3-1)でも述べたごとく、コレクタ領域として使用するP型Siウェハの比抵抗が比較的高いため、プレーナ型トランジスタの選択拡散時のマスクとして使用する SiO_2 中のO-Vacancyのために SiO_2 とSiの界面近傍がN型化し易い。すなわち、Inversion layerができ易い。そのため、N型であるベース領域より、このInversion layerを通してChannel電流が流れる。これはトランジスタの電気特性としては、劣化につながる

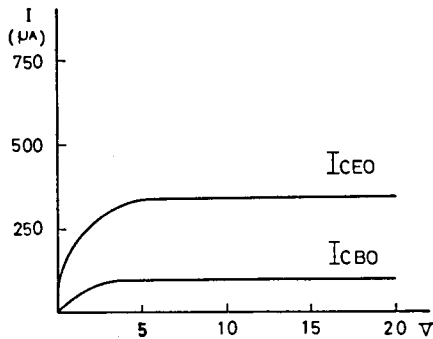


Fig. 2-16 I_{CBO} , I_{CEO} , Channel 電流の印加電圧による変化

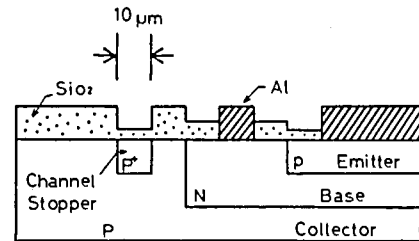


Fig. 2-17 Channel ストップ

り好ましくない現象である。Fig. 2-16に I_{CBO} , I_{CEO} の Channel 電流と印加電圧の関係を示す。このトランジスタの Channel 電流は、印加電圧零の近傍からすでに Channel 現象が起っている。そこで、PNP型トランジスタを設計する場合は、この Channel 電流をストップさせるために Fig. 2-17に示すように、ベース領域近傍のコレクタ領域に、ベース領域を取り囲むように、P型で不純物濃度の高い領域 (P^+) を形成する。すなわち、Channel ストップを設け、その Channel をその部分で止めるが、実際 Channel がどの程度発生しているか、また、Channel ストップが効果を發揮しているか、どうかを知る方法がなかった。が、SEMを用いると、以下に述べるごとく検知することが出来る。

Fig. 2-18(a)はコレクタ・ベースに電圧を印加しない場合のEBIC像である。P型コレクタ領域の一部にN型Channelが生じており、ベースとChannel ストップの間にそれがあることがわかる。(b)はコレクタ・ベース間に5Vの逆電圧を印加した時のEBIC像を示す。逆電圧を印加すると、Channelが十分発生しているが、Channel ストップのところで完全に止まっていることがわかる。このPNPトランジスタのChannelの例のように、表面近傍に生じた Inversion や Accumulation layer の様子がEBICモードで容易に観察することが出来る。その結果、PNPトランジスタのChannel ストップの設計や、高耐圧プレーナトランジスタのガードリングの設計をより最適なものに改良してゆく手がかりになった。

これらの他に、EBICモードによりSiウエハ内の結晶欠陥も観察することが可能である。これについては、第4章、第5章、第6章に詳しく述べる。

以上述べた如く、EBICモードにより半導体素子内部、PN接合の様子やChannelの発生等を、非破壊的に観察および解析することが出来る。このEBICモードゆえにSEMは、半導体

素子観察専用の装置であるといっても過言ではない。

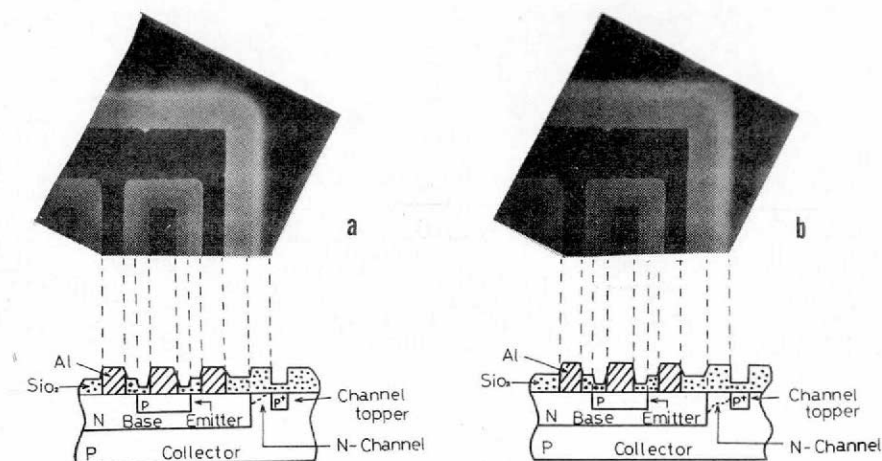


Fig. 2-18 PNPプレーナトランジスタにおけるChannelの観測

(a) EBIC像, $V_{CB}=0V$

(b) EBIC像, $V_{CB}=-5V$

2-3-4 試料電流モード

一般に、マイクロアナリシスの分野で試料電流と呼ぶ場合、一次入射電子の電流量から、反射電子及び二次電子として運びさられる電流量を差し引いたものを意味する。このような定義は、試料として金属を想定する場合には正確であるが、試料が半導体の場合には、以下に述べるように十分な説明とはならない。すなわち、半導体の場合は、一次入射電子によって大量の電子-正孔対が励起されることに伴って、金属では観測されないような特有のコントラストが試料電流像に現われてくる。

前節で述べたように、一次入射電子が半導体試料内に突入した時、一次入射電子の持っていたエネルギーの大部分は電子-正孔対の生成に費される。電子-正孔対の生成に必要なエネルギーは、平均してエネルギーギャップのはば3倍程度(Siでは $3.6eV$)であるので、生成されるキャリア数は、入射電子の個数の $10^3 \sim 10^4$ 倍にも達する。この励起された多数のキャリアをPN接合によって分離し、電流として検知すれば、前節のEBICモードとなるが、試料電流モードでは、そのような電流の流れを可能にするような閉回路は形成されていないので、励起された電子-正孔対はそのLife timeに相当する時間を経過すれば全て再結合してしまう。従って、試料電流として取り出される信号は、直流成分としては金属試料の場合におけるものと同じである。しかし、SEMの試料室にセットされた試料は、装置内部壁や試料ホルダーとの間に必ず浮遊容量を持ち、その

結果交流的には試料と増幅器を結んで閉回路が形成されているので、上述の大量の電子-正孔対の励起と再結合に際しての瞬時的な電位の変動が交流信号として検知され、半導体特有の試料電流像を形成する。これを、通常、金属の場合の試料電流と区別して、EBITC (Electron Beam Induced Target Current) と呼ぶ。

上記の原理からいってEBITCは、EBICの微分信号に近いということが出来るが、試料には接合容量も存在し、浮遊容量も単一のコンデンサーで等価的に置き控え得るほど単純なものではなく、測定器の周波数応答にも左右されるので、EBITCがEBICの微分と全く同じであるという認識では説明のつかないような場合もでてくる。しかし、著者の知る限りでは今回までEBITCについての統一的な考察は、EBITCモードがよく利用されるモードであるにもかかわらずなされていないようである。本節では以下、EBITCとEBICの微分信号との異同等について考察を行う。

EBITCの信号の取り出し方は、Fig. 2-19(a)~(i)のように、いわゆる試料電流を信号として取り出すわけであるが、前述したごとく試料の浮遊容量や、測定器の周波数応答により微分された形で凹凸のあるような像としてCRT上に見られる。Fig. 2-19(p)~(u)に示すようなEBICの微分した信号を像としたものとよく似ている。EBITCで観察する場合は、試料より何ら特別な電極の取り出しを必要とせず、しかも表面のTopography, 内部PN接合の様子やバルク内部の欠陥の様子を観察することが出来るが、種々の情報を同時に含んでいるため、全体のおおまかな様子はわかるが、詳細はわかり難い。細部にわたる情報は、前述のSE、EBIC等の個々の情報により総合的に解析しなければならない。

一般に、EBITCはEBICを微分したものと同一であるといわれているが、これは、単純な試料においては同一であるが、例えばトランジスタのようにエミッタ、ベース、コレクタと3つの領域から成りたち、2つのPN接合を持っているような試料の場合、信号を取り出さない領域の電氣的処置、すなわち、互に短絡させるか、開放にするか、あるいは、接地するかによって得られる信号は異なってくる。いろいろな信号の取り方による相違を、Fig. 2-19(a)~(u)に示す。この試料は民生用NPN型、エピタキシャル二重拡散型トランジスタで、エミッタ・ベース接合、ベース・コレクタ接合は、それぞれ表面より $2.0\mu\text{m}$ 、 $4.0\mu\text{m}$ の深さに形成されている。電極はアルミニウムを蒸着して $1.5\mu\text{m}$ の厚みで $80\mu\text{m}$ の巾に形成されている。

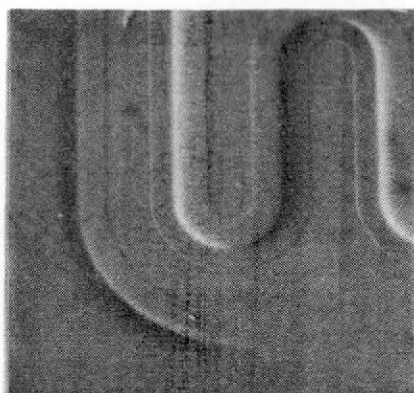
ここでEBITC、EBIC、DEBIC (EBICの信号をコンデンサで微分した信号) に関して少し考察を加えてみる。上記トランジスタの3つの領域、コレクタ、ベース、エミッタの各々より信号を取り、他の領域は開放、接地、信号と短絡等の諸々の条件での信号の取り出し方と、それらによって得られる像をFig. 2-19に示す。Fig. 2-19(a)~(i)は前述の如くEBITC像、(j)~(o)は試料から $2\text{ k}\Omega$ の抵抗で閉回路を構成したEBIC像、(p)~(u)は(j)~(o)の信号を 200 P

PFのコンデンサで微分したDEBIC像である。

まず、Fig. 2-19 (a)~(i)に示したEBITCにおいて、普通よくいわれているEBITC像は、(a)~(c)に示した像で、信号は各々コレクタ、ベース、エミッタから取り出し、それぞれにおいて他の領域は全く開放の状態である。(d)~(f)は信号取り出し以外の他の2つの領域は、互に短絡せしめた場合のEBITC像である。ここで、(c)と(f)に顕著な差がみられる。すなわち、(f)においてはベース・コレクタ領域が互に短絡されているために、ベース・コレクタのPN接合がみられない。(g)~(i)は同時に2つの領域から信号を取り出し、残りの1つの領域を開放にした場合のEBITC像である。(a)と(g)を比較すると、(g)では、(a)の信号のうちコレクタ・ベースのPN接合以外の信号は全て減少している。又、(b)と(h)を比較すれば、(h)においてエミッタ・ベースのPN接合の信号が反転している。(i)においては、(c)と比較して(f)と同様コレクタ・ベースのPN接合の信号はなく、しかも信号が反転している。これらのEBITC像は、加速エネルギーが25 KeVで一次入射電子は、エミッタ・ベース接合を通過し、ベースの領域にまで到達していることと、これらの領域間の電気的接続により理解されよう。

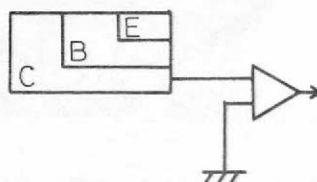
次に、EBICを微分したDEBIC像がFig. 2-19 (p)~(u)に示されている。これは、Fig. 2-19 (j)~(o)のEBICをコンデンサで電気回路的に微分したものである。(p)は、コレクタから信号を取り、エミッタ・ベースを接地しているが、エミッタ・ベースのPN接合による信号は消えずに像に現われており、(a)と全く同じ像を得ることが出来る。エミッタ・ベースのPN接合が短絡されているにもかかわらず、信号が得られるのは前述の如く、一次入射電子がこのPN接合を通過しそこで生成される電子-正孔対の数が非常に多く短絡回路で再結合されないで、PN接合を通過する電子-正孔対が多いためと考えられる。(q)は(b)に比較してより立体的な像を得ることが出来る。又、エミッタ・ベースのPN接合の信号は逆である。(r)においては、ベース領域で生成された電子-正孔対がエミッタとコレクタの両領域に等量近く拡散されるため、全体の信号が相殺されて弱くなっている。(s)においては、(i)と同様ベース・コレクタのPN接合が現われていない。(t)は(a)と同様で、(q)とはエミッタ・ベース・PN接合の信号が逆である。(u)は(e)と全く逆の信号が得られている。いずれにおいても、DEBICはEBITCに比較して、並列抵抗とコンデンサの値を測定器にうまくマッチングさせるとより立体的に鮮明な像を得ることができ、PN接合の深さと、加速エネルギーの大きさに依存する一次入射電子の侵入深さをあらかじめ知ることにより、試料の所定の深さ近傍の情報をうまく取り出すことが可能である。以上の考察よりEBITCは、EBICを微分したDEBICと全く同一であるとはいいきれないことがわかる。

Fig. 2-19をモニタに用いることにより3つの領域、すなわち、2つのPN接合があるような試料を観察する時の解析が容易になった。

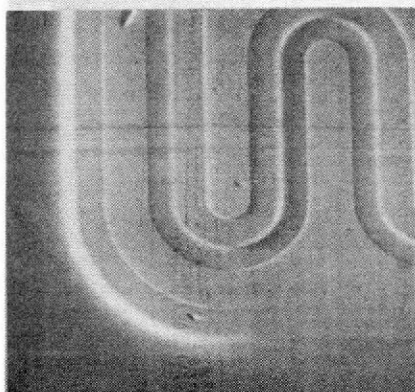


EBITC

C — Sig.
B — Open
E — Open

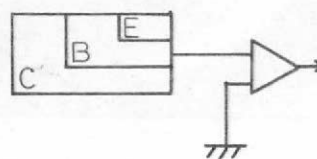


a

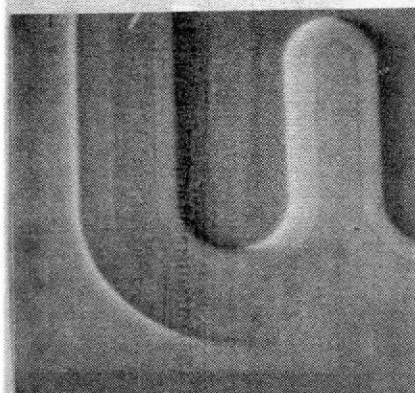


EBITC

B — Sig.
C — Open
E — Open

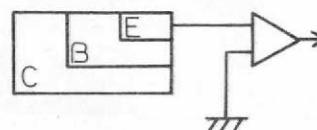


b

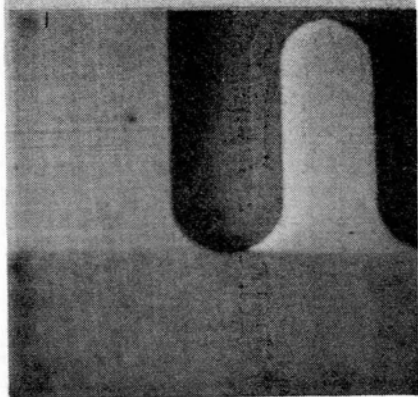
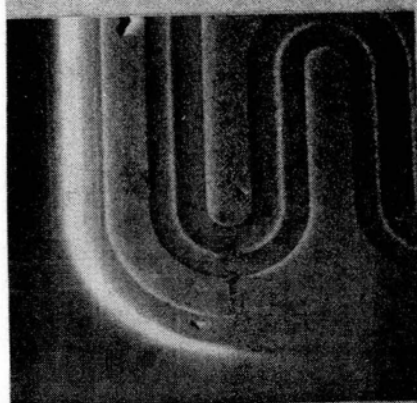
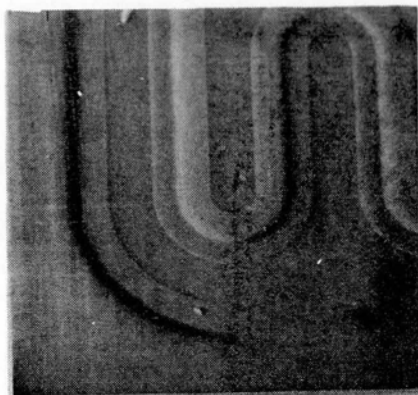


EBITC

E — Sig.
C — Open
B — Open

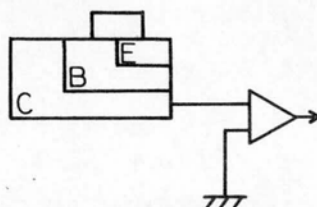


c



EBITC

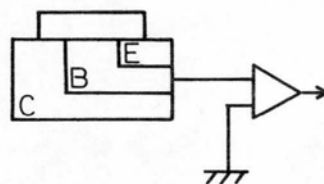
C — Sig.
B } Open
E }



d

EBITC

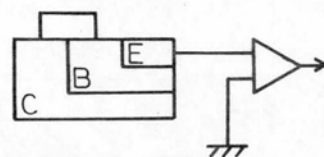
B — Sig.
C } Open
E }



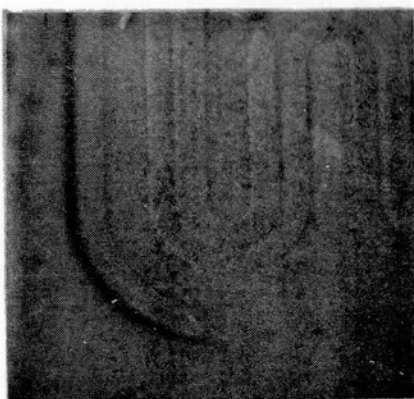
e

EBITC

E — Sig.
C } Open
B }

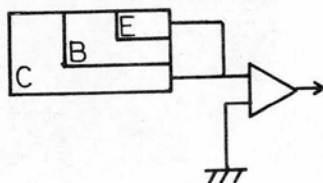


f

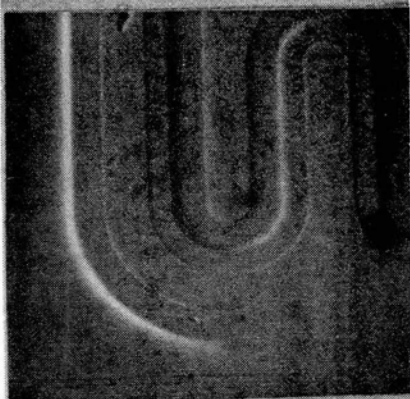


EBITC

C } Sig.
E }
B - Open

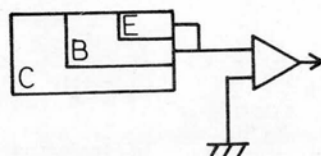


g

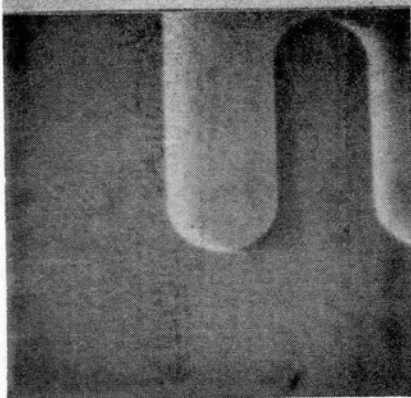


EBITC

B } Sig.
E }
C - Open

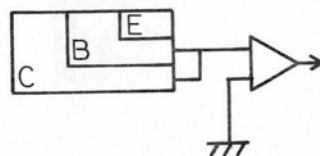


h

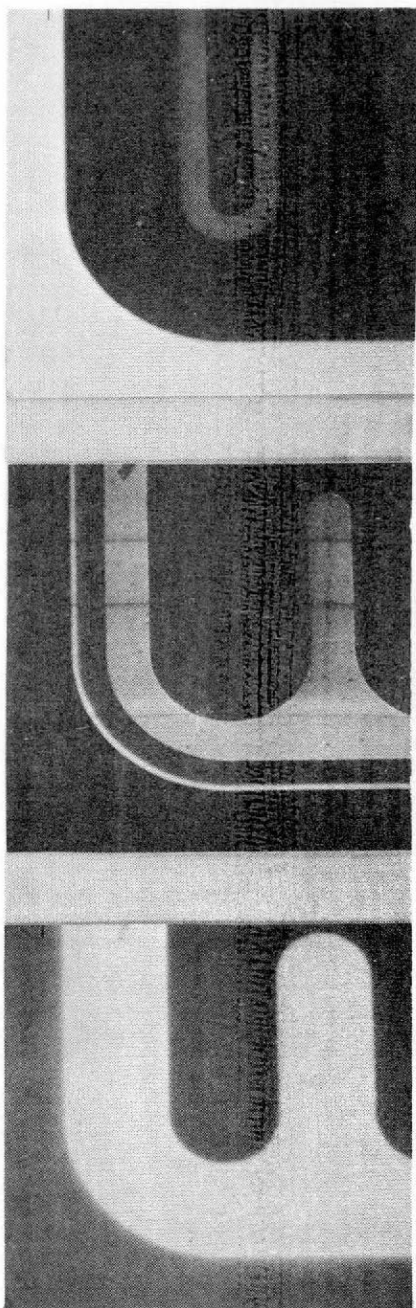


EBITC

C } Sig.
B }
E - Open

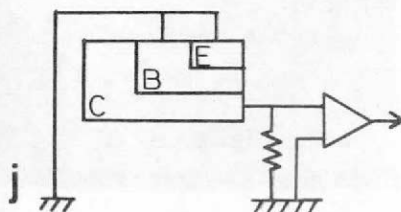


i



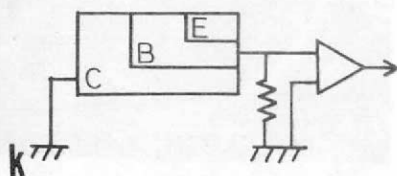
EBIC

C — Sig.
B } Gnd.
E }



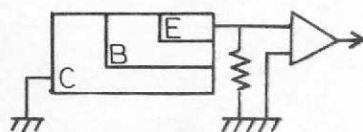
EBIC

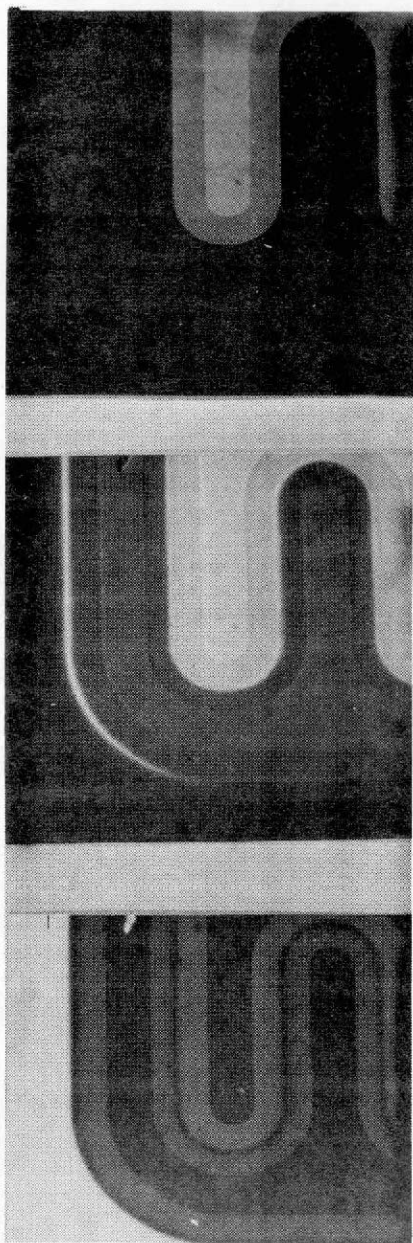
B — Sig.
C — Gnd.
E — Open



EBIC

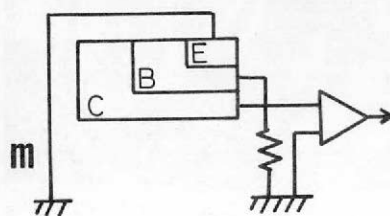
E — Sig.
C — Gnd.
B — Open





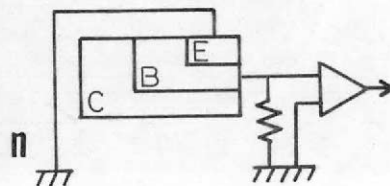
EBIC

C — Sig.
B — Gnd.
E — Gnd.



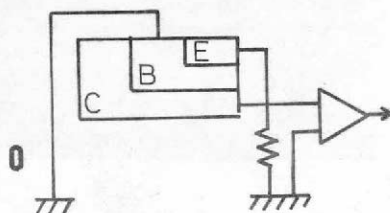
EBIC

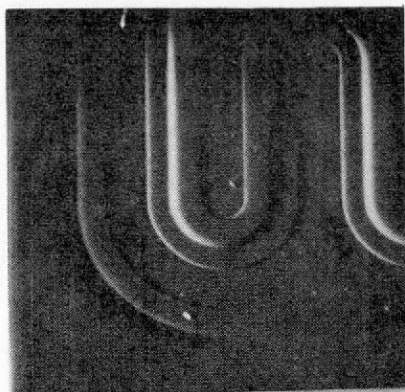
B — Sig.
E — Gnd.
C — Open



EBIC

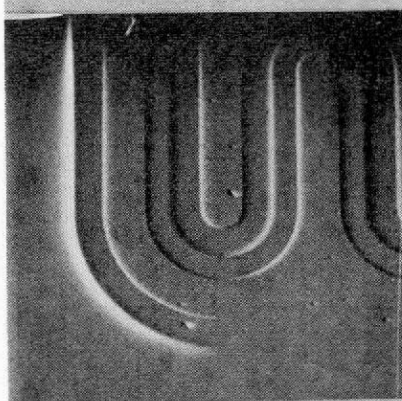
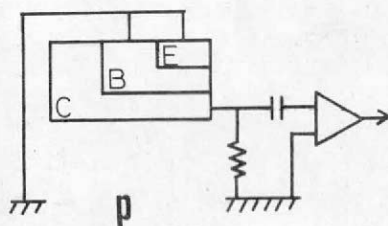
C — Sig.
E — Gnd.
B — Gnd.





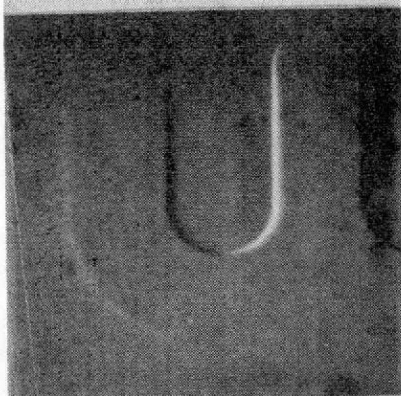
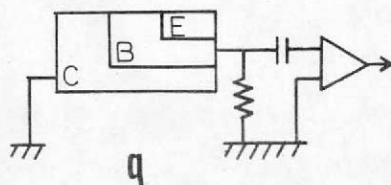
DEBIC

C — Sig.
B — }
E — } Gnd.



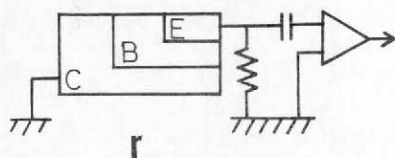
DEBIC

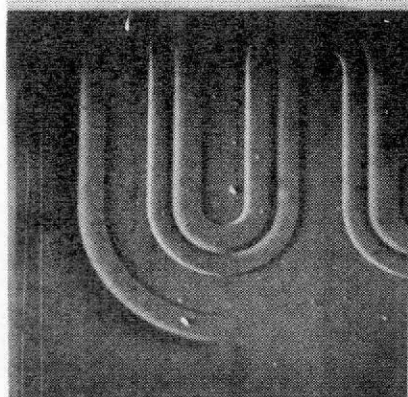
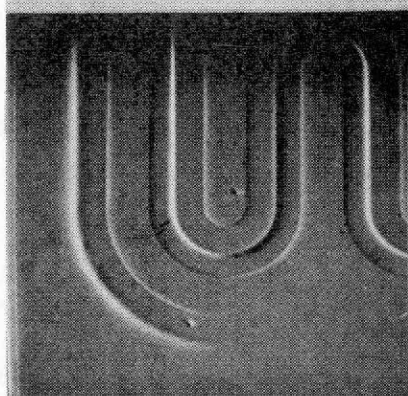
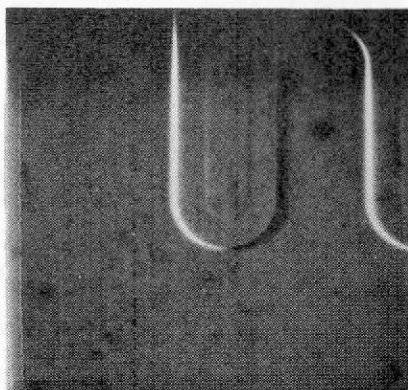
B — Sig.
E — Open
C — Gnd.



DEBIC

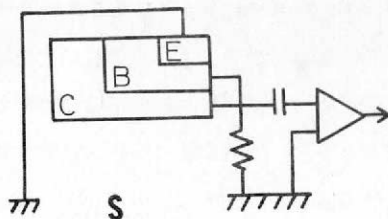
E — Sig.
B — Open
C — Gnd.





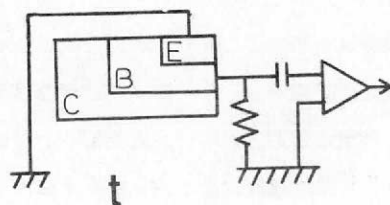
DEBIC

C } Sig.
B }
E - Gnd.



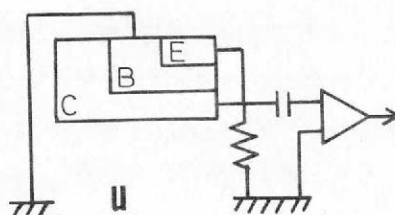
DEBIC

B - Sig.
C - Open
E - Gnd.



DEBIC

E } Sig.
C }
B - Gnd.



2-4 結 言

SEMを半導体材料の物性研究に、又、半導体装置の不良解析に用いる場合、検知の方式によりいろいろなモードを得ることが出来、それらのモードを組合せ解析することにより、従来電子顕微鏡等により観察されていた半導体結晶欠陥の観察も容易になった。

一次入射電子により試料表面より飛び出した電子を検知する二次電子モード(SE)により、試料表面の高倍率のTopographyを得ることが出来る。しかもSEMは、焦点深度が深いため表面の様子を立体的に観察が出来、IC等の微細で複雑なA/L配線の様子を手取るように観ることが出来る。又、SEモードは一次入射電子によりたたき出された数eVのエネルギーを持つ電子を検知したものであるから、試料表面の電位も観察することが出来る。この表面の電位観察により従来困難であった半導体装置におけるChannelの発生や、複雑な回路構成をしているLSIの動作状態をも容易に観察できる。同じく、表面電位の観察により、PN接合に電圧を印加した時の空乏層の延びが容易に測定出来る。

一次入射電子の内試料表面あるいは、表面近傍の浅い試料内部より反射した電子を検知する反射電子モード(RE)により、SEモードと同様、試料表面のTopographyを得ることが出来る。が、このモードは入射電子のもつエネルギーに等しい近傍のエネルギーを持つ電子を検知するため、表面の電位等は観察出来ないが、表面を構成している物質差を検知することが出来る。が、表面構成物質の検知はX線マイクロアナライザを用いることが多く、REモードは、次に述べる起電流モード等と併用することが多い。REモード単独で用いることは少ない。

一次入射電子により半導体試料および絶縁物試料内部に生成される電子と正孔を、試料外部回路に取り出し、電子-正孔対の生成のされ方や、再結合のされ方を検知する起電流モード(EBIC)により、半導体試料内部、特にPN接合の様子、生成されたキャリアの動きから試料のLifetime、いいては再結合の様子から結晶欠陥をも観察することが可能である。このEBICモードは、半導体特有のモードであり、このモードが故に、SEMは半導体研究、観察に用いられるゆえんである。

一次入射電子の内試料内部に吸収される電子と、試料の浮遊容量による一次入射電子の瞬時変化を試料電流として検知する試料電流(EBITC)には、表面のTopography、試料内部のPN接合の様子、結晶欠陥、等多くの情報が含まれている。が詳しい解析は、SE、RE、EBICを組み合わせる必要がある。特に2つ以上のPN接合を持つ半導体装置においては、どの接合での異常かをEBITCのみでは判別しにくい。又、表面のTopographyと内部の変化を判別することが困難であるが、試料より何んら余分の電極を取り出すことを必要としないため、簡単に観察出来て、しかも種々の情報を含んでいるといった便利さはある。

以上のモードの他に、Cathodoluminescenceモード、X線モードがあるが、前者に関しては、現在開発中で一部ではSi内部の結晶欠陥が観察出来た、という報告⁽²⁷⁾もあるが、特殊な検知構造を必要とするため、現在のところまだ応用段階に達していない。又、後者に関してはX線マイクロアナライザーとしての単体の装置が普及しているため、SEMでは余りX線の検知を行っていないのが現状である。

第3章 半導体内での電子ビームによるキャリアの生成

3-1 緒 言

SEMで半導体 material の物理的性質を測定したり、半導体素子を観察する場合、一次入射電子が半導体固体内でどのようなふるまいをしているかを知ることが必要である。その電子のふるまいを決める要素は、半導体固体原子による一次入射電子の散乱とエネルギー損失である。前者は薄膜を透過する電子の角度分布を測定することにより、又後者は、エネルギー分布を測定することにより知ることが出来るが、実際には、この様な二つの現象が同時に起こっており、その二つの現象の結果として半導体固体内の電子のふるまいが定まる。エネルギー損失の深さ分布曲線 (Depth-dose function) はこのような固体試料内への入射電子線の様子を示す。

半導体をSEMで観察をし、得られた情報を定量的に扱う場合はこのDepth-dose functionを知らなければ議論することは出来ない。しかし実験的に求めることは非常に困難で実験例の報告も少ない。Shulman等⁽²⁸⁾の報告は、種々の膜厚での透過エネルギーの減少分を膜厚の関数としてプロットしたもので、Bulk ならば当然起り得るであろうようなその膜厚よりも深いところでの反射が欠落しているので厳密には、Depth-dose function とは呼べない。そこで、CosslettとThomas⁽²⁹⁾は、Shulman 等と同様の実験結果と、薄膜試料における電子ビームの反射、吸収等の実験結果とを組み合わせるような簡単なモデルをたてて、Depth-dose functionを評価しようとしているが、その考え方のユニークさはともかくとして、結果の精度は良くない。

数十keVの電子ビームのDepth-dose functionを直接に求めようとする最初の試みはEhrenbergとKing⁽³⁰⁾によって行われた。彼等の方法は、試料として透明な蛍光物質を用いて、それらが電子ビームの照射をうけて発光する時の発光強度の深さ分布を顕微鏡写真の黒化度から求めるものであった。同様の方法は、電子線励起の半導体レーザーの研究にあたって、Namba⁽³¹⁾等がCdSを試料として行っている。これらの方法は、現象の直接観察という点で明解ではあるが、試料が透明な蛍光体に限られること、光学顕微鏡の分解能の点で発光領域の浅い、低エネルギー時の結果に誤差の大きいことなどの難点がある。

最近、EverhartとHoff⁽³²⁾によってMOS (Metal-Oxide-Semiconductor) 構造の特性を利用したDepth-dose functionの測定方法が報告された。この方法は、MOS構造を持つ試料に電子ビームが入射した時に発生する電流を取らえようとするものである。この電流は、電子ビームがMOS構造の試料に入射した時に発生するFree carrierである。

彼らは、この電流測定に際し、一次入射電子の加速電圧を変化させて発生したFree carrierによる電流を測定し、その値よりDepth-dose function を得ている。が、Depth

-dose function決定にあたり次のような仮定をおいている。すなわち、

- (1) Free carrierによる電流(Beam induced current)は、Oxide層中で入射電子線が失ったエネルギーに比例する。
- (2) この比例定数は、Oxide層中で、一定である。
- (3) ここで得られるDepth-dose functionは、加速電圧が6KV~18KVの範囲内で、相似比がGrün Range⁽³³⁾によって表わされるような相似形をしている。

しかし、(2)のOxide(SiO₂)中深さに関係なく、入射電子ビームが失うエネルギーが一定であるとか、本来ガスに関するGrünのNormalizationの概念を固体に拡張している点等に疑問が残る。そこで、これらの仮定をしなくてすむ実験方法を本章で述べる。

まず、3-2節ではPN接合を有する半導体に、電子ビームが入射した時のキャリアの生成について述べる。

次に、上記のDepth-dose functionの決定とその実験について述べる。

3-2 半導体内部におけるキャリアの生成

半導体(もしくは絶縁体)に、高エネルギー電子ビームを照射した時に生じる現象で、金属における場合と異るのは、キャリアの生成である。すなわち、半導体では価電子帯にある電子が入射してきた高エネルギー電子の非弾性散乱によってエネルギーを得て伝導帯に励起される。その結果、電子と正孔のペアが形成される。これが、電子ビームを半導体に照射した時に起こる現象の第1段階である。励起されたキャリアは、内部に電界が存在すればその電界方向にドリフトし電界がなければ単に等方的に拡散して再結合に到る。これが現象の第2段階である。これらの場合には、いずれにしても定常的な電流は流れないが、もしこの際にキャリアの励起点の近傍(おおざっぱにいえば拡散長L程度)に、PN接合が存在すると事情が異ってくる。その場合には、接合からL_n(電子の拡散長)の距離以内のP型領域で発生した電子はN型領域へ、逆にL_p(正孔の拡散長)以内のN型領域で発生した正孔は、P型領域へ拡散して外部回路に定常電流を生ずる。この電流が、EBIC信号に他ならない。この信号を、定量的に議論するためには、原理的には次の連続の式を与えられた境界条件の下で解けば良い。

(Electronが多数のキャリアの場合)

$$\frac{\partial n_e}{\partial t} = g(x) - \frac{n_e}{\tau_n} + \frac{1}{q} \frac{\partial j_n}{\partial x} \quad (3-1)$$

$$j_n = q \left(D_n \frac{dn_e}{dx} + \mu_n n_e E \right) \quad (3-2)$$

ただし、 n_e : number of excess electrons

τ_n : 電子の Life time

q : Electron charge

D_n : 拡散係数

E : 電界の強度

(接合をエピタキシャル成長で作った場合は $E = \text{Constant}$, Gauss 型の拡散の場合 $E = kx$ の形になる。)

j_n : 電流密度

(3-1) 式の意味するところは明らかであって、左辺は、半導体内部における深さ x と $x+dx$ の間に存在する Excess electrons (熱平衡からずれた電子) の時間変化を意味し、右辺第一項 $g(x)$ は、入射電子によって dx 層で励起される電子の個数、第二項は dx 層内でのキャリアの Recombination による減少、第三項は dx 層より移送されるキャリア数をそれぞれ意味する。(3-2) 式は、通常の半導体における電気伝導の式であって、右辺第一項は、Fick の第一法則によって濃度勾配によって流れる電子、第二項は通常のオームの方則による流れを表わす。ここで、 $y = x/d$ (d は接合の深さ) とおいて、深さ方向の距離を規格化し、(3-1) に (3-2) を代入すれば次式を得る。

$$\frac{\partial n_e}{\partial t} = g(y) - \frac{n_e}{\tau_n} + \frac{1}{d} \cdot \frac{\partial (\mu_n n_e E)}{\partial y} + \frac{1}{d^2} \cdot \frac{\partial (D_n \frac{\partial n_e}{\partial y})}{\partial y} \quad (3-3)$$

この式に、与えられた条件を入れて解を求めれば半導体内で励起されたキャリアの内部でのふるまいが、原理的には完全に記述される。しかしながら、実際にこれを実行して必要な解を得ることは、

よほど単純化された仮定をおかないかぎりにはむずかしい。⁽³⁴⁾ その上、通常必要とされるのは、キャリア生成によって PN 接合部に誘起される電流の定常解のみであるので、現実的な解を得るために、連続の式から出発せず、以下に述べるようにより直観的なモデル化によって、この問題を扱うのが普通である。

まず、座標系を Fig. 3-1 のようにとる。

$x=0$, $x=x_1$, $x=x_2$ はそれぞれ試料表面、PN 接合の位置、Space charge

region の末端を表す。従って、Space charge region は、 $W=x_2-x_1$ の中で広がっ

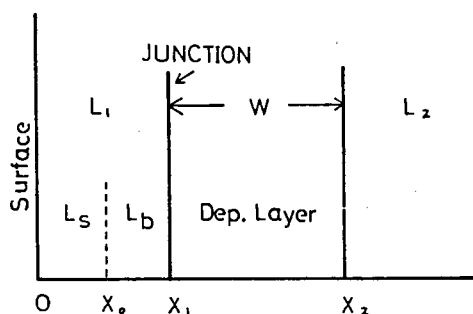


Fig. 3-1 座標系及び諸量の定義

ている。この各々の座標を境界にして、領域を次のように三つに分け、その各々の層からPN接合に到達するキャリアの数をそれぞれ N_1, N_2, N_3 とする。

領域 I ($0 \leq x \leq x_1$)

II ($x_1 \leq x \leq x_2$)

III ($x_2 \leq x$)

x と $x+dx$ で失われる入射電子のエネルギーを $P(x)$ (前の $\varphi(x)$ に同じ)、電子の侵入のRangeを $R=R(E_0)$ とし、拡散層($0 \leq x < x_1$)での拡散長を L_1 , 基板物質($x \geq x_1$)での拡散長を L_2 とすれば、 N_1, N_2, N_3 は各々次の様に書ける。

$$N_1 = \frac{1}{\epsilon} \int_0^{x_1} P(x) \exp\left(-\frac{x-x_1}{L_1}\right) dx$$

$$N_2 = \frac{1}{\epsilon} \int_{x_1}^{x_2} P(x) dx \quad (3-4)$$

$$N_3 = \frac{1}{\epsilon} \int_{x_2}^R P(x) \exp\left(-\frac{x_2-x}{L_2}\right) dx$$

ただし、 ϵ は平均的なPair production energyである。さらに、もしSurface recombinationを考慮に入れるならば、 L_1 をSurface recombinationの優勢な深さ x_0 で2つに分けて、

$$L_1(x) = \begin{cases} L_s; 0 < x \leq x_0 \\ L_b; x_0 \leq x \leq x_1 \end{cases}$$

と、おくことにより次のように書くことも出来る。

$$N_1 = \frac{1}{\epsilon} \int_0^{x_0} P(x) \exp\left(-\frac{x-x_0}{L_s}\right) \exp\left(-\frac{x_0-x_1}{L_b}\right) dx$$

$$+ \frac{1}{\epsilon} \int_{x_0}^{x_1} P(x) \exp\left(-\frac{x-L_1}{L_b}\right) dx \quad (3-4)'$$

いずれにしても、EBICとして外部に検知されるキャリア数 N は、 $N = N_1 + N_2 + N_3$ で求めることができる。

ここで、以上に述べてきたような理論的扱いの中で、入射電子ビームが失うエネルギーの深さ方向の分布(これをdepth-dose functionという) $P(x)$ なり $\varphi(x)$ なりが知られない限り、具体的に計算を進めることはできない。そこで、従来例えばSpivak等⁽³⁵⁾は、この関数形

を Thomson-Whiddington law で代用して、入射エネルギー強度と EBIC 強度の関係を議論しているし、又、Czaja⁽³⁶⁾ は $P(x)$ を近似的に 2 つの Exponential でおきかえて、Spivak と同様に EBIC 強度と入射エネルギーの間の関係を計算している。

いずれにしても、Depth-dose function は EBIC 信号を扱う際の最も基本的な量であって、理論的にも又、実際的な実験結果の評価の際にも重要な役割を持っている。次節以下ではこの Depth-dose function を求めるための新しい方法について述べる。

3-3 キャリア生成の深さ分布の測定

3-3-1 実験の原理と方法

前節において、半導体に電子線を入射した時のキャリア生成について述べたが、固体の帯理論から明らかなように同様の議論は絶縁体においても成立する。すなわち、全ての絶縁物は十分にエネルギーの高い電子ビームが通過すると Electron-beam-conductivity を生じる。この現象を説明するために、Fig. 3-2 に Al-SiO₂-Si の MOS 構造のエネルギーダイアグラムを示した。SiO₂ のバンドギャップは、8.0 eV と大きいので、SiO₂ の部分では熱による Conduction band への励起は不可能であり、従って Al-Si 間にはこのままではもちろん導電性はない。しかし、SiO₂ 層を貫通するに十分なほどのエネルギーを持った電子ビームが SiO₂ を通過すると、その電子ビームによって SiO₂ の Valence band の電子が Conduction band に励起されるので Al-Si 間に導電性が生ずる。従って、この時 Al-Si 間にバイアス電圧 V_{gb} が加えられていると、それによって作られる電位勾配にそって励起された電子のドリフトが起

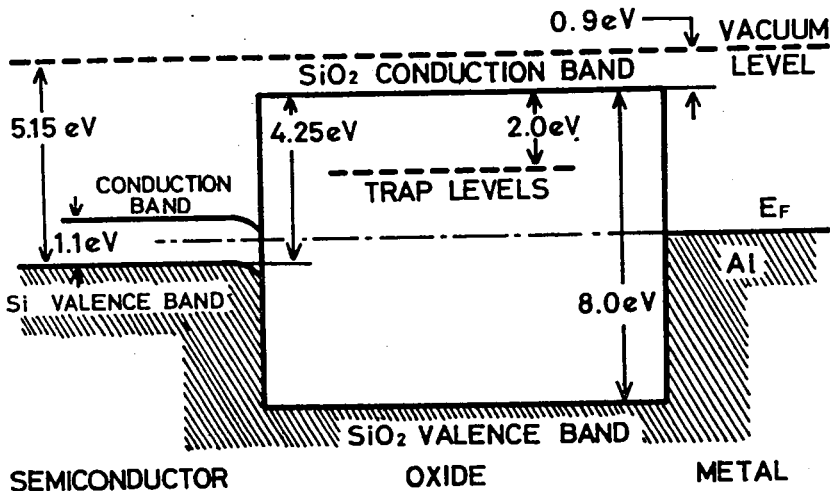


Fig. 3-2 0V バイアス時の、Al-SiO₂-Si 構造のエネルギーバンド

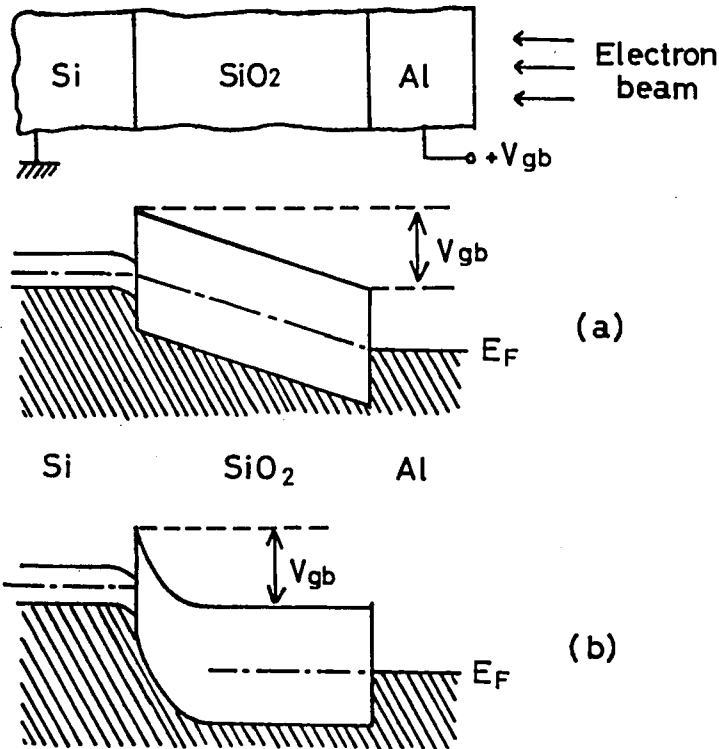


Fig. 3-3 Al電極に $+V_{gb}$ のバイアスを印加した時のAl-SiO₂-Si構造のエネルギーバンド。(a):照射前、(b):照射後

こって電流が観測される。後述するように、この電流は、SiO₂層内で電子ビームが失ったエネルギーにほぼ比例したものであるので、この特徴を利用して、エネルギー損失の深さ分布曲線を求める。

Fig. 3-3のようにAl-SiO₂-Si構造のAl面に電子ビームが入射した場合を考える。ビームが入射する前は、SiO₂内の電界はFig. 3-3(a)のように印加電圧 V_{gb} に応じて一定の電場を作っているが、電子ビームが入射してSiO₂内部での励起が始まると、Fig. 3-3(b)のように非線型の分布をする。物理的にはこれは、SiO₂内部での空間電荷のPile upに対応している。現象論的には、Fig. 3-3のような構造の試料に電子ビームが入射すると、Fig. 3-3(a)から(b)へ移行することに対応してかなり大きな過渡電流が流れる。この過渡電流はごく短時間のうちに減衰してその後はある一定の電流 I_s が観測される。ここで I_i をElectron Beam Induced Current, I_{leak} を電極間の固有の抵抗を通じて印加された電圧によって流れる電流として I_{abs} をBeamの入射側の電極によって吸収される入射電流とし、電流の正方向をAl電極からアース側に流れるものとするれば、この電流は次のようにあらわされる。

$$I_s = \pm (I_i + I_{leak}) - I_{abs} \quad (3-5)$$

ただし、±の記号は I_i と I_{leak} が Gate bias の極性によって反転することを意味している。これらの要素のうち、 I_{leak} は後述のように、電極間の固有抵抗が SiO_2 では非常に高いので、非常に小さな値でしかも、電子ビームが試料に入射していなくとも観測されるものなので考慮の対象から外して良い。 I_{abs} の項は、電極が有限の厚さを有する限り必ず存在する。ただ電極の厚さがそんなに厚くない時は、そこで吸収される電子の量は少ないので無視してさしつかえない。

実際、Everhart 等の実験⁽³²⁾ではこの項のことは考慮されていない。彼らの試料では、電極の厚さは 1500 \AA に固定しているので、エネルギーの高い電子ビームに対してはこの項を無視しても余り大きな影響を与えないと考えられるが、前述のように彼等の実験では一つのカーブを得るのにエネルギーが最低 6 K V にまで下げられる場合があり、この場合の誤差はかなり大きいと思われる。

一方、我々の実験法では、この電極の厚さが最大のところでは入射電子の Range を越えるくらいにまで厚い上、電流の増幅率があまり大きくないので、 I_s はほとんど I_{abs} のみで構成されており、どうしても無視するわけにはいかない。従って、 I_s を構成する2つの項 I_i と I_{abs} を実験値の中で区別する必要性が生じてくる。この分離は次のように、印加電圧の極性を反転させることによって行った。すなわち、その性質上、 I_{abs} は極性のいかんにかかわらず常にマイナス符号を持つ。一方、 I_i のほうは Gate bias V_{gb} の極性によって反転する。そこで、もし I_i の絶対値が極性の反転によって変化しないと仮定すると、 $I_s^+(\text{Gate}+)$ を $I_s^-(\text{Gate}-)$ から差し引くことにより I_i の値の2倍が知れることとなって目的を達することができる。この手順は、 I_{abs} の影響を I_s から除くという効用の他に、後述するように、 SiO_2 層内での Space charge

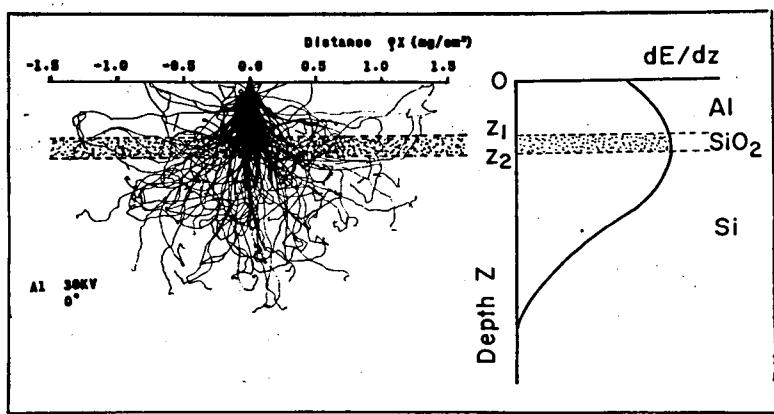


Fig. 3-4 実験原理図

の影響を平均化するという利点も持っている。本章で以後与えられる I_i の実験値はこのようにして得られたものである。

ここで I_i と規格化された Depth-dose function dE/dz との関係について考える。 Z 座標は Vacuum-Metal 界面を原点とする。Metal-Oxide の界面を Z_1 、Oxide Semiconductor 界面を Z_2 とする。すると、エネルギー E_b 、電流 I_b の電子ビームによって Induce された電流 I_i は次のように表わすことができる。(Fig 3-4 参照)

$$I_i = G \frac{I_b E_b f}{E_A} \int_{Z_1}^{Z_2} \left(\frac{dE}{dz} \right) dz \quad (3-6)$$

ここに G は Photoconductive gain (くわしくは Rose の文献⁽³⁷⁾ 参照) で、(3-7) 式に与えるように励起された電子のトラップのされ方に関係した量である。 E_A は電子ビームが、 SiO_2 層内で 1 ケの電子-正孔対を作るに要する平均エネルギーである。 f は、SEM における定量補正の Backscattering factor に対応するもので、入射電子エネルギーのうち、反射電子によって再び試料から運び去られるエネルギーの割合をさし引いたものをあらわす。すなわち $f E_b$ が実際に試料によって吸収されるエネルギー値である。ここでは一応 G , f , E_A のような Factor はそれぞれ Al 電極の厚さや、そこにおける電子エネルギーの減衰には無関係の一定値であると考えておく。この仮定によってもたらされる誤差については後に再び考えてみる。すると Z_1 と Z_2 の様々な値を持つような試料を作って、その各々のステップでの I_i を測定することによって dE/dz , vs, Z のカーブを得ることができる。

3-3-2 試料の作製及び実験の手順

固体試料内での電子ビームのふるまいは、その試料物質の原子番号 Z 、原子量 A 、密度 ρ に関係している。従って本実験で用いようとする MOS 構造の試料 (必ずしも MOS である必要は無く、MIS (Metal-Insulator-Semiconductor) あるいは MIM (Metal-Insulator-Metal) でも原理的には同じである。) を構成する試料に対しては、これらの Metal, Oxide, Insulator, Semiconductor に対する上述の原子番号、原子量、密度の値が、互いにできるだけ近いことが必要である。さらに絶縁層の厚さは入射電子の Range に比べてずっと小さいことが望ましい。これは、データの処理を簡単にする (すなわち、(3-2) 式の積分を単に $\left(\frac{dE}{dz} \right) \cdot (Z_2 - Z_1)$ と近似できる) ためという実際的な目的上必要なだけでなく、 SiO_2 層内での Space charge の分布 (今のところまだ十分に解明されていない) による誤差を小さくする上でも必要である。これらのことから、作られた試料の絶縁層の厚さから本方法の適用可能なエネルギー領域の下限が決められる。上限のほうは、上に積む Al 電極の厚さによって決ま

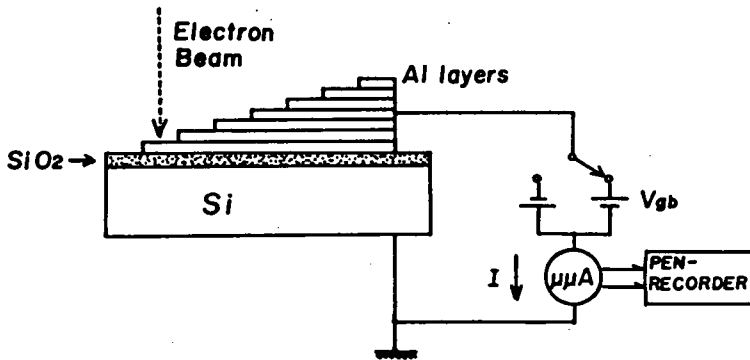


Fig. 3-5 試料及び測定系

ることなので技術的には限界は無い。本実験に用いた試料は次のようにして作成した。

Mechanical-Chemical polishされたSiウェハ(FZ, N型 $4\Omega\text{-cm}$)を 118°C , dry O_2 雰囲気で酸化し、Si表面に SiO_2 膜を形成する、酸化時間は15分～60分で膜厚は 1500\AA ～ 3000\AA となる。これらの SiO_2 膜はAmorphousで密度は約 $2.24\text{g}/\text{cm}^3$ であることが知られている。この SiO_2 上に、Fig. 3-5 に示したように階段状にAl層を蒸着する。Al電極を階段状に形成する方法はマスクを用いて順時蒸着するマスク蒸着法、全面にAlを蒸着した後順時Chemical etchすることによりAl層の厚みを減らしていく方法等がある、が後者のいわゆるPhoto resistを用いる方法では、エッチングの際にAlの表面がエッチング液の磷酸により荒れるので本実験には用いなかった。前者の方法を用いる前に階段状の電極を作る代りに種々の厚さのAl蒸着層を別々に付けて測定してみたが、その結果全く同じ条件でFig. 3-6 に

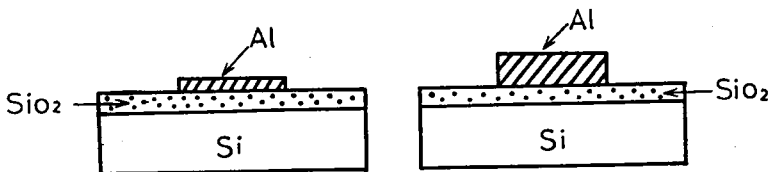


Fig. 3-6 試料断面図

示すように作った SiO_2 層であっても蒸着する時の真空度や、蒸着速度等の微妙な違いやちょっとした取り扱いの違いで物理的条件が変化し、Gとか E_A とかのFactor がかなり変わることが判った。結局Alステップの下の SiO_2 層は完全に同一の履歴を持つように扱う必要のあることが

わかり本実験にはステップ状の電極を用いた。このような電極は、モリブデン(Mo)の金属マスクをずらしながら何度も蒸着を繰り返し行った。非常に手間がかかるため必然的にSiO₂層の絶縁破壊を起こす原因が増えるので細心の注意が必要である。その代り、このように全てのステップを一気に測定できると、測定時の入射ビームの条件も全てのステップについて等しいことが保証されるのでその点では好都合であった。SiO₂層の絶縁は、コンタミネーション、特にNa⁺等のアルカリイオンによって破壊されやすいことが知られているので試料の扱いには細心の注意を払うと共にAlの蒸着は、10⁻⁶ Torr以下の高真空中で電子ビーム蒸着法を用いて行った。タングステン(W)やモリブデン(Mo)の抵抗線加熱の蒸着ではAl以外の異物の混入する可能性が強く、予備的に行ってみた結果では必ず縁縁破壊をひきおこしたからである。本実験では3×12mm²という大きな面積の電極間に1000~3000Å程度の絶縁層をサンドイッチにして、その間に10¹³Ω以上の電極間抵抗を保持しようとするから、試料の作成から測定用試料ホルダーへのセット、実際の測定のいずれにおいても、コンタミネーションと静電気のCharge upに細心の注意を必要とする。SiO₂膜厚が1500~3000Åと薄い場合は、衣服にたまる静電気で簡単にSiO₂の絶縁性が破壊されるため試料作製から測定までの間は試料全体をアルミホイル等で包むとかいった注意が必要である。

SiO₂層の厚さと、各Alステップの厚さは、Profilometer(Talystep 1. Taylor Hobson Inc.)によって測定し、同時に干渉顕微鏡でも測定した。Profilometerは蒸着した全てのステップの凹凸を同時にチャート紙上に記録できるので、ステップでのずれから各蒸着層の厚さを出すだけでなく、全体的に各ステップ毎に厚さが一定しているかどうかのチェックも同時に行える。又、測定精度もよく20Åの測定が可能であるとされている。

前述の如く細心の注意を払って作成した試料の裏面をAl₂O₃の微粒子で荒し、いわゆるサンドブラストをかけ、試料と試料ホルダーのOhmicな接触を確保した上で銀ペーストによってホルダーにはりつけてある。上のAl電極上にリード線を、これも銀ペーストによって取り付ける。最初このリード線をつけるのに試料のAl-Si間の絶縁を破壊することが多かったので、リード線の接着剤をいろいろと試みた結果、通常のドータイトペイントよりも銀ペースト(デュボン社製)が、その溶剤の関係から一番適していた。

このようにしてうまくセットされた試料は、Al-Si間に10¹⁶Ω/cm以上の絶縁性があり、ピコアンメーターを使って観測してもほとんど整流特性を持たない。また、印加電圧は最大電界0.6×10⁶V/cmまで印加してみたが(Fig. 3-9)絶縁破壊を起こさなかった。試料は、移動可能な試料台に乗せて、シンクロナスモーターによって500μm/minの速度で送りつつAl-Si間の電流を測定してチャート上に記録していく。使用するピコアンメーターはパルボル型のものでなく交流チョップ式の方が良い。パルボル型のは、入力端がごくわずかではあるがバイアスされていることが多く、その電圧がSiO₂の両面の電極にバイアスとして印加され、場合によっては試料

が破壊することがある。試料を一定速度でドライブする理由は、ビームを一点に止めると絶縁破壊をおこしたり、局所的に SiO_2 の性質が変わってしまったりする傾向が認められたからである。またこれはビーム照射によってコンタミネーションが付くことを防ぐ役目もしている。試料をドライブしてゆくと、それに同期して動くチャート上にステップの各段に応じて Fig. 3-7 に示すようなステップ状に変化する信号が得られる。電子ビームが予定通り試料の各ステップを通過してゆけばチャート上に記録される信号は各ステップの間は一定信号であるから、事実そうになっているかどうかを観測することでビーム走査がうまく各ステップを通過しているかどうかは確認できる。もし、ビーム走査方向と試料のセッティング方向が一致していないと、途中から電子ビームがステップからそれてしまうようなことが生じる。そのような場合に調整可能なように、試料台は入射ビーム方向を軸とした回転が真空外から可能なように作った。試料のドライブは、任意の極性のバイアスをかけて測定した後、バイアスの極性を反転して、同じようにもう一度ドライブをくり返す。

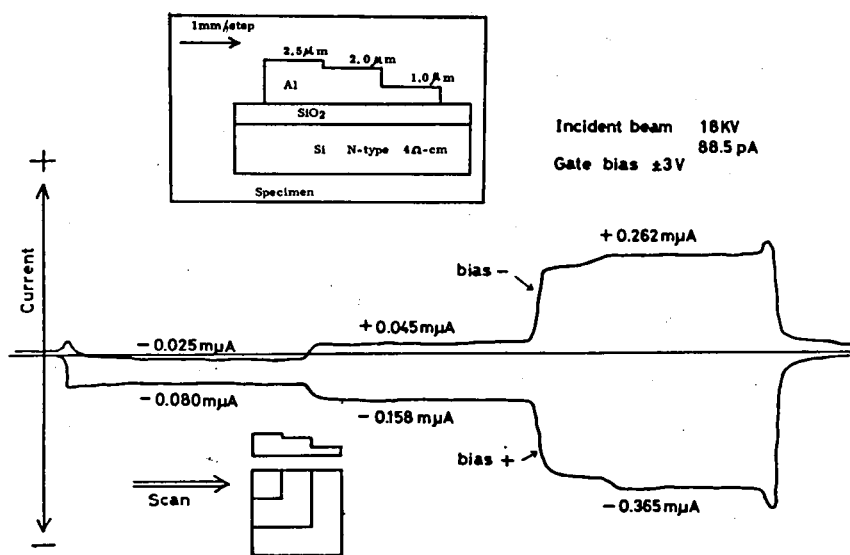


Fig. 3-7 チャート上に記録された Beam-induced current の変化

入射電子ビームは、試料上に焦点を結ばせないで、アパーチャーでカットして整形するだけに使った。電流密度を上げることはコンタミネーションを成長させたり、試料が破壊されたりする危険性を増すだけで何のメリットもなかったからである。試料のステップでの立ち上がりから判断して、ビーム径はいずれの測定の場合にも $200\mu\text{m}\phi$ 程度であった。入射電流値は、全ステップをスキャンする間(約20分)は一定に保たれていなければならないので、一回のスキャンの前後に試料ホルダーにとりつけたファラデーコレクターで測定して2-3%の精度で前後の電流値が一致

していることを確かめた。ビームの安定を保つには、測定の前にフィラメントを加熱してビームを出しっ放しにした状態で15-20分ウォームアップしてウェーネルトまわりが熱平衡に達するのを待つことと、電子幾何光学軸の軸合わせを完全に行うことが必要である。

Fig. 3-7に、以上の手順でレコーダに描かれる信号の一例を示す。これは、実験の可能性を確かめる目的で行なわれた予備実験段階での結果であるのでAl層は3段しかなく、またV_{gb}の値も3Vが使われているが、Al層の厚さが変化することで、それに対応して信号が階段状に変化しまたバイアスを反転すると信号もまた反転する様子は同じである。バイアスが負の時の信号(図の上のライン)が、Alの厚さが2.5μmに対応する位置で他の部分と極性が異って負になっているが、これは問題ではない。もともとこの信号は(3-5)式のI_iとI_{abs}の兼ね合いで決まるものであって、この部分ではAl層が厚いことからI_{abs}が大きくI_iが小さいので結果的に負の電流となっただけである。この予備実験の測定結果が、予測通りのものであったので、次はAlの段数を7段に増して、以下にのべるようなDepth-dose functionを求めるための実験に移る。

3-3-3 Depth-dose functionの測定

前節の予備考察に従って、Depth-dose functionを求める実験を行うが、その時の実験条件を決定するため若干の予備実験を行っておく必要がある。

まず、入射電子の電流をどの程度に選ぶかという問題であるが、AnsbacherとEhrenberg⁽³⁸⁾は誘電体フィルムの電子ビーム照射下でのConductivityを測定して、電流増幅率(本論文の記法ではI_i/I_bのこと)が入射電子の電流密度の増加に伴って次第に減少してゆくことを見出しているので、本実験に際してもどの程度の電流密度までならば電流増幅率と電流密度の比例性が保たれるかを確かめなければならない。なぜならば、本実験においてもSiO₂通過時の電流密度は、上のAl電極の厚さに依存して大きく変わるからである。そこで、入射電流I_bを変化させつつI_iを測定して、Al層の厚さに無関係に比例性が保たれるような入射電流の領域をさがしてやればよい。そのための実験の結果をFig. 3-8に示した。この場合加速電圧は18.7KVに固定して、コンデンサレンズの強度を変えることでI_bを変化させているが、前述のようにいずれの電流値でも電子ビームの直径はほぼ200μmに保たれているので、横軸の電流値は電流密度に比例していると考えてさしつかえない。図に示されるように、いずれの膜厚においてもI_iはI_bに比例しており(3-6)式の関係満足している。従ってAnsbacherとEhrenbergが観測したような電流増幅率の低下は、ここで実験したよりもっと大きな電流密度に対して観測されるべきものであると結論する。それ故、以後の実験ではI_bとして100pAを選んだ。また、この予備実験を通じて、少なくとも、 $0.3 \times 10^{-4} \text{ Coul/cm}^2 \cdot \text{sec}$ 程度の電子ビームの照射は本実験に用いようとするMOSデバイスの性質を変化させたり破壊したりしないことも明らかになった。

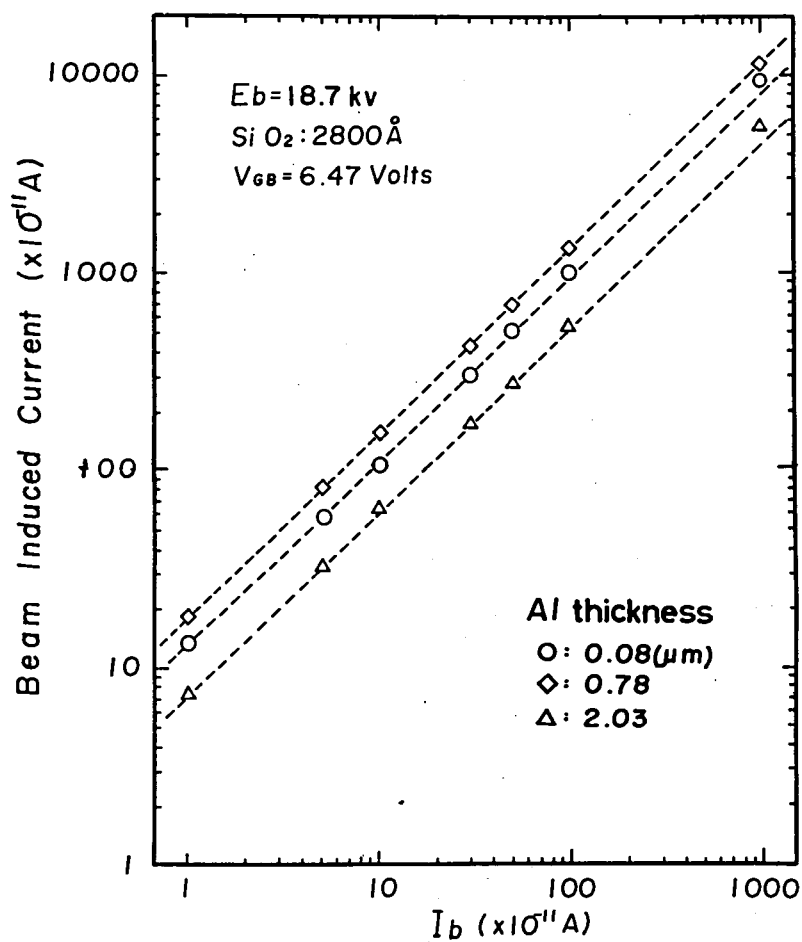


Fig. 3-8 入射ビームの電流に対するBeam induced currentの変化

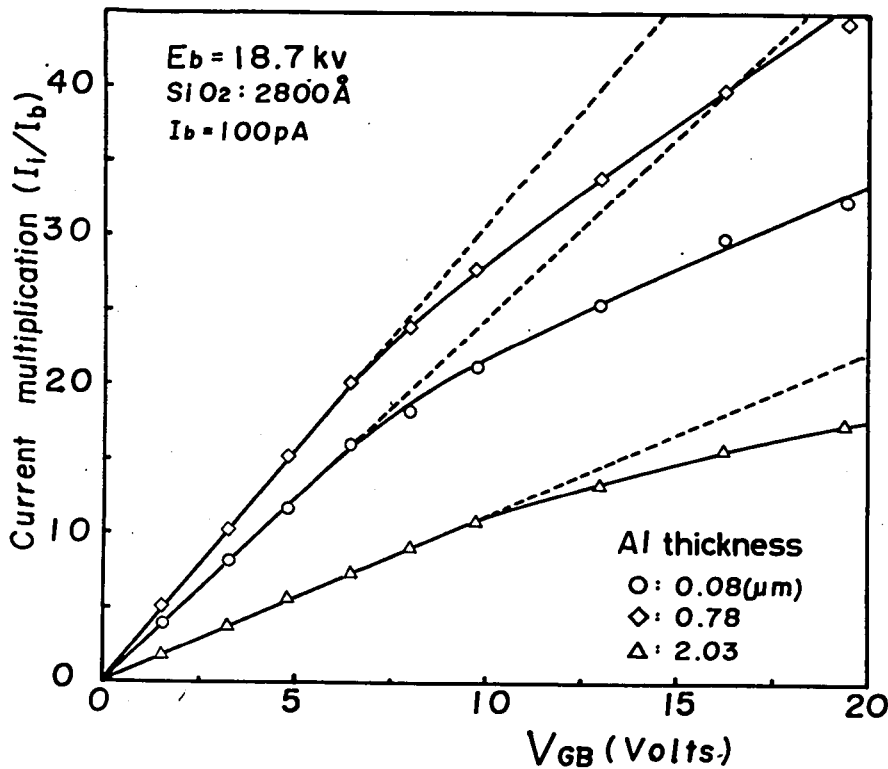


Fig. 3-9 電流増幅率(I_i/I_b)の V_{GB} に対する変化

次に、Al-Si間のバイアス電圧 V_{gb} の変化によって I_i/I_b がどのように変るかを調べておく必要がある。なぜならば、 I_i/I_b と V_{gb} は後に述べる様に理論的にも V_{gb} がある程度以上になると比例しなくなると予想されるが、一方(3-6)式を適用してDepth-dose functionを決定するという目的のためには、その比例性の成立する範囲で実験しなければならないからである。そのために行った実験の結果がFig. 3-9に示されている。図に示されているように I_i/I_b は V_{gb} が7V程度に達するまでは V_{gb} に比例して増加しているが、その後しだいにその比例関係からはずれて低くなる。このような、比例関係からのずれを示す原因としては次の二つが考えられる。

- (1) 電界の増加に伴う SiO_2 -Alあるいは SiO_2 -Si界面におけるエネルギー-Thresholdの低下(Shottky効果)
- (2) 電界の増加に伴う SiO_2 内自由電子のMeanrange Wの増加。

このうち、(1)のほうはここで対象とするような小さな電界においてはほとんど無視できるということが、LenzlingerとSnow⁽³⁹⁾の実験結果より推測された。従って(2)がこの場合の比例関係よりのずれを生ずる主要原因であると考えられる。この現象はかつて結晶カウンタに関してMcKay⁽⁴⁰⁾⁽⁴¹⁾が行ったと同様の議論で以下のように扱える。今、SiO₂に高エネルギー電子ビームが入射してSiO₂中の束縛電子をConduction bandに励起したとする。励起された電子はSiO₂内に加えられた電界によって、電界方向にドリフトをはじめ、それらのうちのあるものはSiO₂中のトラップに捕えられてその寿命を終え、残りのものは捕われることなくドリフトをつづけて電極(AlもしくはSi)に達する。それらの両方が寄与してSiO₂膜を通じての電流が観測されるわけであるが、そのようなドリフトする電子のMean rangeをWとすると、今、仮にSiO₂層の厚さが入射電子ビームのRangeに比べて十分に小さく、Valence electronの励起がSiO₂の深さ方向にそって一様であると仮定できるならばGain Gは次の様に書ける。⁽⁴¹⁾

$$G = \frac{W}{L} \left[1 - \frac{W}{L} \left\{ 1 - \exp\left(-\frac{L}{W}\right) \right\} \right] \quad (3-7)$$

$$W = \mu \tau F \quad (3-8)$$

ここに、 μ は電子のMobility, τ はLife time, F はSiO₂中での電界、 L はSiO₂層の厚さである。後に議論するように、 W/L は今の場合1よりずっと小さいので、 F がOxide中で一定であると仮定するならば次のように書ける。

$$G = \Delta - \Delta^2 \quad \Delta = \frac{\mu \tau V g b}{L^2} \quad (3-9)$$

この式より、 $V g b$ の値が小さい範囲では Δ が小さくなるので G はほぼ $V g b$ に比例することになりFig. 3-9の結果を裏づけている。7Vを越えたあたりより観測された比例関係よりのずれはこの式の二乗の項の効果と考えられる。Fig. 3-9の結果に関連していま一つ強調されることは $V g b$ の低い領域での直線部分が、Al層の厚い場合にも原点から立ち上っていることである。すなわちこれは、Al層内で吸収された入射電子を打ち消すために行ったバイアス反転の方法が効果的であることを示している。さて、バイアス電圧 $V g b$ としてどの程度の電圧を採用すべきかという問題であるが、以上の結果は $V g b$ が7Vをこえなければどの様な電圧でも(3-6)式の適用できる範囲内にあることを意味している。一方、検知の際のS/NやStray electronの影響という点からすればGainはできるだけ高い方が有利であろう。よって、以下の実験では $V g b$ として6V前後を選んで行うことにする。

このようにして予備実験で決定した実験条件にもとづいて、7段のステップ電極を持つMOS試

料を用いて Beam Induced Current I_i の測定を行った。Figs. 3-10, 3-11 は、一次入射電子の入射角が 0° 及び 45° の場合について、 I_i を SiO_2 層の Al 表面からの位置の関数としてそれぞれプロットしたものである。プロットにあたっては、 Al と SiO_2 の物質のちがいによる電子ビームのふるまいの差異を考慮するために、 SiO_2 の厚さは 0.83 倍して考えてある。この 0.83 という乗数は、 Al の密度 (0.27) に対する SiO_2 の密度 (2.24) の比で、電子の Stopping power が Mass thickness ρz で測るとほぼ物質に依存しない一定値 (エネルギーのみの関数) となるという事実にもとづいた処置である。これらの曲線は規格化はされていないが、(3-3-1) に述べてきたようにその各エネルギーでの Al 試料中での Depth-dose function の形を与えている。

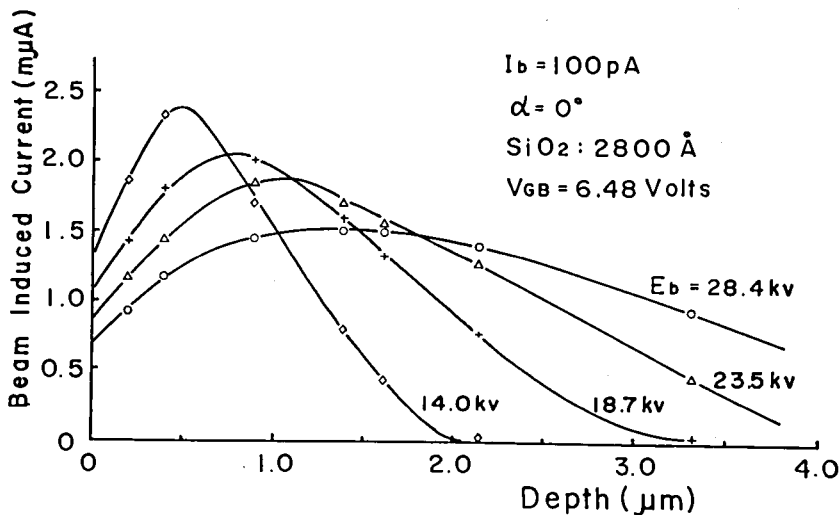


Fig. 3-10 深さの関数としてプロットした Beam-induced current の変化
垂直入射

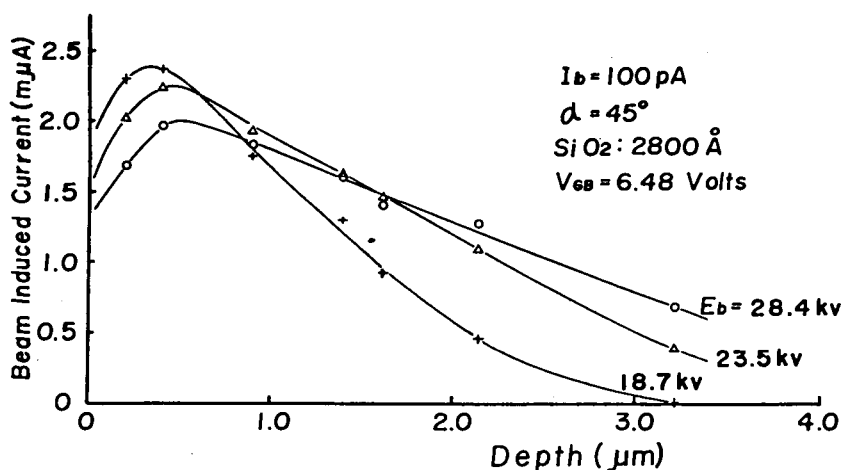


Fig. 3-11 深さの関数としてプロットした Beam-induced current の変化
45°入射

ここで試料はもちろん単一の Al Bulkではなく MOS のサンドイッチ構造をしており、さらに測定されているものも損失したエネルギー値ではなくその損失に伴って励起された電流であるからこの結果を Al 中の Depth-dose function とみなすことでどれほどの誤差がもたらされるものであるかは考えておく必要がある。

以下その検討を行う。

この実験にあたっての理論的根拠は (3-6) 式である。そこでは、 G , E_A , f はそれぞれキャリアを励起する際の電子のエネルギーや、Al 層の厚さに依存しないと仮定した。この仮定の妥当性を検討しておかなければならない。まず、 G について考える。(3-7) 式で表現される G は、 SiO_2 層の厚さ方向についての平均値を意味するが、厳密には励起されたキャリアの検知される電流への寄与のしかたは SiO_2 層内での位置 z によって変わると考えられる。(すなわち、正電極に近い側の方が寄与の割合が大きいと想像される) つまり、 G は位置 z の未知関数であるが、その関数形には SiO_2 内でのトラップ機構が関連しているという事以外現段階では正確なことはわからない。ということは、今の場合 Figs. 3-10 や 3-11 に得られているような測定座標を、 SiO_2 層の中心に位置するところにとってよいのかどうか問題になる。しかし、本実験においては、次のような二つの理由から、この未知関数がどのような形であっても Figs. 3-10 や 3-11 の結果にはほとんど影響しない。

(1) SiO_2 内部での信号の発生源がほとんど SiO_2 と Al もしくは Si との界面近傍に集中してい

る（すなわち、Gがそのあたりでしか値を持たない）というような最悪の場合でも、誤差はSiO₂層の厚さの $\frac{1}{2}$ であるが、ここではもともとSiO₂層の厚さが入射ビームのRangeに比べてずっと小さいので必要とされる訂正はほとんど無視できる。

- (2) I_iを決める時に、A_L中でのI_{abs}を打ち消す目的で行っているI_s⁻からI_s⁺を差し引くという手順は、同時にSiO₂層内で生じているかもしれない信号発生源のゆがみ（すなわち、Gの位置依存性）をある程度平均化する役割も果していると期待できる。なぜならば、Gの位置依存性をおこすもとになっているSiO₂内部での電荷蓄積に伴う場のゆがみは試料に固定しているのでなく、バイアスの極性によって集積の分布もほぼ反転するからである。

次に、Back scatteringを考慮するFactor fについては、それがA_L層の厚さの変化に伴って変化するのではないかという可能性がある。なぜならば、A_LとSiでは電子の散乱のしかたに若干の差があるからである。即ち、仮にA_Lの厚さがほとんど零に近ければ、fはほとんどSiに入射した電子の値になるだろうしまた、逆にA_L層の厚さが入射電子のRange以上ならばfはほとんどA_Lだけに対する値となるはずである。にもかかわらず、fをA_L層の厚さに無関係な一定値とみなすことはそれほど無理な仮定ではないと思われた。なぜならば、一般に固体による電子の散乱のデータはあまり急激な原子番号依存性を示しておらず、それから考えてfも原子番号と共にゆっくりと変化する値でしかないと思われるからである。（A_LとSiは隣接した原子番号である）

実際、このようなことは次の様に数値的に確かめることもできる。Sternglass⁽⁴²⁾によると、反射電子の平均エネルギー \bar{E} は、入射ビームの0.2～3.2 keVの領域で次のような原子番号の関数になっている。

$$\bar{E}/E_b = 0.45 + 2 \times 10^{-3} Z \quad (3-10)$$

一方、fは、反射係数 η によって次の様に定義される。

$$f = 1 - \eta \left(\frac{\bar{E}}{E_b} \right) \quad (3-11)$$

ここで今、fに対する両極端としてA_L層の厚みが零の場合とRange以上の厚さの場合について値を求めてみる。前者は結局Siに対するfであり、後者はA_Lに対するfであるので、SiとA_Lの η の値としてBishop⁽⁴³⁾の測定による値 $\eta(\text{Si}) = 0.16$, $\eta(\text{Al}) = 0.155$ (at 30KV)を使ってfを計算すると $f(\text{Si}) = 0.922$, $f(\text{Al}) = 0.926$ となり、両極端の場合における差異さえほとんど誤差の範囲でしかないことがわかる。

もう一つの未知数 E_A については二つの問題点がある。まず考えられることは E_A が SiO_2 層の深さ方向について一定であるかどうかということ、そしてもう一つ入射ビームは試料中で E_b から零までの広い範囲のエネルギーを有しており、その各々の段階で SiO_2 内にキャリアを生成することになるが、果して E_A が一次（励起する側）のエネルギーに無関係であるかどうかということである。このうち前者については、 G について上でなしたのと同様の議論によってほとんど結果には影響していないとみることができる。後者については SiO_2 中でのキャリア生成については今までのところ何の情報も与えられていないが、 Si や Ge 中での励起に関しては Fiebigier と Muller⁽⁴⁴⁾ がデーターを与えていて、それによれば $4 \sim 24 \text{ KeV}$ の範囲の入射ビームに対して測定された平均生成エネルギーはほとんど一定の値である。このことから類推して、 SiO_2 中でも同様にキャリアを作るに要するエネルギーは、その程度のエネルギー域ではほとんど励起ビームのエネルギーに無関係であると結論される。

以上のようにして、Depth-dose function の形状を求めることが出来たが、これらの結果が妥当なものであるかどうかを確かめておく必要がある。まず最初に検討すべき量としては、電子ビームの固体内部への侵入の Range がある。ただこの比較の時に注意すべき事は、Range にはいくつかの定義法があつて、従来報告されてきた Range の値は、必ずしも同じ定義によって導かれたものではないということである。

例えば、実験的には、Cosslett と Thomas⁽⁴⁵⁾ は次のように定義を分類している。

(i) Maximum range; R_{max}

透過の電子流が零となるような厚さ。

(ii) Extrapolated range : R_x

薄膜の膜厚をパラメータとして得た透過率-エネルギー曲線の直線部分を透過率 \rightarrow 零に外挿した時のエネルギーから与えられる Range。

(iii) Thomson-Whiddington range : R_w

Thomson - Whiddington law において Most Probable energy が零になるような Range。

(iv) Mean range : R_M

透過電子の Mean energy が零となるような Range。

また、理論的には、Bethe の Stopping Power の式を積分することによって次式のような Bethe range⁽⁴⁶⁾⁽⁴⁷⁾ が定義出来る。

$$R_B = \frac{J^2 A}{8\pi e^4 \rho N_A V Z} E_i \left[2 \ln \frac{2E_0}{J} \right] \quad (3-12)$$

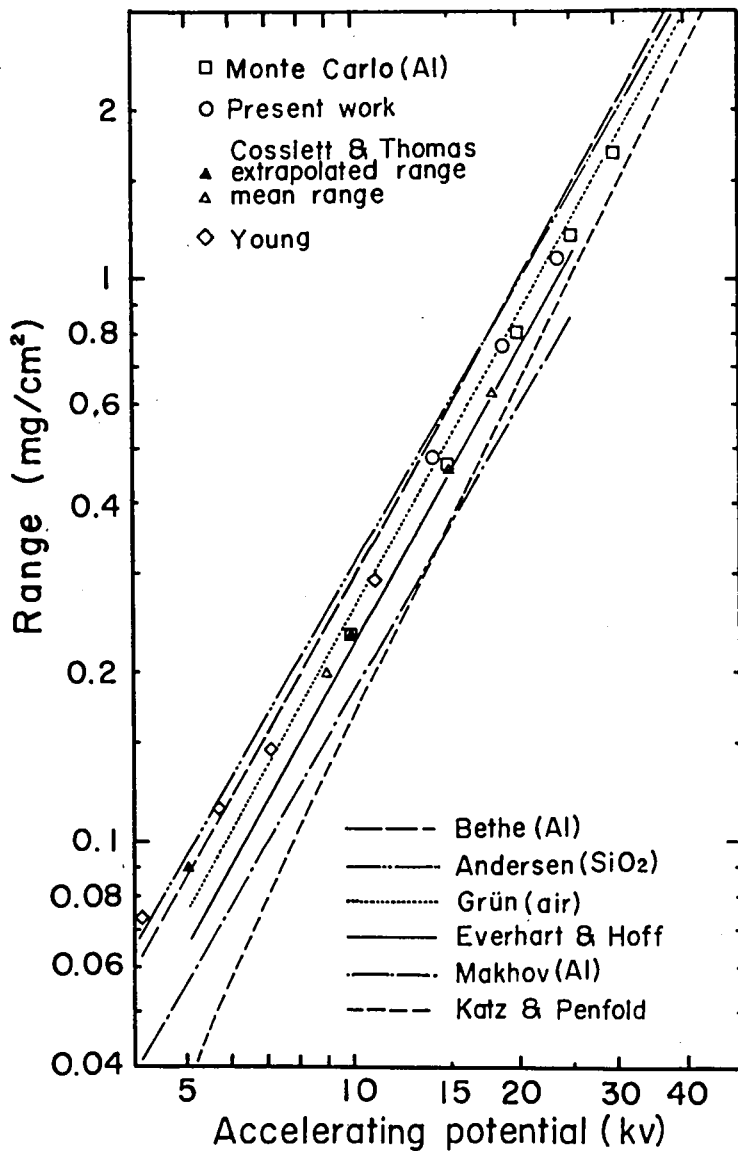


Fig. 3-12 電子のRange-エネルギー関係

Bethe rangeは、電子ビームの散乱が無かった場合の理論的な最大到達深さを表すので、一般に実験的に与えられるRangeよりも大きい。

Fig. 3-12に、従来与えられていた4~40KeVのエネルギー域でのAl及びSiO₂に関するRangeの実験値と、本実験によって得られた値とを比較して示した。本実験の結果としてのRa-

ngeは、いわゆる外挿Rangeと呼ばれるもので、Depth-dose functionの終端部分の直線的な減少部分を横軸(深さ)にまで外挿した時の値である。この値と、従来の結果とを比較すると、本研究で得られた実験値は、Grun⁽³³⁾の与えた値と、Everhart⁽³²⁾らのものとの中間に位置し、全体に良い一致を示している。

ここで得たような、Range-Energy関係をScaling factorとして用いると、著者が本研究で得た結果をいくぶん実験条件の異なる他の研究者の与えた結果と直接に比較することが出来る。Scalingというのは、深さをRangeで規格化するものであるが、そのようにして規格化された深さを横軸にとり、縦軸をその曲線の下面積が1になるようにしてとったスケールでDepth-dose functionをえがいた場合、それをDepth-dose functionの普遍曲線と呼ぶことがある。普遍曲線の形にすれば、加速電圧等の実験条件が多少異ったようないくつかの実験値を比較できるので都合が良い。そこでFig. 3-13に、普遍曲線の形で、本研究の結果と従来の結果とを比較した。従来の結果がそれぞれどの様にして導かれたかについてはすでに3-1で述べた。

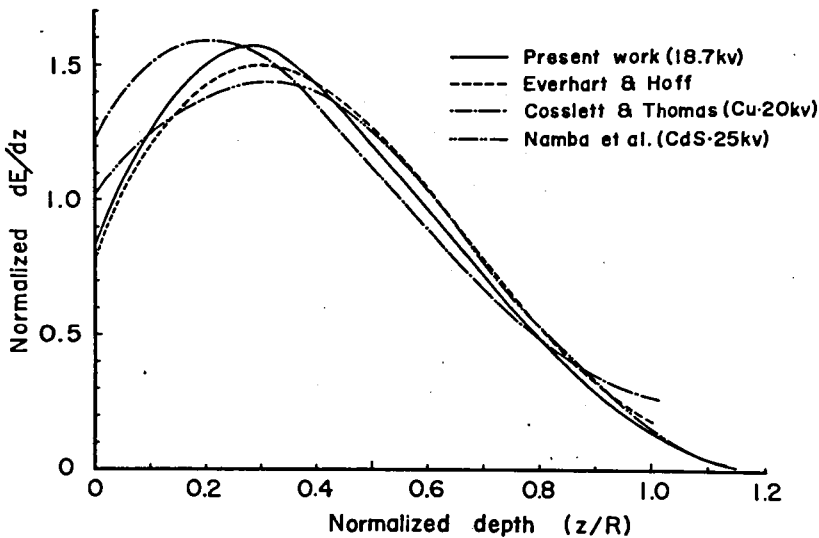


Fig. 3-13 Rangeで規格化した深さ z/R の関数として描いた Depth-dose function.

Namba 等⁽³¹⁾の結果は、前にも述べたように CdS に対して蛍光を利用して求められたものであるが、CdS の平均原子番号が 32, 密度が $4.8\text{g}/\text{cm}^3$ であることを考えると、他の結果に比べて少し分布が広がりすぎているように思われる。この様に分布が広がる原因としては、彼等が電子ビームによる発光領域の観測に用いた光学顕微鏡の分解能からの限界の他に、X線による蛍光励起も関与しているのではないと思われる。蛍光励起の可能性は、本研究に用いた方法でもやはり考えられる事ではあるが、 SiO_2 のバンドギャップが CdS のそれに比べてかなり大きいので影響ははるかに小さいと思われる。

この比較において、さらに興味深い事として、Scaling の原理の Energy-dissipation 過程に対する有効性の確認ということがある。すなわち、Everhart 等の結果は、その実験の根本原理として、Scaling の原理を仮定して導かれたものであるが、一方我々の方法は、Scaling に関しては何等仮定を必要とせずに導いたものであるので、この両者の比較が全体としてかなり良好な一致をみせていることは、とりもなおさず Scaling の原理が Energy-dissipation の過程に対して有効であることを実証しているのに他ならない。

ここで、本研究のような MOS capacitance を用いた測定法を、少し別の立場から評価してみる。本実験で用いた程度の V_{gb} のように、 V_{gb} が十分小さくて I_i と V_{gb} の間の比例関係が保証されていれば、(3-6)式と(3-9)式より次の関係が得られる。

$$I_i = \frac{V_{gb} \cdot I_b \cdot E_b \cdot f}{\ell^2} \cdot \frac{\mu\tau}{E_A} \int_{Z_1}^{Z_2} \left(\frac{dE}{dZ}\right) dZ \quad (3-13)$$

この式に含まれる未知の数のうち、 I_i , I_b , E_b , V_{gb} 及び ℓ は、直接に測定可能な量であり、また、定積分 $\int_{Z_1}^{Z_2} \left(\frac{dE}{dZ}\right) dZ$ は、Fig. 3-13 より Graphical に求まる。残る未知数のうち f は入射電子の反射のみに関係した量であって、従来与えられている電子の反射に関するデータを使って、前に述べたような議論によっても簡単に評価ができるし、あるいは又、モンテカルロ計算⁽⁴⁸⁾によって得ることも出来る。 f の値が分れば、(3-13)式の中で未知数は、 $\mu\tau/E_A$ のみとなる。この値は、 SiO_2 の電子構造に関する有力な情報を与えてくれるという意味で、それ自体興味

Table 3-1 $\mu\tau/E_A$ の評価

E_b (keV)	f	$\int_{Z_1}^{Z_2} (dE/dz) dz$	$\mu\tau/E_A$ [$\times 10^{-11} (\text{cm/V})^2$]
14.0	0.914	0.162	0.10
18.7	0.911	0.090	0.101
23.5	0.912	0.057	0.104

深いし、本研究で用いた方法の一評価法としても重要である。Table 3-1 に、 $Z_1 = 0.08 \mu\text{m}$ に対して、(3-13) 式に種々の値を代入して求めた、 $\mu\tau/E_A$ の値を示した。 $\mu\tau/E_A$ の定義から期待される通り、3つの異なる加速電圧に対して求めた $\mu\tau/E_A$ の値は、いずれもほぼ同じ値になっている。しかしながら、これらの値を Everhart と Hoff によって同様の実験で与えられた値に比べると、ほぼ1桁小さい。ところで、 E_A の値を Si や Ge の場合と同じく、 SiO_2 のエネルギーギャップ (8.0 eV) の2~3倍程度とすると、 $\mu\tau$ の値が求まるが、これは、Goodman⁽⁴⁹⁾ が光伝導によって求められた値よりも逆に、2桁程大きいことになる。そこで、ここで使用した方法で求まる $\mu\tau$ についてももう少し詳しく検討してみる。結論を先に言えば、ここで使ったような方法で $\mu\tau$ を求めると、値が過小評価する傾向があり、我々の求めた値が Everhart 等によって、求められた値より小さく、Goodman による値よりも大きいことは十分妥当性がある。

すなわち、ここでは SiO_2 中の電界が一樣であると考えてきたが、MOS デバイスの過渡応答の測定からの結論によれば、電界は SiO_2 と Al もしくは Si との界面 (いずれの界面かはバイアスの極性で決まる。) に集中するような傾向にある。この電界について、例えば McDonald と Everhart⁽⁵⁰⁾ は次のような表式の分布を使って電子ビーム照射下の MOS トランジスタの過渡応答を解析して、実験結果との良い一致をみている。

$$F(Z) = -\left(\frac{Vgb}{\lambda}\right) \exp\left(\frac{-Z}{\lambda}\right), \quad (Vgb > 0) \quad (3-14)$$

ここに、 λ は Oxide 内に作られた正電荷の平均的な位置を示す。彼等の実験によれば λ は、 $45 \sim 75 \text{ \AA}$ 程度のごく小さな値であった。ということは、もし仮に Steady state での SiO_2 内の電荷の分布にもこれがあてはまるとすれば、 SiO_2 層内での電界のほとんどが界面近くに集中してかかり、残りのごくわずかの部分のみが前述の励起された電子のドリフトにあずかっているにすぎないことになる。そうすれば $\mu\tau$ は、(3-13) 式に明らかなように、 Vgb に逆比例しているのでこの影響は、直接に $\mu\tau$ の値の過小評価として入って来る。この様に、 SiO_2 中の電界が最初仮定したような一様の強度、 $F = Vgb/l$ でなく (3-14) 式のような、 SiO_2 界面で非常に強い電界集中を示すようなものであったとすれば、式 (3-9), (3-13) はそれに応じて修正されなければならない。しかし、幸いなことに、前に G 及び E_A に関する議論で述べた理由によって、Fig. 3-10, Fig. 3-11, Fig. 3-13 に得た結果は、この修正によっては、ほとんど変化を必要としない。一方、(3-13) 式を使って $\mu\tau$ の絶対値を得る際には、Beam Induced Current の絶対値が問題にされるので、 SiO_2 中の field の評価は結果に直接影響する。そこで、この Space Charge による影響を推測するために一つの実験を行った。この実験では試料として、 SiO_2 層の厚さをステップ状に変化させ、その上に一樣な厚さの Al を電極として蒸

着したものを使う。この試料では、前述の記法に従えば、 Z_1 がすべてのステップに共通で、 Z_2 (従って ℓ)のみが変化したものと言える。さて、(3-13)式によればもし I_b , E_b , V_{gb} を

Table 3-2 SiO_2 中の Space charge

No. of steps	Thickness of SiO_2 (μm)	$\int_{Z_1}^{Z_2} (dE/dz) dz$	Expected ratios from Eq. (13)	V_{GB}	Observed I_i/I_b
1	0.20	0.090	1	+	7.94
				-	7.00
2	0.36	0.163	0.56	+	9.44
				-	8.19

一定に保った状態で Beam-Induced Current の測定をすれば、その値は $[\int_{Z_1}^{Z_2} (\frac{dE}{dz}) dz / \ell^2]$ に比例するはずである。ところが、Table 3-2 に示したように、観測結果はそのような比例関係からはずれていた。表では、 SiO_2 の厚さが $0.2\mu\text{m}$ (Step 1) と $0.36\mu\text{m}$ (Step 2) の2つの場合についての結果が比較されている。その他の実験条件はいずれの場合も、 $E_b = 20 \text{ KeV}$, $I_b = 107 \text{ PA}$, $V_{gb} = 6.48 \text{ V}$ として $\Delta \ell$ 電極の厚さ(従って Z_1 の値)は、 0.162 mg/cm^2 に保たれている。従って、(3-13)式によれば、ステップ1とステップ2の各々で観測される電流増巾率(I_i/I_b)の比は、 $1 : 0.56$ となることが期待された。しかし、実際に観測された比は、バイアスの如何にかかわらず $1 : 1.2$ であった。この結果から判断すれば、(3-8)式における電界の項は $F = V_{gb}/\ell$ でなく、 ℓ の増加に対してほとんど一定に保たれたもののように思われる。従って、(3-13)式から $\mu\tau$ を評価すれば、当然過小評価される。このように、 SiO_2 膜の厚さを変化した形での Beam Induced Current の測定をすることによって、 SiO_2 層内での Space Charge の Pile up の仕方についての情報が与えられるので、今後より一層詳細な実験の行なわれることが期待されるが、ここでは本論文の範囲を越えるのでこれ以上は扱わない。

3-4 結 言

本章では、固体、特に半導体に電子ビームが入射した時に生成されるキャリア、および一次入射電子のエネルギー損失の深さ方向の分布の測定とその結果得られた Depth-dose function について述べた。

(3-2)節では、PN接合を有する半導体試料に電子ビームが入射した時の電子-正孔対の生成メカニズムについて述べた。試料表面からPN接合までの領域、PN接合による空乏層領域、空乏層の到達しない領域の3つの領域にわけてキャリアの生成を計算した。

(3 - 3) 節では、キャリア生成の深さ方向の分布の測定を行った。 半導体内部での一次入射電子の Depth-dose function は、Everhart 等により測定は行われているが、著者は彼らの方法中に仮定されている SiO_2 中での電子のふるまいが一樣である等の仮定を用いず、彼らと同じ MOS 構造の試料を用いながら、Metal である Al の膜厚を変化させながら、Depth-dose function を測定するという新しい方法で試みた。 本方法は、任意の加速電圧で、Depth-dose function を定めることが可能である。

著者が得た、Depth-dose function は、Al や Si の近傍の元素中での Depth-dose function とよい一致を見ている。

第4章 半導体素子の不良解析と故障解析

4-1 緒 言

本章では、半導体素子（ダイオード・トランジスタ・IC）の製造工程で発生する工程異状解析と種々の装置で使用され諸々の原因で故障した半導体素子の故障解析をSEMを用いて行った、その解析方法について述べる。

最近、ICでは、数mm平方のSiチップ上に、数千個の能動素子と受動素子が含まれており、そこに発生する製造工程異状や故障も多種多様なものがある。又、トランジスタにおいても高周波化、高耐圧化が進み数 μm 以下のパターン精度が要求されたり、エピタキシャル成長による均一なPN接合が要求され、これらの工程異状や故障解析も従来の光学顕微鏡で観察したり、外部電気特性の測定からではとうてい解析できないような複雑な現象が現われてきている。これらの不良解析や故障解析は、第2章に述べたSEMの種々の測定モードを組み合わせると相当複雑な不良解析あるいは、物性的な解析もすることが出来る。

まず（4-2）節に、半導体素子製造の基本技術であるPN接合の形成に関する不良解析について述べる。多くの半導体素子は、不純物の拡散によってPN接合が形成されるが、気相成長（エピタキシャル）技術の進歩により、現在では数千ボルトの耐圧をもつPN接合をエピタキシャル法で形成することが可能となった。本節では、高耐圧パワートランジスタ用の拡散によるPN接合をもつウェハとエピタキシャルによるPN接合をもつウェハのPN接合の良し悪しの評価と、その不良解析について著者の得た結果を述べる。

次に、（4-3）に半導体素子製造の各プロセスにおける不良解析について述べる。半導体素子製造プロセスは大きく分けて次の四つの工程がある。まずPN接合を形成する拡散工程、次に選択拡散や、電極用パターンを形成するための写真製版工程、電極形成のための蒸着工程、そしてダイスを外装基板に取り付け、外部に電極を取り出す組立工程の四工程である。これらの工程において発生した異状拡散、異状蒸着、酸化膜のエッチング状態、リード線ボンディング不良等をSEMによって、不良解析を行いその原因を追求した。

最後に、（4-4）に実使用時に故障した素子の不良解析について述べる。完成した半導体素子を、通信機、各種工業用装置、あるいはテレビをはじめとする家庭用電気器具や自動車をはじめとする交通機関等に、半導体素子が用いられた場合、十分な回路設計がなされても、不測の故障を生じることがある。このような故障解析は製造工程へフィードバックし、より信頼性の高い半導体素子を製造するために是非必要である。ここでは、まずSecond Breakdown⁽⁵¹⁾により破壊したパワートランジスタを中心に、種々のモードによる故障解析について述べる。そして、その解析により得た結果から、Second Breakdownの新しいモードをみつけることが出来た。

その新しいモードによる Second Breakdown の理論的解析と実験による実証結果について述べる。

同じく、I C 製造工程の最終出荷測定時において見出された不良の解析結果について述べる。

4-2 PN接合異状の不良解析

半導体素子製造の Starting material である Si ウェハに関しては、結晶欠陥の研究が進み、昨今では完全結晶⁽⁵³⁾に近いシリコンウェハを得ることが出来る。が、Si ウェハ内の結晶欠陥と素子の電気特性との関係、あるいは、エピタキシャル成長を応用した PN 接合ウェハ内に発生した種々の結晶欠陥と素子の電気特性との関係についてまだまだ未解決の問題が多い。Si エピタキシャル・ウェハの結晶欠陥の問題は(5-3)節で述べることにして、本節では、高耐圧トランジスタの2つの製造方法、三重拡散型とエピタキシャルベース型におけるベース・コレクタの PN 接合の製造工程異状の不良解析について述べる。

半導体素子製造の基礎である PN 接合の形成時の接合異状の原因をウェハの状態で SEM と EM X を用いて解析を行った。用いた試料は、Fig. 4-1 (a) に示すようなエピタキシャルベース形 (E・B) に相当するウェハと (b) に示すような三重拡散形 (T・D) に相当するウェハの2種類である。

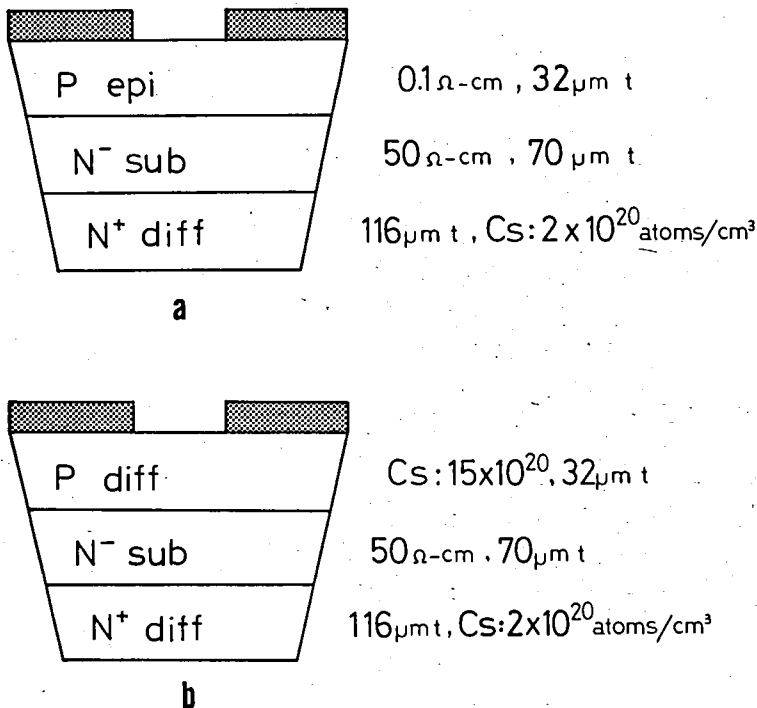


Fig. 4-1 エピタキシャル・ベース型と三重拡散型ダイス断面図と仕様

まず、E・Bの仕様は(a)に示したように、トランジスタのコレクタ・ベース接合に相当するPN接合がエピタキシャルで形成されている。同じくT・Dは、(b)に示すごく拡散でPN接合が形成されている。これらの状態で、表面にSiO₂を形成し、エミッタ拡散に相当する熱処理とゲッター処理をほどこし、次にSiO₂の一部を除去してSiを露出させる。つづいてウェハの円周に沿ってサンドブラスト(Al₂O₃)でベベルカットした後、ケミカルエッチをほどこし、一枚のウェハのV_{cb0}に相当する逆耐圧の測定を行った。

次に、各ウェハをトランジスタ・チップに相当する5×7mm²の大きさにダイシングし、PN接合部をケミカルエッチした後、ウェハ状態と同じように各チップの逆耐圧の測定を行った。ウェハ状態とダイス状態でのPN接合の代表的な逆耐圧特性の数例をE・B、T・DについてそれぞれFig. 4-2, Fig. 4-3に示す。これらの測定結果より、ウェハ内に一、二ヶ所PN接合が異常な部分があることがわかる。この原因を調査するべく不良ダイスの異常部分をSEMとEMXを用

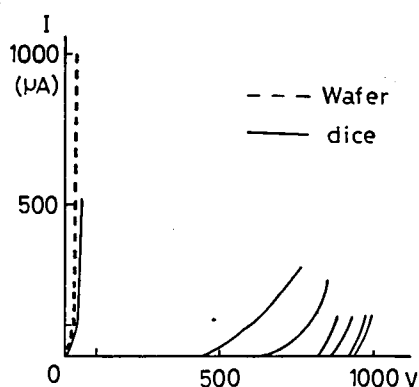


Fig. 4-2 エピタキシャルベース型Starting waferとダイス状態での耐圧曲線

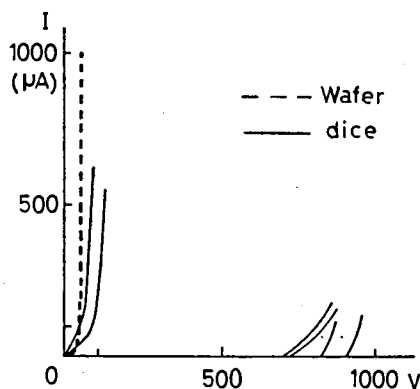
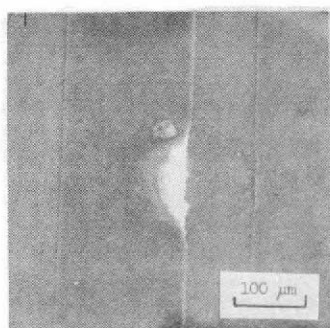


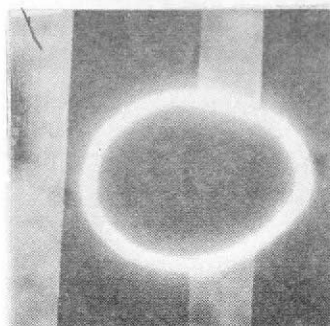
Fig. 4-3 三重拡散型Starting waferとダイス状態での耐圧曲線

いて解析を行った。

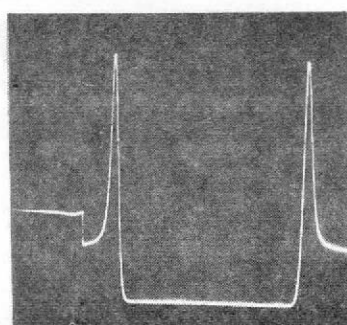
異常部分のSE像をFig. 4-4(a)に示す。これより、SiとSiO₂の境界に異物があることがわかる。つづいて、コレクタ領域を接地し、ベース領域より信号を取り出したEBIC像をFig. 4-4(b)に示す。同じくその部分のラインプロファイルを図. 4-4(c)に示す。(b)(c)より類推される不良の状態を図. 4-4(d)に示す。すなわち、拡散時にDopantが粒子状のままウェハ表面に附着し、異常拡散が起こり、約25μmのP型ベース領域を貫通し、N型コレクタ領域にも達している。その結果、円筒状にPN接合が形成され、異常部分の中央部は、何らPN接合が残されてなく、コレクタ領域と全く同一であることを示している。拡散が正常ならウェハ全面にPN接合



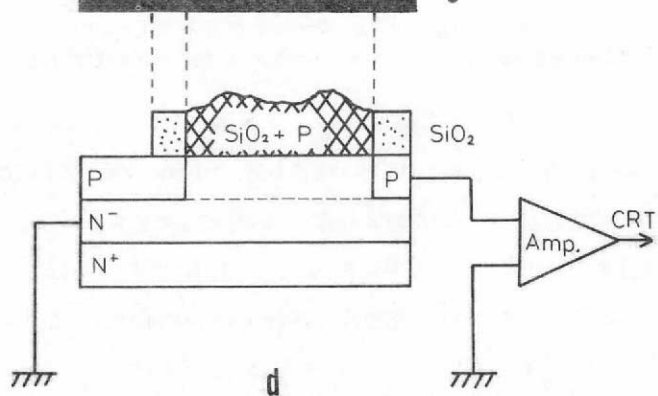
a



b



c



d

Fig. 4-4 SEMによる異常部分の解析

があるためEBICの信号は、表面に形成されている SiO_2 による多少の変動はあるが、ウェハ全面にわたってあるはずである。ラインプロファイル(c)像より明らかなように、この異常部分の周囲では正常な信号が得られている。結局、この異常部分はコレクタ領域と同一N型領域であることも容易に推測出来る。

次に、EMXで異常部分の物質の分析を行った。Fig. 4-5(a)に $\text{Si k}\alpha$ による像を、(b)に $\text{P k}\alpha$ による像を示す。このEMX分析結果によりこの異常の原因は、前述の推測通り、リン(P)

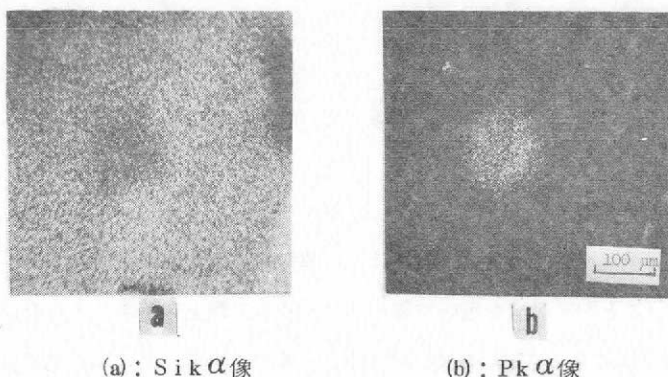


Fig. 4-5 EMXによる異常部分の解析

拡散時のリンが、粒子状態でウェハ表面に附着し、それが異常拡散し、表面よりコレクタ領域にまで達したものである。

このような例は、特にエピタキシャルベース形に多く見られる。ベース領域をボロン(B)拡散で形成した試料に関しても、同じくリン(P)の異常拡散と思われる、上記の例と全く同一のパターンが観察されることもあるが、エピタキシャルベース型に比べるとずっと少ない。

製造工程上から言えば、リン(P)の異常拡散を生ずる可能性はTDもEBも同一程度のはずであるにもかかわらず、EBのほうにPのPiping現象が多く見られる理由として、表面不純物濃度がEBのほうが高いことによる効果及び、エピタキシャル層内の拡散係数に部分的な異状の存在し易いことによる効果等が考えられるが、この結論については今後の詳細な検討を待たねばならない。

異常拡散は、リン(P)だけでなくボロン(B)についても起こり、それに基づくと思われるような異常部分もしばしば見られる。しかしながら、EMXではボロンの検出感度が鈍いため確認はできなかった。しかし、いずれにしても、PN接合を異常にしている原因は大部分が、リン(P)やボロン(B)等のDopant Impurityによる異常拡散であることが、SEMとEMXを用いた解析によって明らかとなった。しかし原因はともかくとして、この実験から一つの重要な結論が導かれる。すなわち、従来はエピタキシャルによって形成したPN接合の逆耐圧が理論値通りの値に達しないことの原因として、界面の整合がPN接合に適していないことによると考えられていたが、上記の

解析により逆耐圧が低くなる原因は、PN接合そのものよりもむしろその後の拡散工程に求めなければならないことが明らかになった。

4-3 半導体素子製造工程における不良解析

本節では、トランジスタの製造工程における種々の工程異状の不良解析について述べる。まずはじめに、メサ型パワー・トランジスタのメサエッチ工程におけるメサエッチ穴による V_{ebo} 不良解析。

次に、高濃度不純物拡散により誘引されるスリッパラインの観察結果、次に、組立工程における金 (Au) 線のリードボンディング不良解析について述べる。

4-3-1 V_{ebo} 不良解析

シリコン・パワー・トランジスタの製造工程における不良解析の一例として、 V_{ebo} 不良がメサエッチ穴によることが多いことをSEMを用いて確かめたが、製造工程上メサエッチ穴の存在が、必ずしも V_{ebo} 不良の原因とは考えられないため、同時にEMXを用いて、メサエッチ穴の物質の分析も行った。分析の結果、そのメカニズムははっきりとは解らないが、直径 $10\mu\text{m}$ 程度の小さな穴の底には、電極用に蒸着したアルミニウムが存在していることが判明した。直径 $50\mu\text{m}$ にもおよぶ大きなメサエッチ穴には、アルミニウム (Al)、ニッケル (Ni)、金 (Au) 等製造工程上考えられる金属はないことが分った。ここにその不良解析について述べる。

試料は、 $V_{ceo} > 200\text{V}$ 、 $PC = 50\text{W}$ のパワートランジスタである。試料の製造工程を簡単に述べると、まず裏面に N^+ 層を $150\mu\text{m}$ 程有する $15\sim 20\Omega\text{-cm}$ のN型FZウェハに、ベース領域として、Fig. 4-6(a)に示す様に、P型領域を表面より $4\mu\text{m}$ の深さに形成する。この時、同時に成長したシリコン酸化膜 (SiO_2) のうち、エミッタ領域表面の SiO_2 膜を除去し、N型エミッタ領域を、拡散で表面より $1.5\mu\text{m}$ の深さに形成し、Fig. 4-6(b)に示すように、エミッタ・ベース電極取り出し口として、表面の SiO_2 膜を一部除去する。次いでAlを $5\mu\text{m}$ の厚さに蒸着し、ベース領域上のAlを残し、メサエッチをほどこす部分のAlを除去する。Fig. 4-6(c)に示すように硝酸、弗酸、酢酸系のエッチング液で、 $20\mu\text{m}$ の深さまでエッチングし、Siの一部を削り取りメサエッチをほどこす。次いで、メサエッチのマスクとして使用したAlをFig. 4-6(d)に示すように、エミッタとベース電極を形成するよう残す、つづいて裏面にNi, Auを蒸着した後、ウェハをダイシングしてトランジスタダイスを完成する。

完成したトランジスタダイスを、ステムに石付けしAlのリード線をつけてトランジスタを完成する。それらのうち、 V_{ebo} 不良のトランジスタのダイス表面を、SE, RE像で観察した結果電極部分にメサエッチ穴があることを確認した。メサエッチ穴のあるトランジスタの V_{ebo} 特性

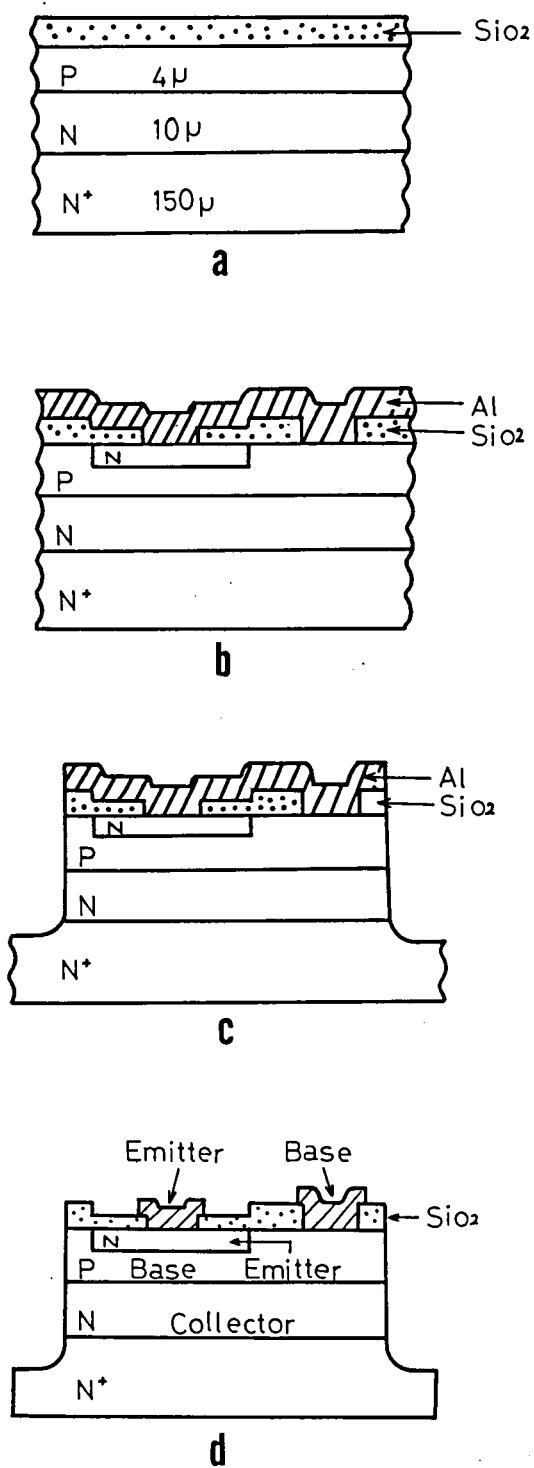


Fig. 4-6 試料の簡単なフロー・チャートと断面図

を測定し、Fig. 4-7に示すごとく、a, b, c, の3つのグループに分類した。aのトランジスタの V_{ebo} は、全く正常であるが、b, cは明らかに異常である。そこで、その原因を究めるため、EMX及びSEMで解析を進めた。

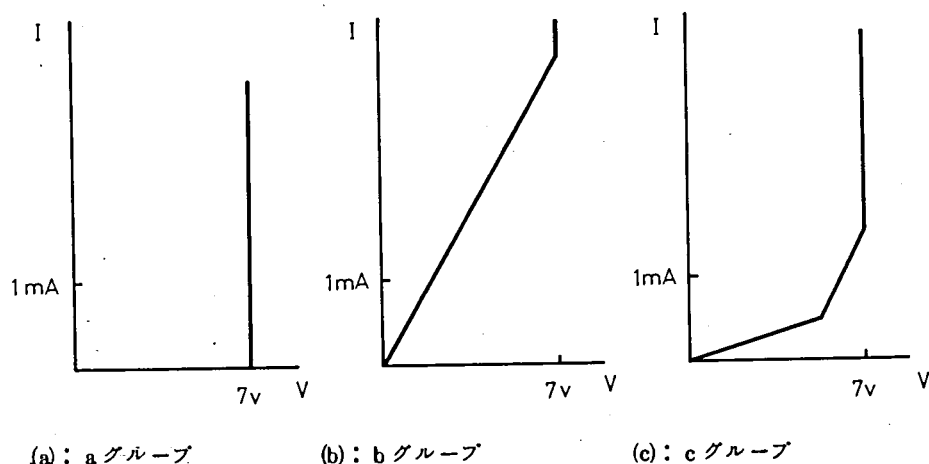
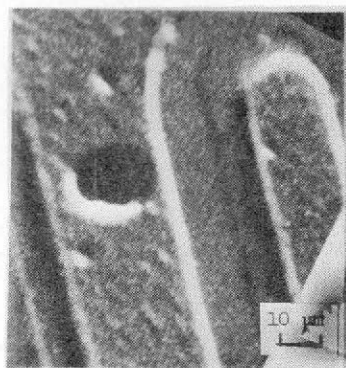


Fig. 4-7 V_{ebo} 特性

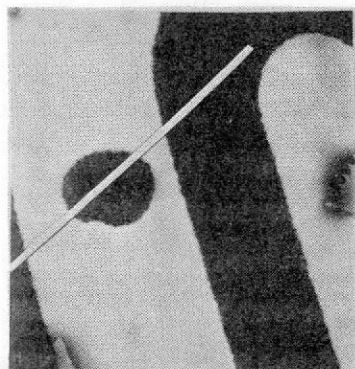
まず、Fig. 4-7(a)に示すような正常な V_{ebo} 特性を示すグループ中の一試料に関して、メサエッチ穴部分にAlやAu等金属が存在するかどうかを分析した。Figs. 4-8(a)(b)(c)に、メサエッチ穴部分のRE像、 $Al\ k\alpha$ によるEMX像、 $Si\ k\alpha$ によるEMX像をそれぞれ示した。また、Fig. 4-9に同じ部分をラインスキャンして得たX線強度分布を示した。この結果から明らかのように、この場合にはメサエッチ穴部分にAlやAuが存在していない。ところが、(b)のグループのものでは、次に示すようにメサエッチ穴部分にAlが存在していることが明らかになった。

Fig. 4-7(b)のような V_{ebo} 特性を示すグループ中の、一試料の $Al\ k\alpha$ によるEMX像をFig. 4-10(a)に示す。同一部分のSEMによるRE像を(b)に示す。EMXの測定条件は加速電圧20KV、試料電流は0.05 μA である。RE像の加速電圧は15KVである。

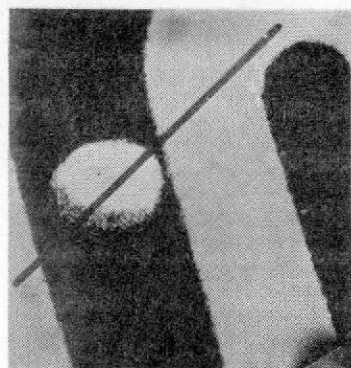
Fig. 4-11にFig. 4-10の(a)中に示した直線にそってラインスキャンした $Al\ k\alpha$ と $Si\ k\alpha$ のラインスキャンX線強度分布を示す。Fig. 4-12にこの結果を模式的に示した。メサエッチ穴の大きさは、約20 $\mu m\phi$ でFig. 4-11の矢印に示した部分はメサエッチ穴の底の部分で、そこには確かにAlがあることを示している。Ni, AuについてもEMXで測定したが、これらは全く存在しないことがわかった。



(a) RE像



(b) Al $K\alpha$ 像



(c) Si $K\alpha$ 像

Fig. 4-8 メサエッチ穴の部分のRE像EMX像 : (a)グループ

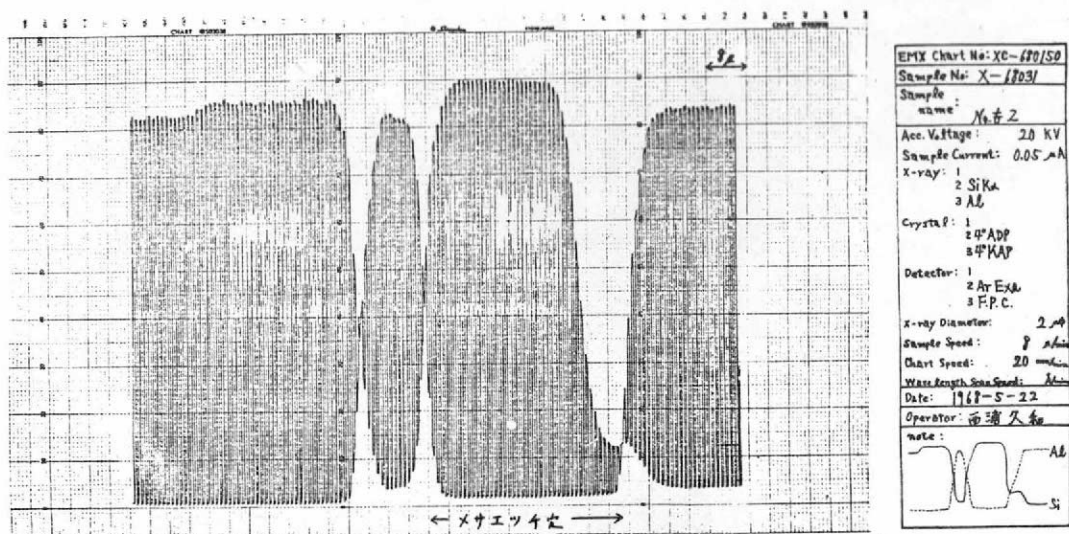


Fig. 4-9 メサエッチ穴の部分のX線強度ラインスキャン; Al KαとSi Kα

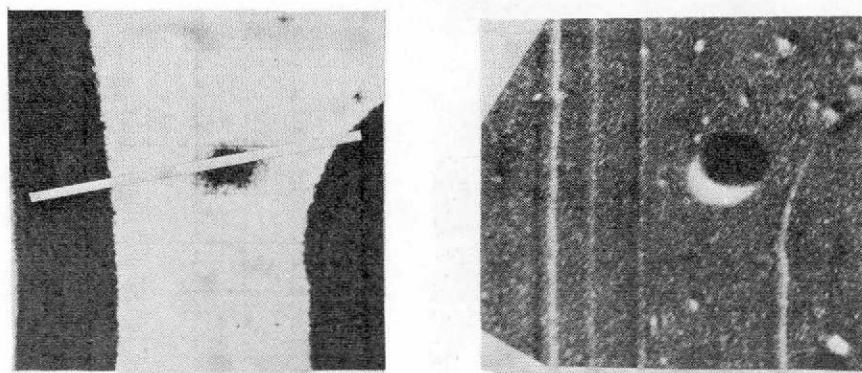


Fig. 4-10 メサエッチ穴の部分のEMX像とRE像; (b) グループ

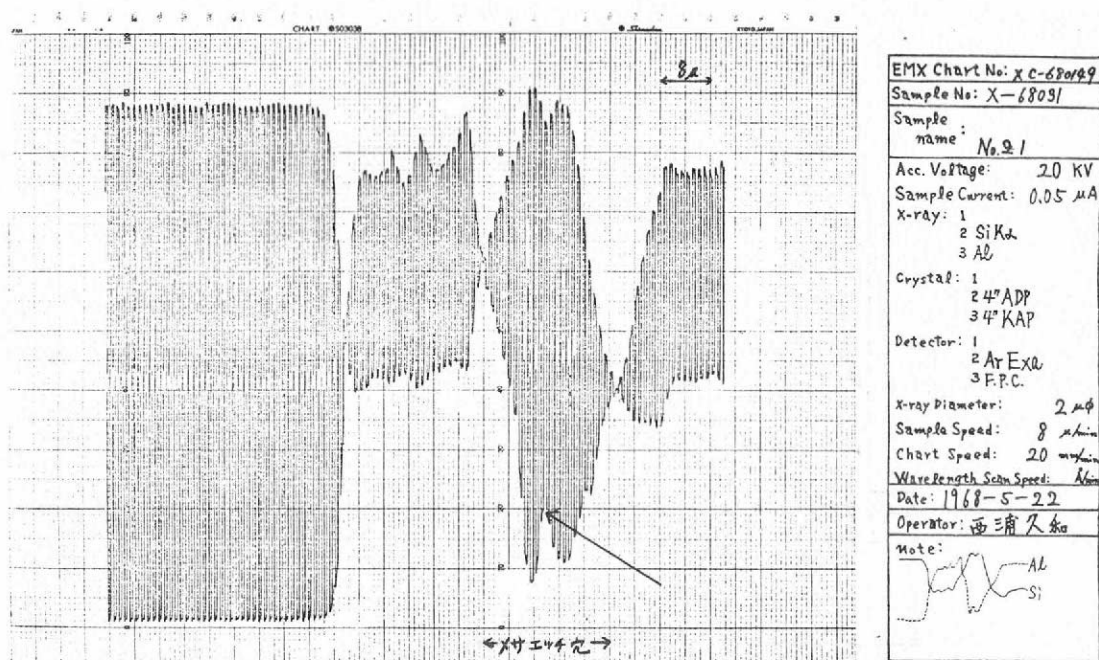


Fig. 4-11 メサエッチ穴の部分のX線強度ラインスキャン; Al $k\alpha$ とSi $k\alpha$

Fig. 4-10, Fig. 4-11に示した例は、Fig. 4-7の(b)のようなVeb特性を有するトランジスタの一例で、そのトランジスタ中の一メサエッチ穴にすぎない。10 μ m以下のメサエッチ穴では、種々の分析が分解能の点で精度が悪くなるので、ここには20 μ mの比較的分析し易い穴のデータを示す。試料の作製方法でも述べた如く、メサエッチを行った後は、メサエッチのマスクとして使用したAlを電極としているため、たとえメサエッチによりAlの一部がエッチングされ、あるいはメサエッチ用のマスク作製の写真製版時にピンホールにより、あいていた部分のSiがエッチングされたとしても、その穴の底にAlがあるということは、普通では考えられないことである。が、メサエッチ後のメサエッチ穴にAlが存在していることは分析結果より疑いのない事実である。そこで、以下にその原因をもう少し詳しく考察する。

この試料のVeb特性は、Fig. 4-7(b)に示すごとく、Avalanche Breakdownを示すまでに、抵抗による電流が流れていることを示している。これは、エミッタとベースのPN接合が、理想的には形成されておらず、エミッタとベースの間に2k Ω 程の抵抗が存在していることを示している。また、EMXにより、メサエッチ穴の底辺部にAlが存在していることが確認できる。しかし製造工程を考察すれば明白のようにメサエッチを行うまではダイス表面のSiに穴があくことは考えられず、メサエッチ時に穴があくとすれば、その部分のAlがすでにないか、又は薄

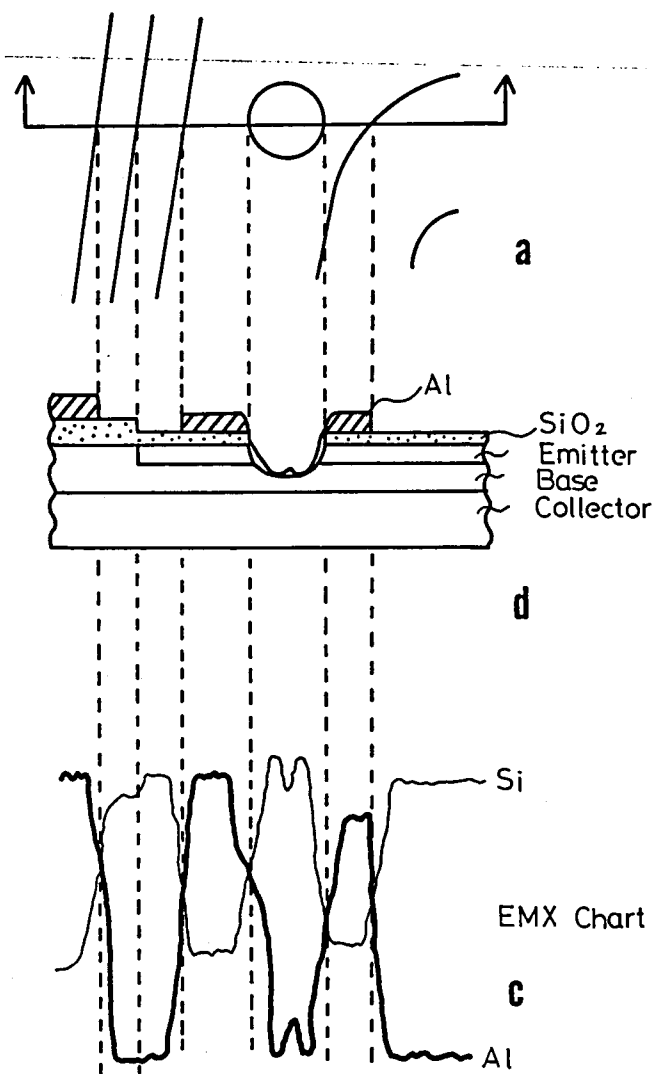


Fig. 4-12 メサエッチ穴による不良解析結果の模式図

くなっており、その Al がまずエッチングされつくして、その下部の Si がエッチングされることになる。そう考えると、メサエッチの穴の内部に Al が残ることは、普通では考えられない。もしもメサエッチ液中で PN 接合部に電池作用が起り Al がついたとすれば、全てのメサエッチ穴の PN 接合部に Al が存在しなければならないが、実際は大きな穴ほど Al が存在せず、ほんの一部の

限られたメサエッチ穴にのみA ℓ がみられる。

次に、何らかの原因でリング状にA ℓ の薄い部分ができ、その部分がまずエッチングされ、その部分よりSiが急速にエッチングされ、中央部の残ったA ℓ が陥没し、穴が小さい場合は、その後の水洗工程においてもA ℓ が除去されず、残ったとも考えられる。しかし、何が原因でうまくリング状にA ℓ が薄くなるのか不明である。Siのエッチング速度は、A ℓ のエッチング速度より10倍程度速い。

最も考えられる現象としては、エッチング液中の遊離したA ℓ 片が、できたメサエッチ穴に入り、そのA ℓ が水洗工程においても除去されずに残ったという考え方である。が、エッチング時の液中にそのようなA ℓ 片は見られなかった。従って、現段階ではメサエッチ穴にA ℓ が存在した理由は明確ではないが、それでもそのA ℓ がFig. 4-7(b)のような形の不良の原因であること、全てのメサエッチ穴にA ℓ が存在するわけではないこと等SEMによって問題解決のための糸口がかなりの程度に与えられた。

最後に、Fig. 4-7(c)のようなVebo特性の素子についても同時のSEM及びEMXによる分析を行った。その結果、このグループではメサエッチ穴部分にA ℓ , Au, Ni等工程に使用するいずれの金属も検出されなかった。従って、Fig. 4-7(c)のようなVebo不良の原因はメサエッチ穴とは無関係に接合部分で生じたPartial Breakdownであるものと考えられる。

4-3-2 拡散によるスリップラインの解析

次にスリップラインの観察と解析について述べる。SEMによる半導体結晶欠陥の観察についてはすでに多くの報告がなされている。Lander⁽⁵⁴⁾等は、P型Si(111)面にリン(P)を4 μ m程度拡散したPN接合に、電子ビームを照射し、起電流像にあらわれた明暗のパターンを拡散により誘起された転位と推測している。

また、Czaja⁽⁵⁵⁾等は同じようにリン(P)を3~5 μ m拡散した試料についてLander等より少し高分解能でスリップラインの観察を行い、それらと従来の転位観察法の一つであるエッチング技術による観察結果との比較から起電流像にあらわれたラインが高濃度不純物拡散によるスリップラインであると結論している。Czaja等は、その後結晶欠陥部における起電流像コントラスト形成メカニズムについて詳しい報告を行い、20~1000 Ω -cmのP型Siに、3~5 μ mの深さにリン(P)を拡散し、PN接合を形成した試料を用いて、加速電圧4~50KVで、拡散によるスリップ・ラインが表面よりPN接合のわずか下まで延びていることを観察している。

Davies⁽⁵⁶⁾等は、半導体結晶欠陥の外にメカニカルダメージによるマイクロクラック近傍における起電流像についての観察を行い、マイクロクラック部分で起電流減少が起こること、また、Photoconductive mapの観察により、ScratchによるダメージはDonorとして働く

ことなどを報告している。彼等は、電圧印加時における欠陥部分の様子とLocalized Breakdownとの関連についても観察を行っている。

W. T. Read⁽⁵⁷⁾等は、ゲルマニウム(Ge)中の転位について観察し、N型半導体中の転位はAcceptorとして働き、それが電子で満たされると中心が負に帯電しまわりを正の空間電荷にとり囲まれたシリンダのようになり、このシリンダが電子を散乱させ、電子のMobilityを減少させると報告している。V. Heine⁽⁵⁸⁾等も同じく転位が負の“Core Charge”となると報告している。

SEMの種々のモード(反射電子像、二次電子像、起電流像、試料電流像)について第2章で述べたが、これらの中で結晶欠陥等の観察には起電流像、又は試料電流像を用いるのが最適であると考えられる。PN接合部より拡散距離内で入射電子ビームにより生成された電子-正孔対が拡散し接合部電界に掃引されると、外部回路にEBICが流れる。しかし、生成された過剰キャリアが拡散により接合部に到達するまでに、異常にRecombination rateの大きい部分があると、過剰キャリアの大部分はそこでRecombinationし消滅する。そして、EBICを減少させる。それ故、接合近傍のEBICの分布からRecombination centerの分布が観察できることになる。すなわち、キャリアのRecombinationのCenterとなりうるような結晶欠陥や、マイクロクラックをSEMを用いて観察できることになる。

結晶欠陥部におけるEBIC像のコントラスト形成メカニズムについては、Czaja⁽⁵⁹⁾等の詳しい報告がある。彼らは、Si表面に傷をつけ、その後熱処理することにより人為的に、転位を導入したSiのPN接合におけるEBIC像を観察し、この転位部分でEBICの減少がおくことを確かめた。また、転位のまわりに沈積した不純物が、EBICの減少の原因にならないことを、転位の位置を熱処理により移動させて推測している。すなわち、N層形成のためのリン(P)拡散前に、転位を動かしても拡散後に転位を動かしても、EBICに差を生じない。従って、転位のまわりの不純物濃度増大は、EBICを減少させないと結論している。すなわち、一般に転位部分でのEBIC減少は、その部分でのRecombination rateが他の部分より速いことに起因するが、彼等はそのRecombination rateが転位部分で特に速くなる原因が転位まわりの不純物濃度に依存しないと考えているわけである。しかしながら、第5章に詳しく述べるように、著者の実験ではエピタキシャル層中に発生した、Stacking faultsのStair-rod部に、Dopantの不純物が沈積し、それが、EBICに大きな影響を与えることがわかっている。

転位部分で、Recombination rateが増加するというについては、Read⁽⁶⁰⁾が刃状転位に対するDangling bond modelを提出し、それを用いてMorrison⁽⁶¹⁾がN型Geに対して、またKurtz⁽⁶²⁾等がSiに対してそれぞれ解析を行い報告している。ReadのDangling bond modelによればN型Ge中の刃状転位は、Acceptor likeなレベル

をもつ。このようなレベルがあると、その部分でのRecombination rateが、大きくなる
ことが考えられ、N型Geに対してMorrisonが、Siに対してKurtz 等がこれを実証してい
る。前にも述べたように、転位等の結晶欠陥がEBIC像として見えるためには、一次入射電子に
より生成されたキャリアがその部分でまわりの部分より過剰にRecombinationされなければ
ならない。またスクリュウ転位はDangling bondをもたないので、その意味からいってEB
IC像として観察できない。

次に、著者が観察した高不純物濃度拡散による刃状転位について述べる。トランジスタのエミッ
タ領域に高濃度リン(P)拡散により誘起された刃状転位、(いわゆるDiffusion ind-
uced dislocation)がSEMで観察された。このトランジスタは、Starting wafer
が、N型FZ 20 Ω -cmでコレクタN⁺層拡散を行い、片面ラッピングを行った後、ベース拡散、
エミッタ拡散を行い、Al電極を蒸着で形成し完成されたものである。コレクタN⁺層拡散は、拡
散源のリン(P)温度300°Cウェハ温度1100°Cで17時間拡散した後、拡散源なしで1250°C
90時間の拡散を行った。この時表面リン(P)濃度は 1×10^{21} atoms/cm³をこえている。ベ
ースは1185°Cで4 μ m程度の深さにボロン(B)拡散で形成した。表面濃度は 1×10^{19} at-
oms/cm³である。また、エミッタ拡散は1100°Cリン(P)をデポジットし1000°Cで拡散を
進めて形成された。表面濃度は 2×10^{21} atoms/cm³である。エミッタ拡散深さは約2.5 μ mで
ある。このトランジスタの断面図をFig. 4-13に示す。Al電極を蒸着で形成した後、シンター

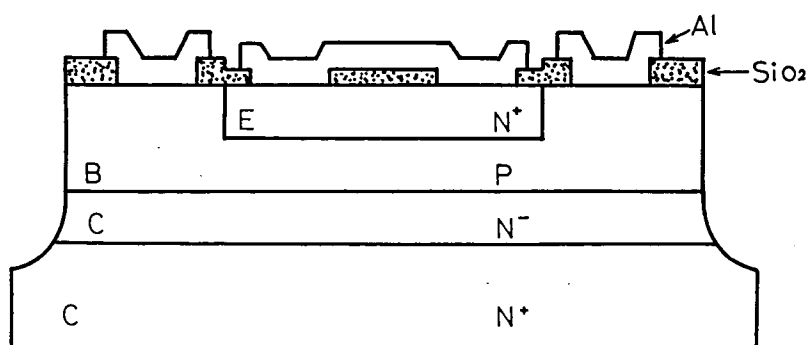


Fig. 4-13 転位観察試料の断面図

を行いSEMでの観察をより鮮明にするため、リード線をとるのに必要な部分以外のAlは除去し
た。

転位は高濃度の不純物が拡散されたエミッタ領域に導入されていると思われるので、エミッタ・
ベース接合のEBICによる観察を行った。Fig. 4-15(a)はFig. 4-14 のような結線で信号
を取り出した時のEBIC像である。Fig. 4-14 のような信号の取り出し方の場合、コレクタ

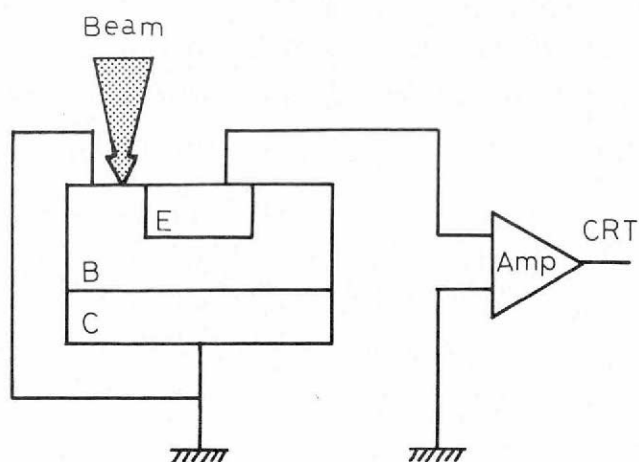
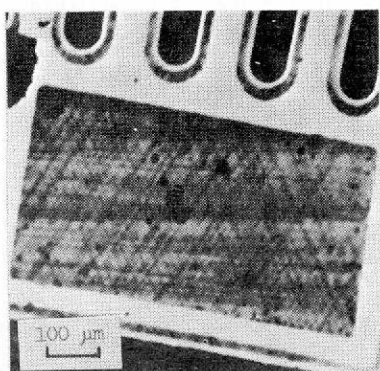


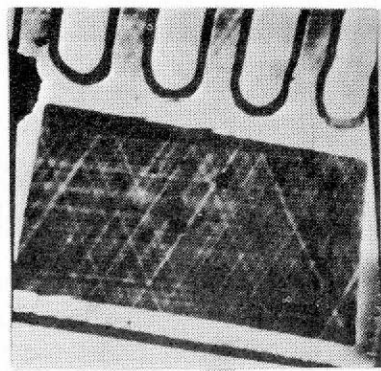
Fig. 4-14 EBIC信号検知回路図の一例

・ベース接合は、短絡されているので、第2章で述べたごとくその接合でのEBICは信号に寄与せず、エミッタ・ベース接合におけるEBICのみ観察できる。Fig. 4-15(b)は、エミッタ、ベースを短絡しておいて、コレクタ・ベース間で信号を取り出した時のEBIC像である。Fig. 4-15(c)はコレクタより信号を取り出したEBITC像である。なお、いずれの場合においても加速電圧は15KV、ビーム電流は 1×10^{-9} Aである。



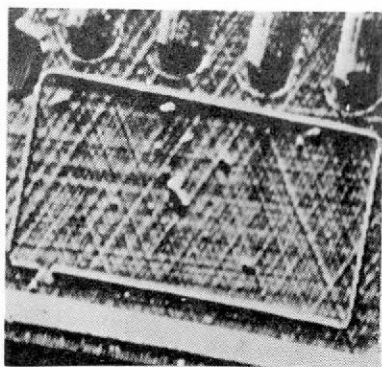
a

(a) EBIC像(コレクタ・ベース短絡, エミッタ信号)

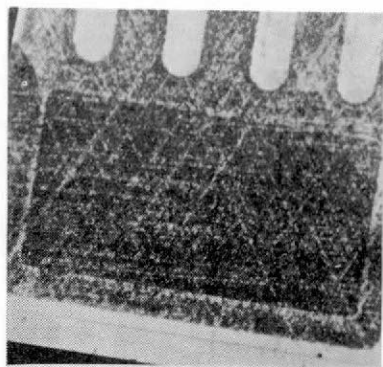


b

(b) EBIC像(エミッタ・ベース短絡, コレクタ間信号)



c



d

(c) EBITC像(コレクタからの信号) (d) Sirtlエッチ後の光学顕微鏡像

Fig. 4-15 高不純物濃度拡散により誘起されたスリップライン

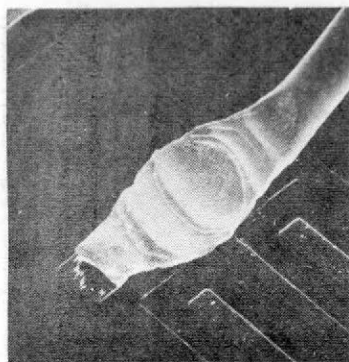
次に、この試料をSirtlエッチ液(HF:33% CrO₃水溶液=2:1)で約1分間エッチングした後の光学顕微鏡写真をFig. 4-15(d)に示す。Fig. 4-15(a)のエミッタ・ベース接合のEBITC像で、信号電流の生じている部分(明るく出ている部分)は、エミッタ領域である。エミッタボンディングパット(酸化膜が残されている部分で、Fig. 4-15(a)では中央の少し暗い長方形部分、酸化膜によりビームが少し吸収されるためEBITCが全体にわずかに減少している。)部に黒いラインが観察される。このラインに対応するラインが、Fig. 4-15(d)に示したSirtlエッチ後の写真にも観察されるため、スリップラインと思われる。このスリップラインは、Fig. 4-15(d)から分かるようにエミッタ部のみに生じ、ベース領域には生じていない。それ故、エミッタ拡散工程中にInduceされた、いわゆる、Diffusion induced dislocationによるスリップラインと考えてよい。エミッタ拡散時の不純物リンの表面濃度は、 $2 \times 10^{21}/\text{cm}^3$ をこえており、このような転位を生ずる条件が満たされている。Fig. 4-15(c)は、EBITC像であるが、Fig. 4-15(a), (b)のラインに対応するラインがはっきり観察される。

このような高不純物濃度の拡散により誘起されたスリップラインが、半導体素子の電気特性にどのような影響を与えるかは、余り明確ではないが著者の行った実験では少なくともパワートランジスタのような、拡散深さが比較的深く、かつ実際に動作する時の電流値も大きい場合は、余り影響はなかった。しかし拡散深さが浅く、表面より1μm以内にPN接合を持つ高周波トランジスタや低雑音用トランジスタでは、逆耐圧が低くなったり、雑音指数が悪くなるといわれている。

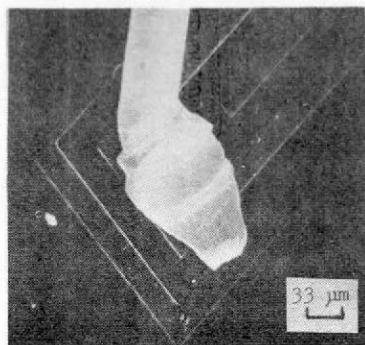
4-3-3 ボンディング不良解析

次に、組立工程におけるボンディング不良解析について述べる。半導体装置を組立てる際、半導体素子上にできた電極と外装システムの電極ボールを接続するのに、一般に金線やアルミ線を用いてそれらを接続する。その際、半導体素子を加熱しておき、リード線に力を加えて接続するウェッジ

方式、同じく半導体素子を加熱しておき、リード線の先端を水素の炎等で焼き切り、クギの頭のような形状にし、力を加えて接続するネイルヘッド方式、および超音波ボンダ方式等がある。それらのボンディング不良の状態をSEモードを用いて観察した。



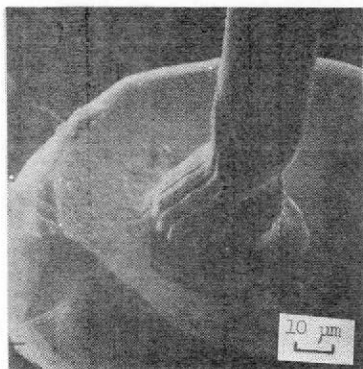
(a) X300 (ベース)



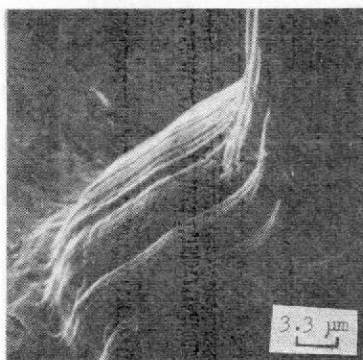
(b) X300 (エミッタ)

Fig. 4-16 ボンディングされた金線のSE像(ウェッジ方式)

Fig. 4-16は50 μ mの金線をウェッジ方式で、素子を300℃に加熱し、ボンディングした試料のSE像である。倍率は各々300倍である。これらは、一つの試料のベースリードとエミッタリードで、故意に荒っぽくボンディングしたものである。Fig. 4-17(a)は、25 μ mの金線をネイルヘッド方式でボンディングした箇所のSE像で、倍率は1000倍である。同じ部分の3000倍のSE像を(b)に示す。(a)では、キャピラリがずれ、リード線が付根のところでくびれている様子



(a) X1000



(b) X3000

Fig. 4-17 ボンディングされた金線のSE像(ネイルヘッド方式)

がよくわかる。同じく、ネイルヘッド方式による $25\mu\text{m}$ の金線のボンディング状態のSE像をFig. 4-18(a)に、(a)の拡大像を(b)に示す。金線の表面状態、およびめり込んでいる様子がよくわかる。ボンディング不良は、半導体のフィールド不良率のかなりのウェイトを占めており、特に

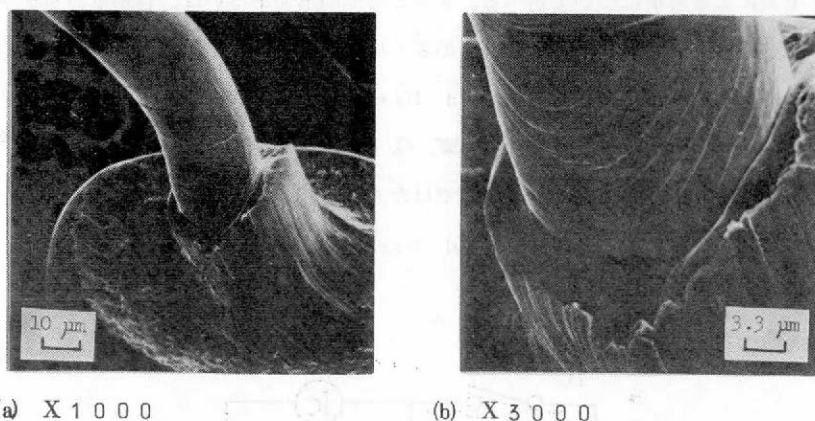


Fig. 4-18 ボンディングされた金線のSE像

LSIのように素子が多ピン化してくるにつれてボンディング不良に対する対策はますます重要になってきている。その際、SEMを使えばボンディング部分のような光学顕微鏡ではとうてい観察し得ないほど凹凸のはげしい部分を上記のように高倍率で観察し、ボンディング状態を明確に知ることができ、各種ボンディングの最適条件の設定のための貴重な情報が与えられる。その結果現在生産されている半導体素子では、この種の不良は急激に減少してきている。

4-4 実回路使用時の故障解析

半導体素子を通信機、自動車、テレビ等に使用した場合、不測の不良が生じることがある。この原因としては、半導体素子の定格以上で使用して故障した場合と定格内で使用して故障した場合があるが、後者の場合は、その半導体素子の製造にたずさわる者にとっては大きな問題で、是非その故障原因を知る必要がある。それは、定格というものが、十分な信頼性を保障して定められた値であり、その値の範囲内では十分な信頼性のもとに動作することを保障する値であるからである。出荷に際しての信頼性試験として、 -50°C 近辺から $+150^{\circ}\text{C}$ 近辺にいたる温度範囲で、放置試験ヒートサイクルや、 $+125^{\circ}\text{C}$ 近辺の高温における高電圧印加試験等がくり返され、これらの試験に十分合格し得ることを保障して定めた値が定格である。しかるに、その定格内で半導体素子に故障が生じることが、半導体素子の設計者にとっても、製造担当者にとっても重大な問題である。

故障の多くは、半導体素子ダイスの電極と外部電極を接続する金線やアルミニウム線の断線や

熱ストレスによるダイスの割れ等の、単純な不良であるが、長時間使用後の特性の劣化や、Second Breakdownによる破壊、といった物理的にも説明の困難な不良がある。

4-4-1 Second Breakdownによる破壊様相の観察

本節では、故障解析の最も困難なパワートランジスタのSecond Breakdown による破壊様相のSEMによる解析について述べる。テレビの偏向出力あるいは、自動車のイグニッションシステムに用いるパワートランジスタの故障の多くは回路中に存在するL負荷によるSecond Breakdownによるものである。Second Breakdownの機構としては、F. Bergmann⁽¹³⁾やR. Scarlett⁽¹⁴⁾による熱不安定性理論、G. M. Ford⁽¹⁵⁾やH. Melchjor⁽¹⁶⁾によるトリガー温度モデル等があるが、いずれも明確ではなく、後述するように著者らの実測データでも熱的な理論では完全に説明のつかないSecond Breakdown現象がみつまっている。

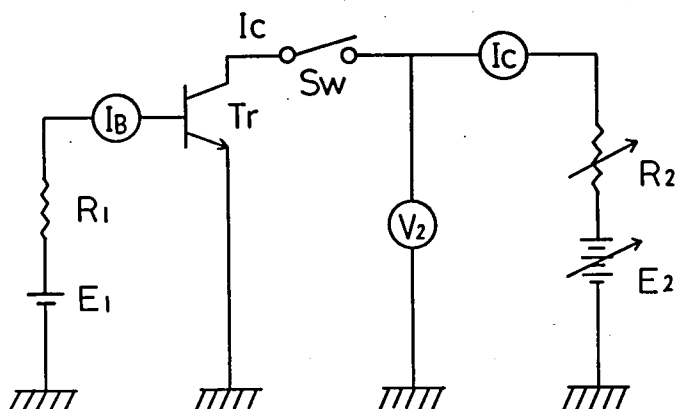


Fig. 4-19 順方向バイアス破壊テスト回路

まず、Fig. 4-19に示すような破壊テスト回路を作り、その装置で破壊されたテレビ偏向出力用パワートランジスタ2SC766のSecond Breakdownによる破壊様相をSEMによって解析した。Fig. 4-19に示す回路は、パワートランジスタの過渡熱抵抗の測定機としても実用されている。トランジスタが実回路で破壊する場合、エミッタ、ベース間が、順方向バイアスのもとで破壊する場合もあれば、逆方向バイアスのもとで破壊する場合もある。順方向バイアス条件よりも逆方向バイアス条件の場合の方が、電流はエミッタ・フィンガーの中心部に集中し易いため、逆方向バイアス条件のもとで、Second Breakdown を起こし破壊した場合の方が小さな領域に電流集中が起こり、破壊された領域も小さいと考えられるが、著者らのSEMによる観察によれ

ば、どちらの条件のもとでも破壊された領域の大きさは、ほとんど同一であることがわかった。破壊領域の大きさは、バイアス条件よりも外部の電流制限抵抗の大きさに依存するといえる。順方向バイアスによる破壊は、Fig. 4-19に示すような回路で行い、 R_2 を $0.4 \sim 150 \Omega$ の範囲で変化させ電圧 V_2 と電流 I_C の変化を測定しその変化量でSecond Breakdownに突入したことを確認した。同時に光学顕微鏡による観察も行った。ベース電流(I_B)は約 30 mA 、コレクタ電流(I_C)は約 1.5 A である。

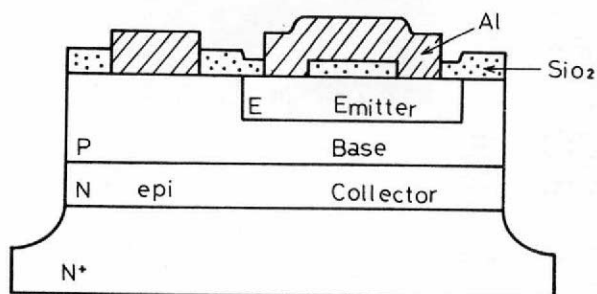


Fig. 4-20 Second Breakdownテストに用いたトランジスタの断面図

2SC766の構造は、三重拡散メサ型でFig. 4-20に示すような構造である。ダイスの大きさは、 2.8 mm^2 でベース、コレクタ接合面積は約 6.2 mm^2 、エミッタ、ベース接合面積は約 3.8 mm^2 、エミッタの周辺長は約 32 mm である。Fig. 4-21, Fig. 4-22に破壊部分のRE像、EBITC像を示す。これよりSecond Breakdownに突入した部分がちょうど噴火口のような形

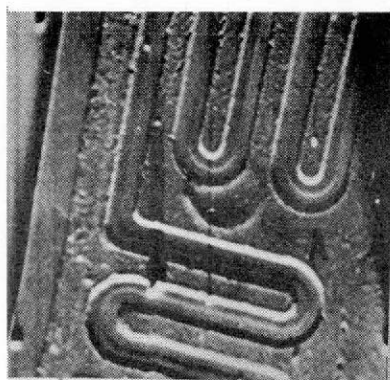


Fig. 4-21
破壊部分のRE像

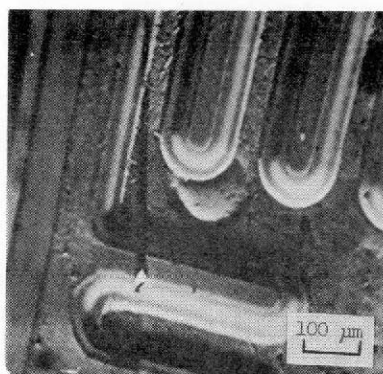


Fig. 4-22
破壊部分のEBITC像

状になっていることがよくわかる。Fig. 4-23にベースとコレクタを短絡し、エミッタ・ベース間より信号を取り出したEBIC像、Fig. 4-24にベースを開放し、エミッタ・コレクタ間より

信号をとり出したEBIC像を示す。

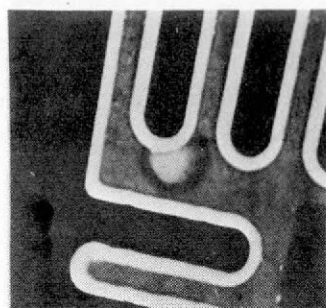


Fig. 4-23 EBIC像(エミッタ・ベース間信号、ベース、コレクタ短絡)

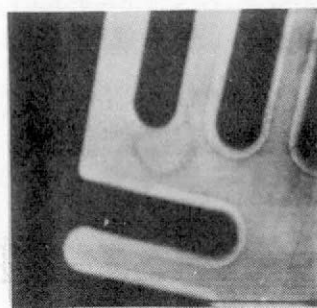


Fig. 4-24 EBIC像(エミッタ・コレクタ間信号、ベース開放)

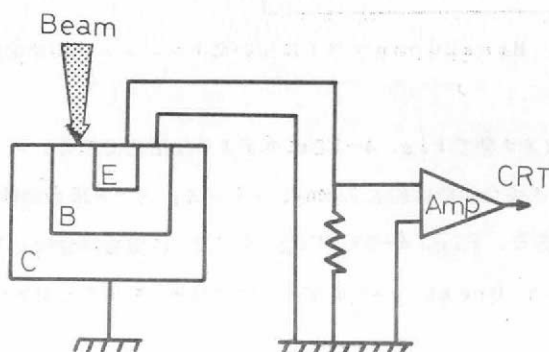
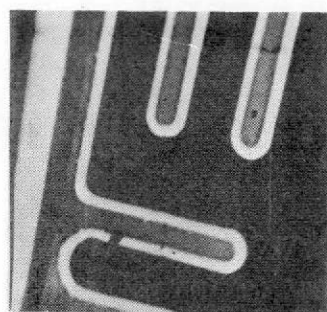


Fig. 4-25 エミッタ・ベースPN接合観察時のEBIC測定回路図

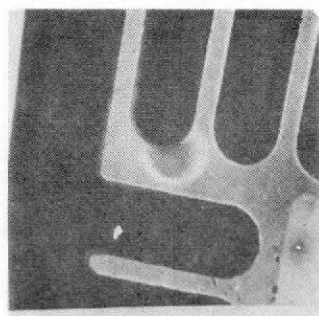
Fig. 4-25に示すような回路で信号を取った場合、エミッタ、ベース接合の状態がわかる。異状部分Aの円周部では、起電流はほとんど零で、写真では暗くなっている。このことから円周部のエミッタ・ベース接合は、もはやPN接合の性質を失っていることがわかる。円の中央部では正常な部分より信号が強く、写真では正常部より幾分明く見えるが、これは、Second Breakdownに突入した時、電流密度が非常に大きくなり、電極のAが溶融しその厚みに変化をきたしたために、一次入射電子の侵入深さが変わったためと考えられる。

Fig. 4-26(a)にエミッタ・ベースを短絡し、コレクタ・ベース間で信号を取った時のEBIC像を示す。エミッタ領域内に異常が生じているが、この写真では細部にわたる情報は分かり難いので、Fig. 4-26(a)の信号を反転したものをFig. 4-26(b)に示す。ここでは、信号の強度が強いほど暗くなる。円周部分が明るいことから、この部分のコレクタ・ベースのPN接合も消滅して

いることがわかる。円の中央部では、EBIC強度が正常であることからコレクタ・ベースのPN



(a)

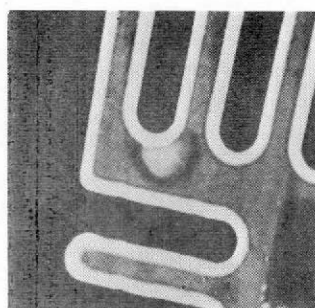


(b); (a)の反転像

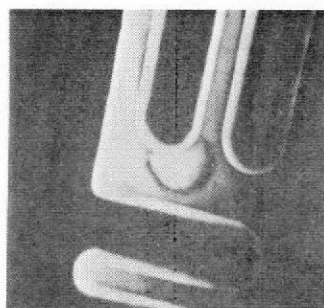
Fig. 4-26 EBIC像(ベース・コレクタ間信号、エミッタ・ベース短絡)

接合が、正常に存在していることがわかる。

次に、エミッタ・ベース接合、ベース・コレクタ接合に逆方向電圧を印加した。まずコレクタ・ベースを短絡した時のエミッタ・ベース間のEBIC像をFig. 4-27(a)に示す。続いて、エミッタ・ベース間に5Vの逆方向電圧を印加した時の、EBIC像をFig. 4-27(b)に示す。この写真より異常部分は、エミッタ・ベース間に電圧を印加しない場合と比較して余り変化は見られないが正常部の一部の信号が強くなることがわかる。



(a) 0Vバイアス



(b) 5Vバイアス

Fig. 4-27 エミッタ・ベース間に逆方向電圧を印加した時のEBIC像
(ベース・コレクタ短絡)

次に、コレクタ・ベース間に、逆方向電圧を印加した時のEBIC像をFig. 4-28(a)~Fig. 4-28(f)に示す。この時の信号取り出し回路図を、Fig. 4-29に示す。印加電圧は各々0, 5,

15, 20, 30, 37Vである。なお、このトランジスタの、正常なコレクタ・ベース間の逆耐圧は300V位である。これらの写真より異常が生じているのは、円周部分だけではなく、Fig. 4-28にみられるように、その周辺の一部にも異常が生じていることがわかる。が、この異常は、コレクタ・ベースPN接合に異常があるのか、A₁電極に異常が生じているのかは明確ではない。Fig.

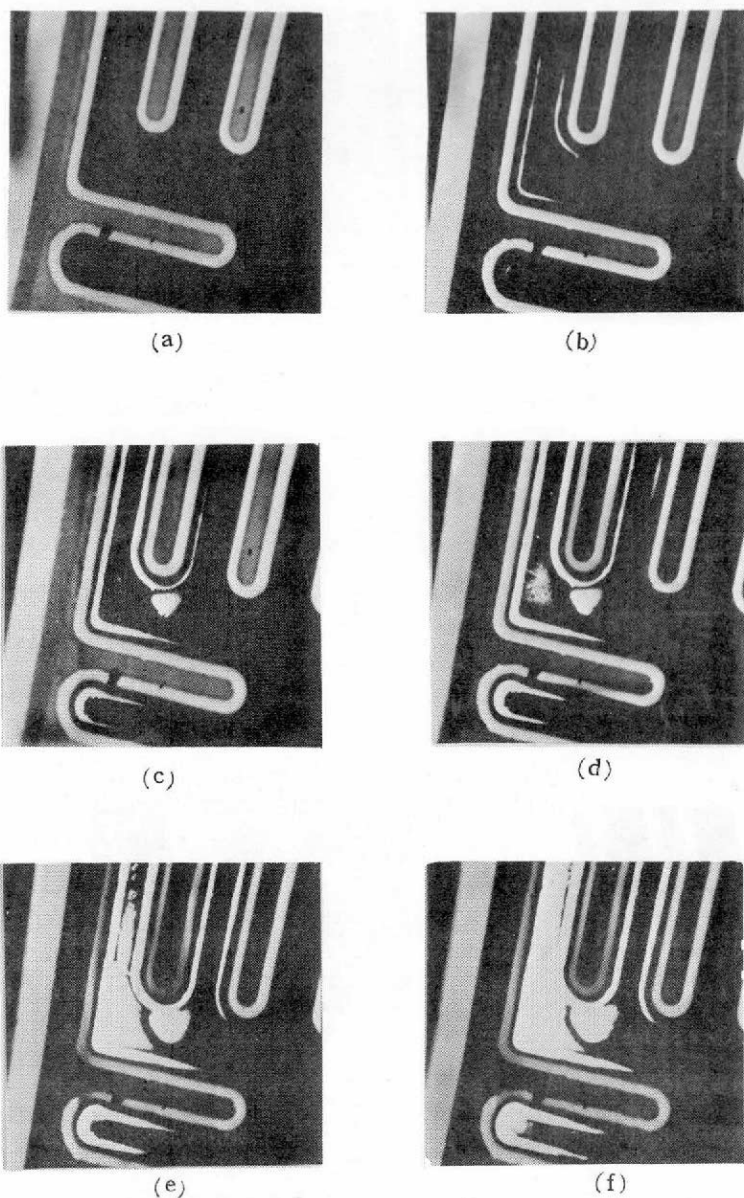


Fig. 4-28 ベース・コレクタ間に逆方向電圧を印加した時のEBIC像
(エミッタ・ベース短絡)

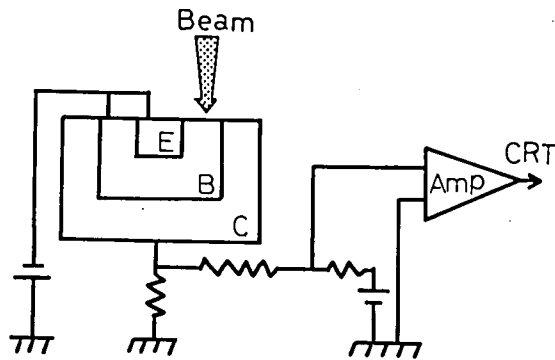


Fig. 4-29 ベース・コレクタ間に電圧を印加してEBITC信号を検知する場合の回路図

4-21に示したRE像ではAl電極に余り異常が生じていないため、これらの領域のPN接合に変化があったとも考えられる。

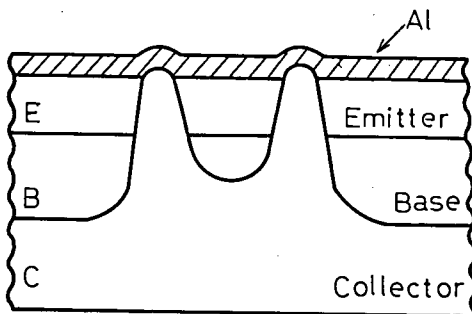


Fig. 4-30 Second Breakdownにより破壊した部分の模式断面図

これらの種々の信号モードによる写真を総合するとSecond Breakdownにより異常を生じた部分は、Fig. 4-30のような状態に各PN接合に変化が生じている、と考えられる。

Second Breakdown現象は、 10^{-9} sec のオーダーで起こる現象であるため、PN接合の一部の微小部分に電流が集中して、温度が上昇し、その部分のSiが、熔融し電気の良い良導体となって高周波電流にみられる表皮効果(Skin effect)と同様な現象により、その熔融部周辺は、中心部よりより多くの電流が流れ、中心部より周辺部でのPN接合がよりはげしく破壊したものと考えられる。

次に、Fig. 4-31に示す様なベース開放の回路で、Second Breakdown破壊した、2SC766の観察例について述べる。Fig. 4-32にEBITC像をFig. 4-33にコレクタ・ベ

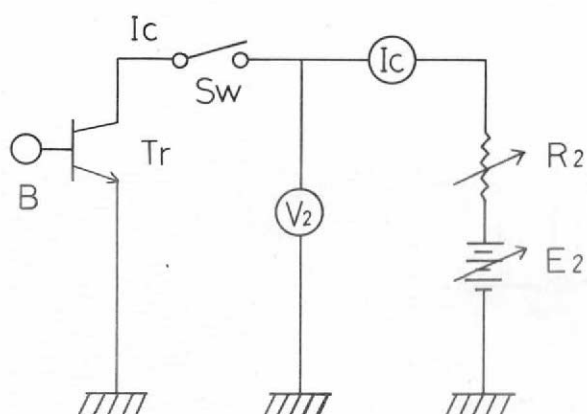


Fig. 4-31 逆方向バイアス破壊テスト回路図

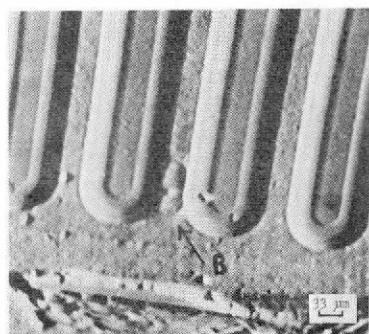


Fig. 4-32 EBITC像(コレクタ信号)

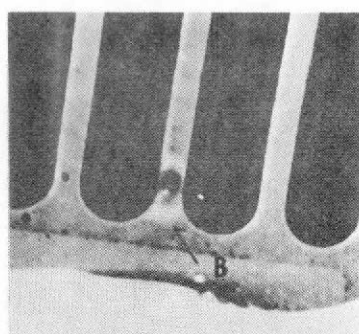


Fig. 4-33 EBIC像(エミッタ・ベース間信号、ベース・コレクタ短絡)

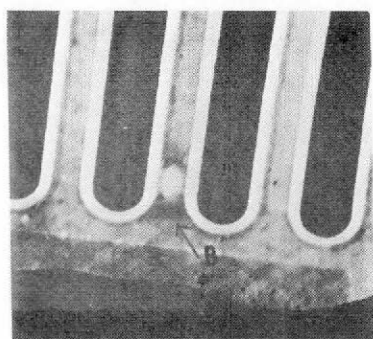


Fig. 4-34 EBIC像(コレクタ・ベース間信号、エミッタ・ベース短絡)

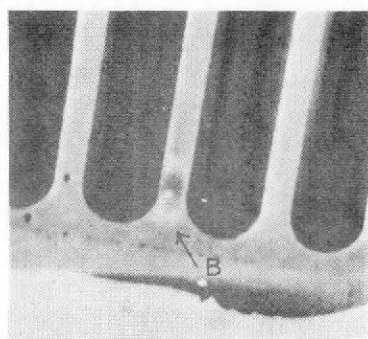


Fig. 4-35 EBIC像(エミッタ・コレクタ間信号・ベース開放)

ベース短絡で、エミッタ・ベース間の信号によるEBIC像を、Fig. 4-34に、エミッタ・ベース短絡で、コレクタ・ベース間の信号によるEBICの反転像を、Fig. 4-35にベース開放でエミ

エmitter・コレクタ間の信号によるEBICの反転像を示す。このベース開放で、Second Breakdownした破壊様相も前述の順方向バイアスで、Second Breakdownした破壊様相も全くよく似ていて、Fig. 4-30に示すような状態で各PN接合が破壊しているものと考えられる。これらのことからSecond Breakdownにより破壊した部分は、バイアス条件に関係なく噴火口状に円柱微小部分の周辺部のみが溶融し、PN接合に異状が生じるものと考えられる。が、著者はこのような熱的に破壊するSecond Breakdownだけでなく、全く熱には関係なく、他の条件すなわち、電界によるSecond Breakdownもあるものと考えた。それについての理論計算と実験を次に述べる。

4-4-2 電界によるSecond Breakdownの理論計算と実験

前節のSecond Breakdownの破壊様相の観察により推定される電界によるSecond Breakdownについて理論計算とその実験例について述べる。

Second Breakdownは、一種の負性抵抗特性である。負性抵抗特性は、急激にキャリアが増大し、電界に影響を与えた時に起こる現象である。電圧と電流の関係を、Egawa⁽⁶⁷⁾の解析と同様の手法で、実際のトランジスタについて計算を行った。

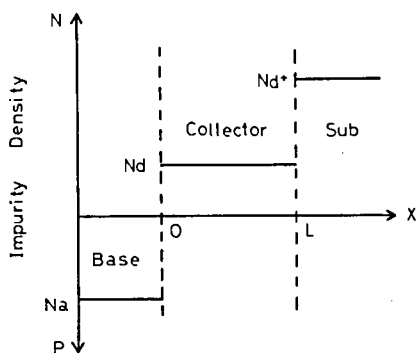


Fig. 4-36

エピタキシャル二重拡散型NPNトランジスタのベースとコレクタの不純物プロファイル

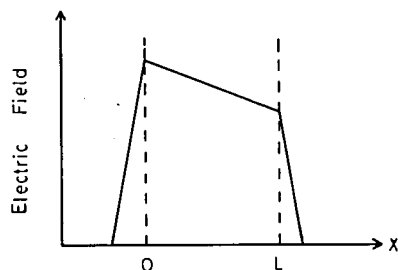


Fig. 4-37

Fig. 4-36の場合の電界分布図

Fig. 4-36に示すような不純物プロファイルを持つNPN型トランジスタ、いわゆるエピタキシャル二重拡散型トランジスタについて考察を行った。Fig. 4-36においてコレクタ・ベース接合に逆方向電圧 V が印加されるとコレクタのN層の厚さ L が薄く印加電圧が高い場合、空乏層がコレクタ、 N^+ 層に到達し、最高電界強度 E_{max} が急激に上昇する。この時の電界分布 $E(x)$ は、Fig. 4-37の様になりコレクタ N^+ 層内 ($x \geq L$) では次式で表わされる。

$$E(x) = \frac{V}{L} + \frac{qNd}{\kappa\epsilon_0} \left(\frac{L}{2} - x \right) \quad (4-1)$$

ここに $\kappa\epsilon_0$ はシリコン (Si) の誘電率、 q は電子の電荷、 V は印加電圧、 L はコレクタ N^- 層の厚み、 N_d はコレクタ N^- 層の不純物濃度である。計算を簡単化するために、PN接合電位、コレクタ N^+ 層およびベース層への空乏層のひろがりは、無視した。これは、

$$\frac{N_d}{N_a} \ll 0.01, \quad \frac{N_d}{N_d^+} \ll 0.01$$

であるため、無理な仮定ではない。なお、 L が十分大きくて空乏層が N^+ 層に到達しない場合は、次式で表わされる。

$$E(x) = \sqrt{\frac{2qNd}{\kappa\epsilon_0}} \sqrt{V} - \frac{qNd}{\kappa\epsilon_0} x \quad (4-2)$$

また、アバランシェの条件は、電子、正孔のイオン化率を各々、 α_e, α_h とすると、次式を満足する条件において Multiplication が、無限大となりアバランシェを起こす。

$$\int_0^L \alpha_e \exp \left\{ \int_0^x (\alpha_e - \alpha_h) dx \right\} dx = 1 \quad (4-3)$$

ここで、 α_e, α_h に関しては、種々の値が報告されているが、Fulop⁽⁶⁸⁾ の値を用いることにする。Fulop は、電子と正孔のイオン化率を同値とし、次式で表わしている。

$$\alpha_e = \alpha_h = CE^g \quad (4-4)$$

ここに、 $C = 1.85 \times 10^{-35} V^{-g} cm^{g-1}$ 、 $g=7$ である。よって、アバランシェ電圧 V_{ab} は (4-1)、(4-3)、(4-4) 式より次式で与えられる。

$$V_{ab} = L \left\{ \frac{qNd}{\kappa\epsilon_0} \times \frac{\mathcal{F}+1}{C} + \left(\frac{V\beta}{L} - \frac{qNdL}{2\kappa\epsilon_0} \right)^{\mathcal{F}+1} \right\}^{\frac{1}{\mathcal{F}+1}} - \frac{qNdL^2}{2\kappa\epsilon_0} \quad (4-5)$$

N^- 層の厚み L をパラメータに、(4-5) 式であらわされる V_{ab} と Nd の関係を Fig. 4-38 に示す。 V_{ab} は、空乏層が N^+ 領域に到達してしまうと、ほとんど Nd に依存せず、 N^- 層の厚み L のみに依存することがわかる。

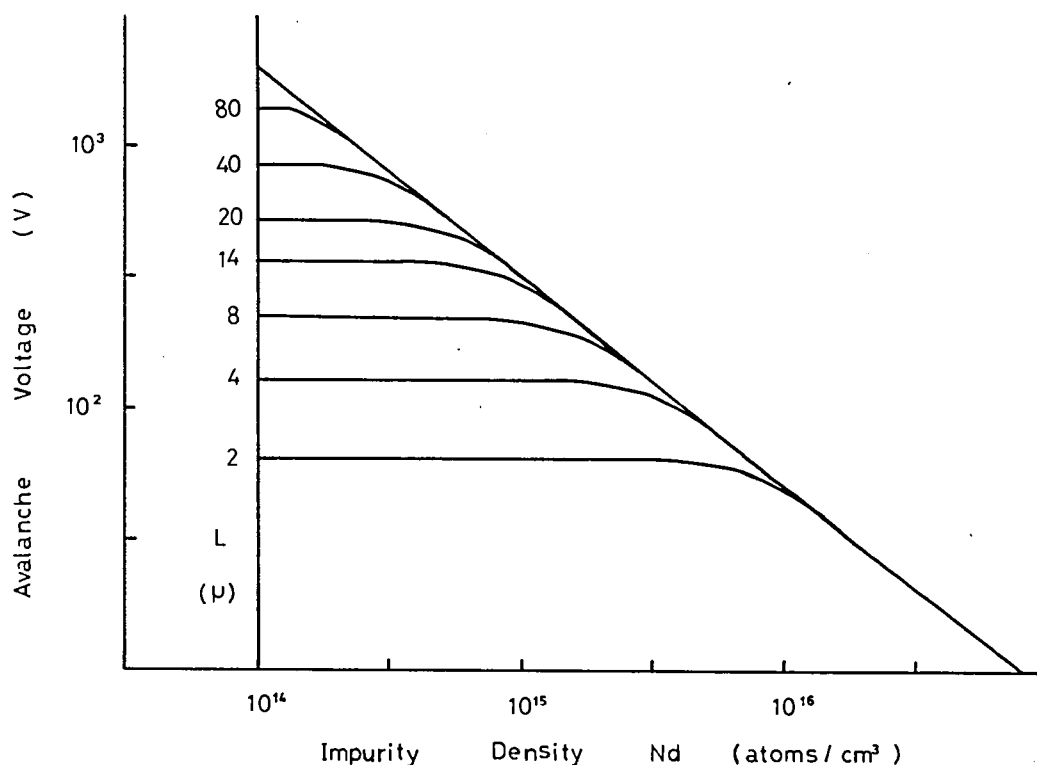


Fig. 4-38 Avalanche Breakdown voltageの
不純物濃度依存性

アバランシェが起こり、Multiplicationが無限大になり電子の濃度 n と、正孔の濃度 p がどんどん増加していくと、(4-1)式の電界分布の式はもはや成立しなくなる。このような領域では、電流密度 J 、アバランシェ増倍、ポアソンの方程式を連立して解かねばならない。電流 J は、空乏層内では拡散を無視し電子も正孔も、飽和速度 V_s に達しているとする、次式で与えられる。

$$J = q V_s (n + p) = q V_s \eta_0 \quad (4-6)$$

ただし、 $\eta_0 = (n + p)$

また、アバランシェ増倍は、電子と正孔のイオン化率が等しいとすると、次式で与えられる。

$$\frac{dn}{dx} = -\frac{dp}{dx} = \alpha (n + p) \quad (4-7)$$

ここに、 $\alpha = \alpha_e = \alpha_h = a \exp bE$ 。定数 a, b については $a = 1.0 \text{ cm}^{-1}$, $b = 2.7 \times 10^{-5} \text{ cm} \cdot \text{V}^{-1}$ と仮定する。Fulop⁽⁶⁸⁾ や Maserjian⁽⁶⁹⁾ の報告により、電界強度が $1 \times 10^5 \sim 5 \times 10^5 \text{ V/cm}$ の範囲では、ここでの値 a, b は、彼らの値と良く一致する。また(4-6)式とこの a, b の値を用いて、 N 層の厚み L が充分大きい時のアバランシェ電圧を計算し、Fig. 4-39 と比較し、これらの値の妥当性を確かめた。ポアソンの方程式は、次式で与えられる。

$$\frac{dE}{dx} = -\frac{q}{\kappa \epsilon_0} (Nd - n + p) \quad (4-8)$$

(4-6), (4-7), (4-8) 式より拡散電位を無視すると

$$E = \frac{1}{b} \left\{ \ln \left[\frac{C_1^2}{abqL^2 \eta_0} \sec^2 \left(C_1 \frac{x}{L} + C_2 \right) \right] \right\} \quad (4-9)$$

$$V = \frac{L}{b} \ln \frac{C_1^2}{abqL^2 \eta_0} + \frac{1}{b} \int_0^L \ln \left\{ \sec^2 \left(C_1 \frac{x}{L} + C_2 \right) \right\} dx \quad (4-10)$$

となる。ここに、 C_1, C_2 は積分定数で、 n, p に対する境界条件 $n(0) = 0, p(L) = 0$ より定まる。

C_1, C_2 に対する方程式は、

$$\left. \begin{aligned} \cot C_1 &= \frac{C_1}{B} + \frac{A^2 - B^2}{4BC_1} \\ \tan C_2 &= -\frac{A+B}{2C_1} \end{aligned} \right\} \quad (4-11)$$

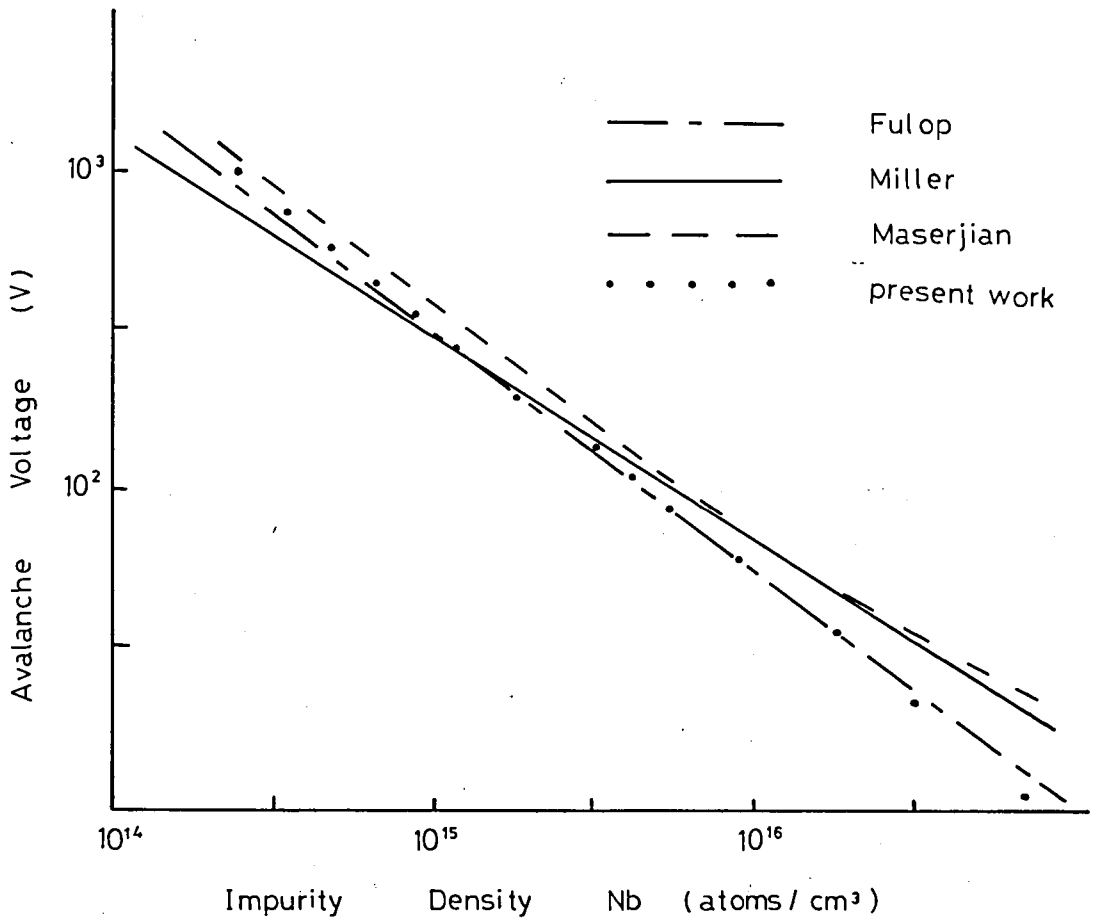


Fig. 4-39 Avalanche Breakdown voltageの
種々の理論計算値比較

$$A \equiv \frac{bqL}{\kappa\epsilon_0} Nd, \quad B \equiv \frac{bqL}{\kappa\epsilon_0} \eta_0 \text{ となる。}$$

Fig. 4-40 に計算例として

$$Nd = 2 \times 10^{15} \text{ atoms} \cdot \text{cm}^{-3} \quad \begin{cases} L = 5 \mu\text{m} \\ L = 8 \mu\text{m} \end{cases}$$

$$Nd = 1 \times 10^{15} \text{ atoms} \cdot \text{cm}^{-3} \quad \begin{cases} L = 8 \mu\text{m} \\ L = 15 \mu\text{m} \end{cases}$$

とした時の $J-V$, η_0-V の特性を示す。

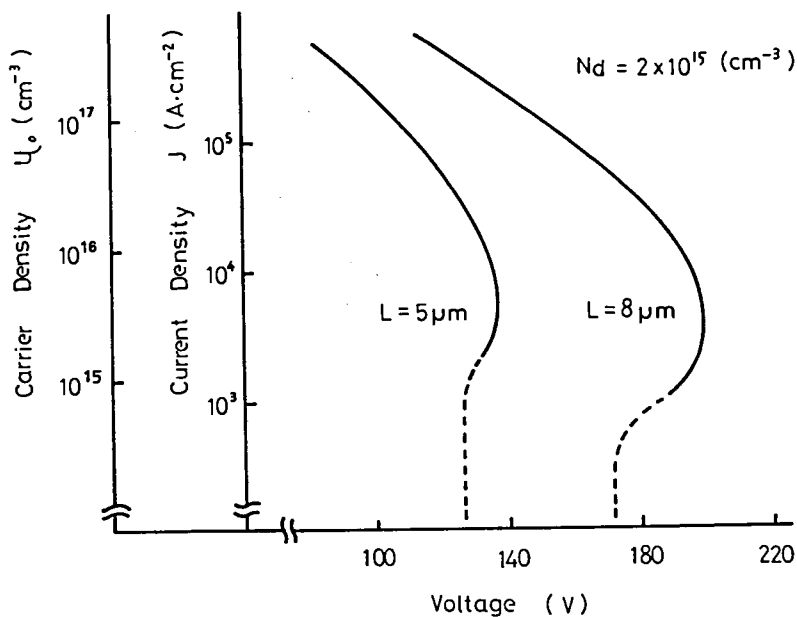
$\eta_0 \ll Nd$ の場合は、(4-1) 式の電界分布が成立するので (4-7) 式のイオン化率を用いて (4-3) 式を満たすアバランシェ電圧 V_{ab} を求めると、

$$V_{ab} = \frac{L}{b} \ln \frac{A_3 B_3}{A_3^2 - 1} \quad (4-12)$$

となる。ここに、

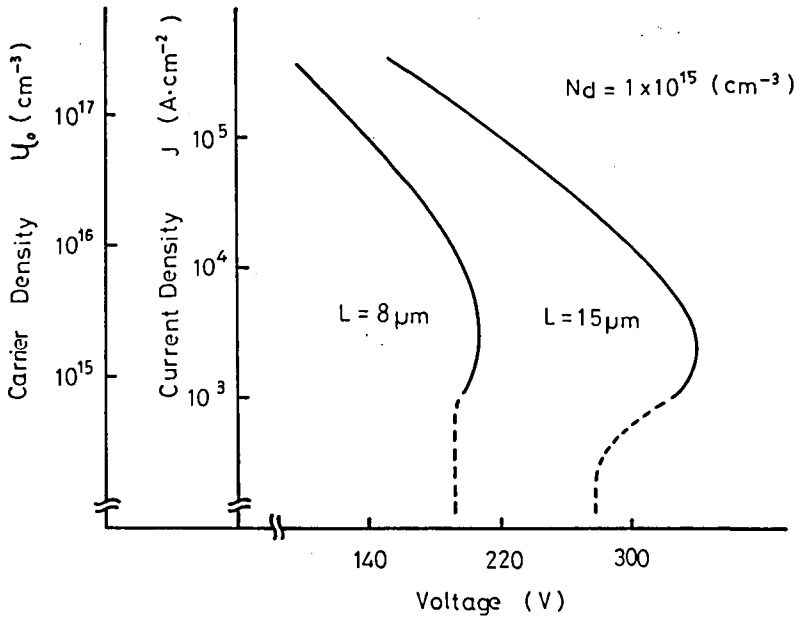
$$A_3 = \exp \frac{b q N d}{2 \kappa \epsilon_0} L, \quad B_3 = \frac{b q N d}{a \kappa \epsilon_0} \quad \text{である。}$$

(4-12) 式で得られる、 $V_{ab}-Nd$ 曲線と、(4-5) 式で得られる $V_{ab}-Nd$ 曲線とはよく一致することからも、(4-7) 式の妥当性が確かめられる。Fig. 4-40 の $\eta_0 \ll Nd$ の範囲は (4-12) 式で得られる V_{ab} をプロットしてある。また、点線で示してある範囲は、 C_1 , C_2 が



(a) $Nd = 2 \times 10^{15} \text{ (cm}^{-3}\text{)}$

物理的な意味を持つては定まらない領域である。



(b) $N_d = 1 \times 10^{15}$ (cm⁻³)

Fig. 4-40 Avalanche Breakdown voltage V_{ab} のキャリア濃度(電流密度)依存性

上述の計算結果より、電界強度が強くなり、電流密度が増加した時点では、熱的な原因を考えるとなく、Second Breakdownを起こすことが可能である。このことを次の様な実験を行って確かめた。Fig. 4-41に示すような構造をもつ、エビタキシャル二重拡散型トランジスタを実験試料とした。仕様は次の通りである。

エビタキシャルN ⁻ 層	9~30 μm
コレクタ・ベース接合深さ	2.4 μm
ベース・エミッタ接合深さ	1.5 μm
ダイスの大きさ	0.35 × 0.6 mm ²

エビタキシャルN⁻層の厚み L をパラメータに $P_M = V_M \times I_M$ を測定し、測定周囲温度 T_a (°C)に対する P_M の値をFig. 4-41に示す。この時の測定条件は、ベース開放で、コレクタ・エミッタ間に、パルス巾100 μs, 100 Hzのパルスを加し、パルス電圧波形の最後尾が急減することをもってSecond Breakdownに突入したとし、その電圧を V_M 、電流を I_M とした。Fig. 4-41より明らかに L が薄く、空乏層がN⁺領域に達し易く、電界強度が急激に強くなり易いトランジスタは、全く周囲の温度に関係なく、Second Breakdown することが判明した。

この図では、40~200°Cの範囲しか示していないが、-60°Cでも P_M がFig. 4-41に示す

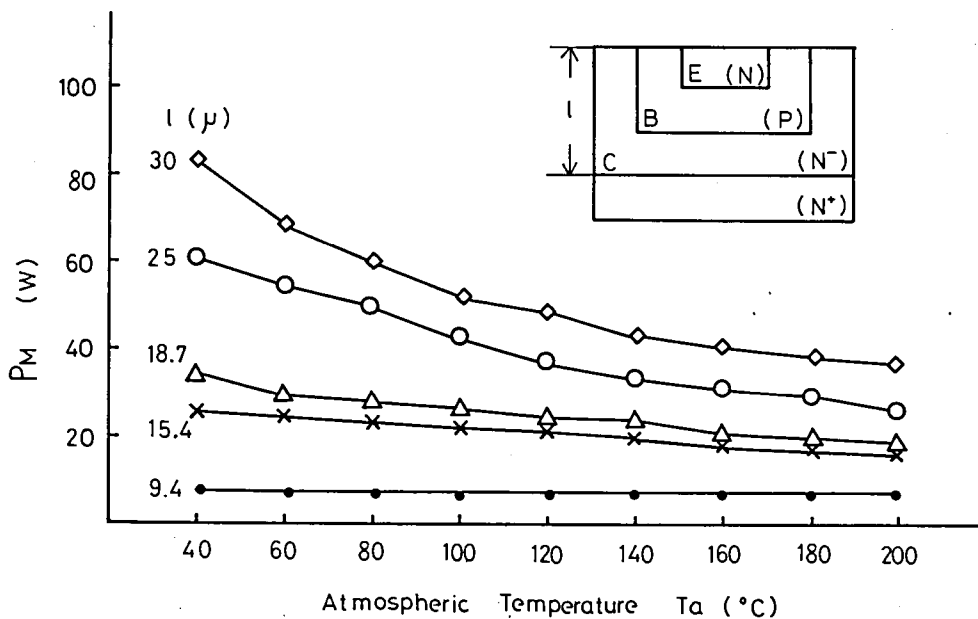


Fig. 4-41 P_M の温度依存性、および試料構造断面図

値と同一であることを確認した。このトランジスタは $L = 9.4 \mu\text{m}$, $N_d = 2.7 \times 10^{15} \text{ atoms} \cdot \text{cm}^{-3}$ で、 $I_M = 170 \text{ mA}$ より $J = 8.67 \times 10^3 \text{ A} \cdot \text{cm}^{-2}$ が得られる。これより $50 \mu\text{m} \phi$ の円形部分に全ての電流が集中したとすると、十分 Second Breakdown を起し得る。上述の如く、計算結果と実験値が良い一致を示している。

この様な電界による Second Breakdown も、SEM による観察と解析により、前述のような予測を可能にし、このような結果が得られた。

4-4-3 IC の不良解析

SEM の IC への応用は、1964 年には I. M. Mackintosh⁽⁷⁰⁾ が Dual NAND gate

に応用しており、抵抗体にそった電圧降下の測定や、回路中のダイオードに逆バイアスを印加してPN接合の位置とSiO₂端との位置関係等の測定を行っている。又、T. E. EverhartとO. C. Wells⁽⁷¹⁾は、同じくDCTL NOR gateを用いて、抵抗の電圧降下や電位分布の測定を行っている。P. R. Thornton⁽⁷²⁾⁽⁷³⁾等は、SEMがICの不良解析装置として最適の装置であることを諸々の観点から述べ、ICパターン上のInversion layerによるleakage pathおよびnAオーダのLeakage currentの探索を行っている。今日では、ICの不良解析装置としてのSEMの役割は、すでに研究段階ではなく実用段階にさしかかっていると思われる。そのような見地から、著者はICの製造ラインにSEMを導入し、製造工程中の不良を逐次解析して再びラインへフィードバックすることを図った。

電気特性測定工程において、種々の原因による不良素子を取り除かれる。が、これはあくまで素子外部より見た電気特性の不良であって、これだけでは素子表面あるいは、内部でどのような不良になっているかは推測も出来ない。そこで従来は、これらの素子の外装をはずし、素子チップを直接光学顕微鏡で観察して不良原因を探索した。最近のLarge Scale IC(LSI)では、約5mm×5mm程度のチップ上に、数千個の能動素子が形成されている。したがってこのLSIが設計通り働かない場合、その不良原因の追求、解析は容易なことではない。光学顕微鏡で解析出来る場合もあるが、そうでない場合の方が多い。この解析にSEMは最適である。ここで簡単な素子を対象にして著者の行った不良解析例について述べる。LSIの場合にも原理や手順については全く同じである。

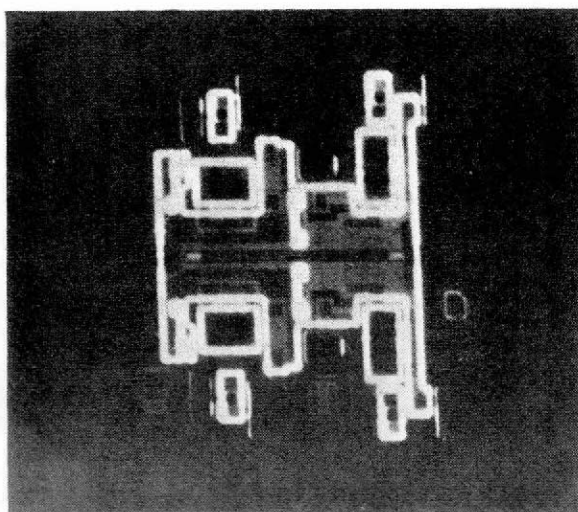
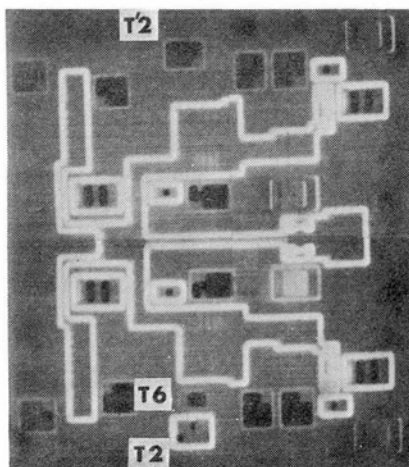


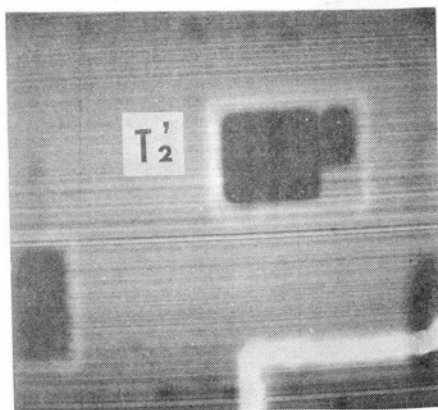
Fig. 4-42 Vcc印加時のEBIC像(NAND Gate IC)

Fig. 4-42は、NAND Gateの例で、不良の症状としては、カーブトレーサで測定した結果、10ピンが7ピンとショートをしていたものである。光学顕微鏡では、外見上は異常がなかった。そこで7ピン(GND)をアンプのマイナス端子に、14ピン(Vcc)をプラス端子に接続して得たEBIC像がFig. 4-42である。このICの回路パターンは、上下が線対称になっている。従ってFig. 4-42においても、パターンは上下が対称でなければならないことになるが、よく見ると一箇所そうでないところがある。すなわち、10ピンの入力保護ダイオードに相当する部分に信号が出ておらず、それが導通状態となってしまうことがわかる。

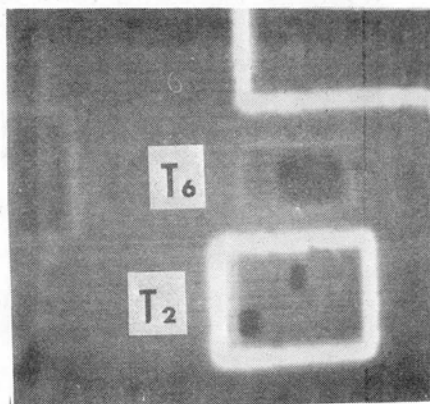


(a) チップ全体のEBIC像

Fig. 4-43は、Dual Flip Flapの例である。この場合には、ICに組みこまれた二つのフリップフロップのうち一方の動作が正常でないということは、外部からの電気特性の測定により明白であるが、それ以外は不明であった。そこで、7ピン(GND)をアンプのマイナス端子に、14ピン(Vcc)をプラス端子に結線して内部起電力像をとるとFig. 4-43(a)のようになった。このICもDualで、前例と同じく図の上下は完全に



(b) T_2' 部分の拡大像



(c) T_2 部分の拡大像

Fig. 4-43 Vcc印加時のEBIC像Dual Flip Flap

対称形をなしているべきものなののであるが、Fig. 4-43(a)に示したように一箇所が対称的になっていないことが判明した。この部分は、 T_2 および T_6 に対応する2つのトランジスタである。

この部分が不良領域（図の下半分）で、良領域（図の上半分）に比べて分離用の接合の信号強度が強く、その内部のトランジスタ部（ T_2 ）の信号がほとんど無い。さらに不良領域では、良領域には現われていない T_6 のパターンが見えている。この部分をより詳しく見るために、Fig. 4-43 (b)(c)に良領域と不良領域をそれぞれの T_2 および T_6 に相当する部分の拡大像を示す。この様な現象から考えて、このICの不良は、 T_2 のトランジスタが分離層と接触していると結論される。ここで不良領域に限って T_6 のEBIC像が現れるのは、14ピン（Vcc）と7ピン（GND）の間に流れる信号強度が表示されてFig. 4-43(a)となったのであるが、 T_2 が正常であれば T_6 で発生した起電流は、Vcc側には逆方向ダイオードではばまれて流れることが出来ない。ということは、結果的にその信号は得られないことになるが、 T_2 が分離層と接触して短絡状態になれば T_6 の信号は、Vcc側に流れることが出来てパターンが現れる。

本観察例はSEMによるIC不良解析のほんの一例にすぎない。

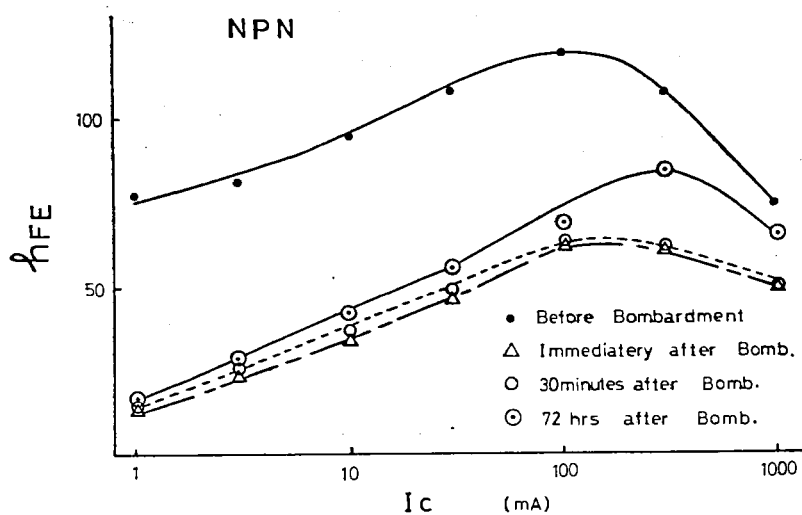
4-5 電子ビーム照射による電流増巾率 h_{FE} の変化

本節では、前述の不良解析にあたって、正常なトランジスタをSEMで観察すると、トランジスタ特性がどのように変化するか、若干の観察例を示す。

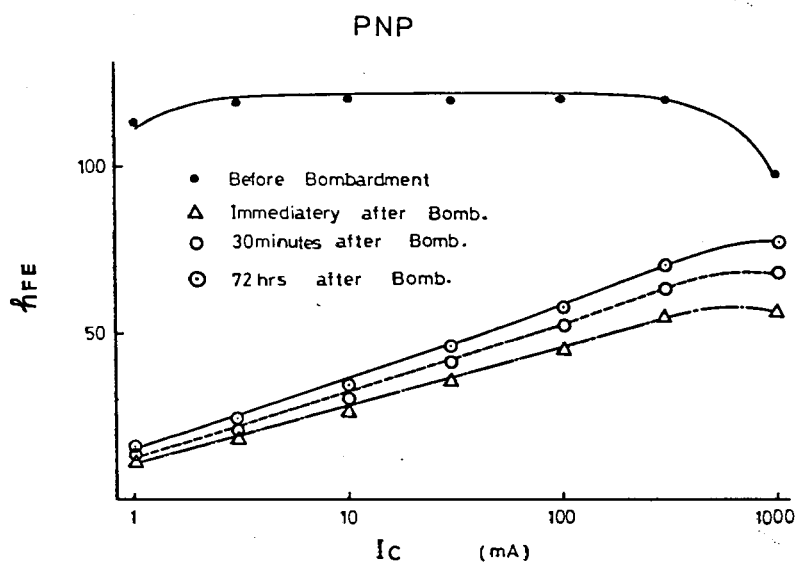
SEMでトランジスタを観察するということは、とりもなおさずトランジスタを電子ビームにさらすことになる。当然何らかのトランジスタ特性の変化が予測される。あらかじめこの変化を知ることが、不良解析にも大切なことである。そこで表面および表面近傍の影響を受け易い電流増巾率 h_{FE} の電子ビームによる影響を測定した。

試料は、エピタキシャル二重拡散型NPNとPNPトランジスタで、エミッタ・ベース接合は表面より共に $2.0\mu\text{m}$ 、ベース・コレクタ接合は同じく表面より共に $4.0\mu\text{m}$ の深さに形成されており、エミッタ面積は $2.5 \times 10^5 \mu\text{m}^2$ で、電極A \angle の厚さは $1.5\mu\text{m}$ である。ベース領域上の SiO_2 の厚さは約 5000\AA である。電子ビーム照射条件は、25KV, 10^{-9}A で3分間照射した。 h_{FE} の測定は、カーブトレーサTT502(岩通製)を用いて行った。測定方法は、SEM内にトランジスタをセットし、電子ビーム照射直前に h_{FE} を測定し、上記の条件で電子ビームを照射直後SEMにセットされたままの状態に測定し、次にそのまま30分間放置し、同じく h_{FE} を測定した。その後、室内雰囲気に出し、72時間放置後 h_{FE} の測定を行った。その結果をFig. 4-44 (a), (b)にそれぞれNPN, PNPの代表例の h_{FE} の変化を示す。NPN, PNP共、小電流領域では影響が大きく、 h_{FE} が非常に低下している。大電流領域に向うに従ってだんだん影響は少なくなっているが、72時間放置後も小電流領域においては、照射直後とあまり変わらず恒久的変化が起こったようである。

この理由をトランジスタ理論から若干の考察を加えてみる。 h_{FE} は次式で定義される。



(a) NPN型トランジスタ



(b) PNP型トランジスタ

Fig. 4-44 電子ビーム照射による h_{FE} の変化

$$h_{FE} = \frac{I_C}{I_B} = \frac{I_C}{I_{nE} + I_{vB} + I_{sB}}$$

(4-13)

ここに

I_{nE} : Electron current (PNPトランジスタの場合)

I_{vB} : Recombination current (in Base)

I_{sB} : Surface recombination current

これらの諸電流は、次の各式で表わされる。

$$I_{nE} = qAW \cdot \frac{\rho_e D_{pb} P_E}{\rho_b L_{ne}} \quad (4-14)$$

$$I_{vB} = qAW \cdot \frac{1}{2\tau_{pb}} \quad (4-15)$$

$$I_{sB} = q S A_s P_E \quad (4-16)$$

q は電子の電荷、 $A \cdot W$ はベースの体積、 ρ_e, ρ_b は各々エミッタとベースの比抵抗、 D_{pb} はPNPトランジスタのベース領域中の正孔の拡散係数、 L_{ne} は同じくエミッタ領域中の電子の拡散長、 τ_{pb} はベース領域の正孔のLife time、 P_E はエミッタからベースに注入された正孔の濃度である。 S は表面のRecombination rateで、 A_s は有効表面積である。

(4-14)(4-15)(4-16)式中、電子ビーム照射により変化し得る量は $P_E, D_{pb}, \tau_{pb} L_{ne} (= \sqrt{D_{ne} \tau_{ne}})$ と S であろう。

h_{FE} が小電流領域で急激に低下し、大電流では余り影響がないということは、普通トランジスタ理論からすると単なる表面のLeakage currentが増加するか、あるいは表面近傍のエネルギーマンダが変化したと考えられる。いわゆる、表面の問題とベース領域のバルクに関する問題の2つが考えられる。まず、表面の問題に関して本実験では、Leakage currentは、カーブトレーサで測定した限りにおいてはほとんど変化せず、 $100nA$ が $200nA$ になる程度であるにもかかわらず μA のオーダーで h_{FE} が半減していることは、簡単に h_{FE} が100であったものが50になったとすると、 $10\mu A$ のベース電流 I_B によりコレクタ電流 $I_C = 1mA$ が流れていたものが同じ $1mA$ の I_C を流すのに $20\mu A$ の I_B が必要になったことになる。すなわち、 $10\mu A$ Leakage currentが増加する必要がある。これは、まったく測定結果とは合っていない。が、(4-13)式に示したごとく h_{FE} は、複雑に諸パラメータに関係しているため、単にLeakage currentといってもエミッタ・ベースの逆方向Leakage current I_{ebo} は、

$$I_{ebo} = I_D + I_G + I_S \quad (4-17)$$

I_D ; Bulk diffusion current

I_G ; Charge generation current

I_S ; Surface leakage current

と表わされ、3つの項より成り立っており、 hFE に関係するのは順方向のエミッタ・ベース電流(I_B)内のLeakage currentで I_{ebo} とはまったく同一に評価することは出来ない。すなわち、表面でのRecombination rate S は、表面状態 や表面近傍のエネルギーレベルに非常に左右されやすく、簡単に評価することは困難である。すなわち、この hFE の変化は単なるLeakage currentの増加や表面近傍のエネルギーバンドの変化ではなく、バルク内すなわちエミッタ・ベース接合およびベース領域の物理定数の変化に関係するものと考えられる。すなわち、エミッタ・ベース領域内での拡散係数とLife timeが変化したものと考えられるが、そのメカニズムや変化の量に関しては今後の研究を待たねばならない。しかし、 hFE の変化は、恒久的な変化であって単なる SiO_2 中や SiO_2 と Si 界面の電荷の変化では説明が困難であり、 Si バルク内のRecombination centerが増加するような結晶性の変化があったのではないかとと思われるが、いずれにせよ半導体素子の解析にSEMを用いる場合、SEM観察前後で電気特性も何んらかの変化が起きるということを認識しておかねばならない。

4-6 結 言

本章では、SEMを半導体製造工程中に発生した種々の不良の原因追求に用いて、多くの不良原因が解析出来たその実際例と、故障した半導体素子の故障解析に用いた故障解析方法について述べた。

半導体素子製造において、最も基本的技術であるPN接合の形成は、現在大部分が不純物の拡散によって形成されている。が、最近一部のパワー素子では、不純物分布を自由に制御することの出来る気相エビタキシャル成長によって、PN接合を形成する場合も多くなってきた。そこで、ワートランジスタを製造する場合に用いることを想定して製作した、拡散により形成したPN接合を有するウェハと、エビタキシャル成長により形成したPN接合を有するウェハのそれぞれのPN接合の良否をSEMとEMXで解析したその結果一般にエビタキシャルにより形成された接合を用いたトランジスタのほうが耐圧不良が多いことの原因は拡散によるかエビタキシャルによるかというPN接合の形成方法による差よりも、トランジスタ製造工程中のエミッタ領域形成時、すなわち、高不純物濃度のリン(P)拡散時にエビタキシャル成長によりベースを形成した場合のほうが、異常拡散によりPN接合が破壊され易いことにあることが分った。

つづいて、半導体製造工程の不良解析にSEMを用いることにより、次のようなことが明らかになった。

- 1 V_{ebo} 不良をSEMおよびEMXで解析した結果 V_{ebo} の抵抗性Leakage currentは、メサエッチ工程の不良により生じたメサエッチ穴に、電極の Al が存在するためであることがわかった。また、単にメサエッチがあるだけでは必ずしも V_{ebo} のLeakage

currentの原因にはならないことも判明した。

2 リン(P)の高濃度拡散により発生した、いわゆる、「Diffusion induced dislocation」がSirtl エッチのような化学エッチをほどこさなくても、SEMで容易に観察される。このスリップラインは、拡散の深いパワートランジスタ等の半導体素子では、電気特性に及ぼす影響は少ない。が、高周波トランジスタや超低雑音トランジスタでは、影響は無視出来ないであろう。

3 ウェッジ方式やネイルヘッド方式によるワイアボンディング工程にSEMを用いることによりボンディング部分の状態を詳細に観察出来、その観察結果を基礎にして、キャピラリの形状あるいは、加熱温度や加重等の最適条件を決定出来る事を示した。

次に、SEMを半導体素子の故障解析に用いて、Second Breakdown の様相を観察することにより破壊に到る様子を知らることができ、ひいてはSecond Breakdown が必ずしも熱だけによらず、電界によっても誘引されることが理論的に導かれ、かつ実証することが出来た。また、パワートランジスタの故障の大部分は、Second Breakdownによる破壊であり、それは電流破壊であるが、その電流は、微少領域に集中することにより、ちょうど噴火口のような形状で円筒の周辺のPN接合を破壊することが観察された。

一方、SEMをICの製造工程に用いると、ICチップ表面の複雑なA₁配線の状況や電位分布が調べられる。その結果最終テスト工程で電気特性が不良になったIC内部の各トランジスタ、ダイオードおよび抵抗がどのような状態で不良になっているかも容易に解析することが出来ることを示した。

最近のLSIでは、もはやSEMなくして不良解析は困難であろう。

最後に、正常なトランジスタをSEMで観察した場合、トランジスタの電流増巾率 h_{FE} が電子ビーム照射に伴って変化することがわかった。2A級のNPNとPNPトランジスタに電子ビーム(1×10^{-9} A)を3分間照射すると全電流領域にわたり、 h_{FE} が低下し特に小電流での h_{FE} の低下は著しく、かつ変化は恒久的で元に戻らないことがわかった。したがって、故障した半導体素子の解析には余り影響はないと思われるが、正常な半導体素子をSEMで観察する場合には電子ビーム照射に伴う諸々の影響をあらかじめ知っておく必要がある。特にMOS ICの場合は影響が大きい。

第5章 半導体結晶欠陥の観察

5-1 緒 言

最近、半導体装置の製造技術上、半導体材料であるSi等の結晶欠陥を詳細に解析する必要性がだんだん増加してきた。それは、半導体装置がますます高周波化、低雑音化、高電圧化、大電力化の方向に進展するに伴って主な半導体材料であるSiの結晶欠陥が、それら高周波化(PN接合を半導体表面より、非常に浅いところに設けなければならない。)、低雑音化(表面欠陥、バルク内の結晶欠陥が雑音に悪い影響をあたえる。)、高電圧化(電界が欠陥により不均一となり、破壊の原因となる。)、大電力化(欠陥による電流の集中により破壊の原因となる。)、等に大きな影響を及ぼすことが分ってきたからである。⁽⁷⁴⁾⁽⁷⁵⁾⁽⁷⁶⁾これら半導体装置の表面あるいは、界面やバルク内の種々の欠陥の観察は、SEMを用いることにより容易に観察されるため、この方面の仕事にSEMがどんどん利用されてきている。⁽⁷⁷⁾⁽⁷⁸⁾⁽⁷⁹⁾

SEMの電子ビームをプローブの針の代わりに用いると、第2章、第4章に述べたごとく半導体の場合は、半導体装置内の空間電荷の動きや、キャリアの生成、移動、再結合の様子をブラウン管上に直接みることができる。一方、半導体中の結晶欠陥は、一般に再結合中心として働くことが多いので、SEMによって半導体中の欠陥を非破壊的に観察できることになるわけである。したがって、SEMによって与えられた欠陥像の解析を行う場合には、以下に述べるように、電子ビームによるキャリアの生成と生成されたキャリアの半導体中におけるふるまいとの2つのプロセスを考慮する必要がある。即ち、EBICは一次入射電子が試料に当たりその結果、電子-正孔対を生成し、つつ一次入射電子のもつエネルギーを失うプロセスと、生成されたキャリア(電子-正孔対)が、試料内に存在する電界により、あるいは、拡散により移動するプロセスに分けて考えることができる。その結果、半導体装置内の欠陥等について詳細な解析をしようとすれば、一次入射電子の半導体試料内でのエネルギー損失と電荷の移動に関する知識が必要である。

半導体中のキャリアの移動におよぼす結晶欠陥の影響についてはすでに議論されており、⁽⁸⁰⁾また一次入射電子の半導体(Si)内でのエネルギー損失に関しては、第3章に述べたが、これらの背景のもとにSEMによる結晶欠陥に関する情報を、より深く検討出来るわけである。

(5-2)節に、Siサブストレート上に成長させたSiエピタキシャル層内に発生したStacking faultsを前述のEBICモードで直接観察した観察例と、そのコントラスト・メカニズムについて行った簡単なモデルによる解析の結果について述べる。一般によく知られているStacking faultsのコントラストメカニズムを解明すると、他の諸々の欠陥の解析の手がかりにもなる。が、従来このStacking faultsのコントラストメカニズムに関しては十分研究されていなかった。

(5-3)にStacking faultsとトランジスタの諸電気特性との関係について述べる。Stacking faultsの多いウェハとほとんど無いウェハをStarting materialとして高耐圧用パワートランジスタを製作し、 V_{ERO} 、 V_{CBO} 、 I_{CBO} 、 h_{FE} 等におよぼす影響を統計的に処理を行い、Stacking faultsの多少と電気特性との相関を調べた。 V_{ERO} 、 V_{CBO} が極端に低いダイスについてはSEMで観察し、エミッタ・ベースのPN接合部、ベース・コレクタのPN接合部に(5-2)で述べるStacking Faultsの存在することを、EBIC像として確認した。

(5-4)では、(5-3)で調べたダイス中の一部のStacking faultsがEBIC像とSirtlエッチ後に観察されず、微分干渉顕微鏡にのみみられるStacking faultsがあることがみつかった。これらの現象について簡単に考察を加えてみる。

5-2 Stacking faultsの観察

Stacking faults(積層欠陥)は半導体素子製造のStarting materialであるSiウェハ面にエピタキシャル成長させた時に観察される結晶欠陥の代表的なものである。よく知られている様に、エピタキシャル成長時に観察される結晶欠陥には、Stacking faultsのほかはPyramid⁽⁸¹⁾、Pips⁽⁸²⁾、Mounds⁽⁸¹⁾、Pits⁽⁸²⁾といった表面欠陥と、前述のStacking faultsやDistocation⁽⁸³⁾といった内部構造欠陥がある。が、このStacking faultsは、エピタキシャル層内では最もありふれ、今までにも多くの報告⁽⁸⁴⁾⁽⁸⁵⁾⁽⁸⁶⁾がなされている。しかし、これまでのStacking faultsの観察は、位相差顕微鏡による単なる表面観察あるいはSirtlエッチ等の化学エッチをほどこし、表面に現われた形状の観察であったので、Stacking faultsが素子の電氣的な特性にどのような影響を持つかについての情報は与えられなかった。

著者は、SEMのEBICモードを用いれば、Stacking faultsの電氣的な活性度に関する情報の与えられる事に注目しEBICモードによるStacking faultsの観察を行った。ここで、SEMによるStacking faultsの解析を容易にするため、Stacking faultsの生因と結晶学的な考察を行っておく。

まず、生因として考えられるのは、エピタキシャル成長前のサブストレート上に存在するピンセットのScratchによるキズ、付着したホコリ等の表面汚染、SiO₂の残渣、Dopant Impurity、Vacancy等である。が、いずれにしても原因は複雑で完全に無くすことは困難である。しかし、エピタキシャル成長前にHClあるいは、HBrを混合したH₂ガスでサブストレータの表面をエッチングして前述の原因をとり除いた後にエピタキシャル成長を行えば極端に減少させることは出来る。

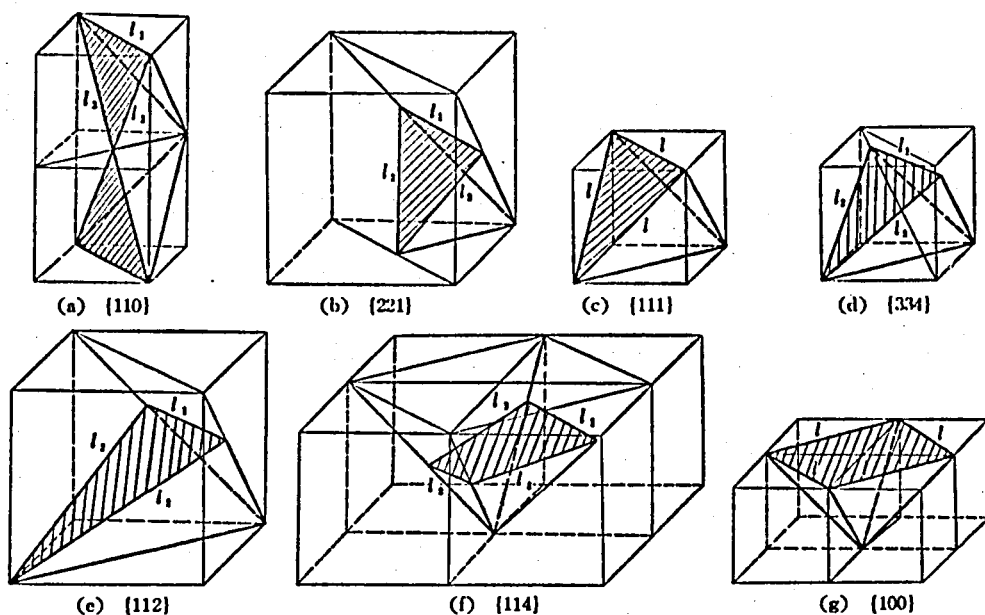


Fig. 5-1 種々な面に成長したStacking faultsの多面体 (87)

次に、若干の結晶学的考察を行なってみる。Stacking faultsは、最稠密面の $\{111\}$ で構成されるため、基板に用いるSiの結晶面に対して特有な形状を示す。その代表例をFig. 5-1にまたこれらの辺と稜のなす角度等をTable 5-1に示す。著者は主に、 $\{111\}$ のSiウ

Table 5-1 f. c. c. 結晶におけるStacking faultsの諸定数 (87)

方 位	各稜の長さに対する成長層厚さの比			基板と $\{111\}$ 面とのなす角			単位長さ当たりの成長層に対する欠陥面積		
	l_1/l_3	l_2/l_3	l_1/l_2	θ_1	θ_2	θ_3	A_1	A_2	A_3
[110]	0.5	0.577	...	35.26°	90°	...	1.22	0.612	...
[221]	0.707	0.785	0.236	54.74°	78.9°	15.79°	0.578	0.433	5.2
[111]	0.816	70.53°	0.75
[334]	0.85	0.776	0.142	78.58°	66.67°	8.05°	0.618	0.72	30.3
[112]	0.866	0.655	0.288	90°	61.87°	19.47°	0.471	0.707	4.25
[114]	0.5	0.833	0.575	35.26°	74.21°	57.02°	1.22	0.44	0.732
[100]	0.707	54.74°	0.866

ェハを試料に用いたため、表面に表われる形状は正三角形である。しかし、実際は、Fig. 5-2に示すように、棒状のもの、V字形のもの、三角形がいくつも重なったものと、いろいろな形状の

ものが観察される。これまでに述べてきたのは全てエピタキシャル層内に発生した Stacking faults であるが、Si 表面を酸化しても Stacking faults の発生がみられる。K. V. Ravi と C. J. Varker⁽⁸⁸⁾ は Si を酸化した時の Stacking faults の発生が、Mechanical damage と Si 中の inhomogeneities に起因すると報告している。これらの酸化工程やエピタキシャル成長工程で誘引された Stacking faults はその核が $\frac{a}{3}(111)$ 転位に囲まれた Frank roop 中の、余分の格子間原子のかたまりである。この余分な原子のかたまりが、SEM による Stacking faults の観察に大きな役割をはたすことになる。

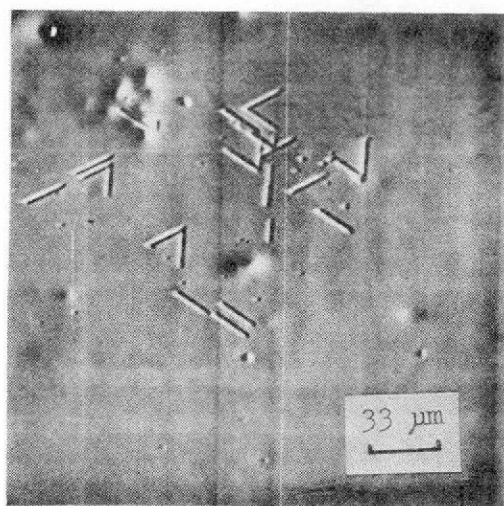


Fig. 5-2 $\{111\}$ Si ウェハ面にみられる Stacking faults の形状 (Sirtl エッチ後の EBITC 像)

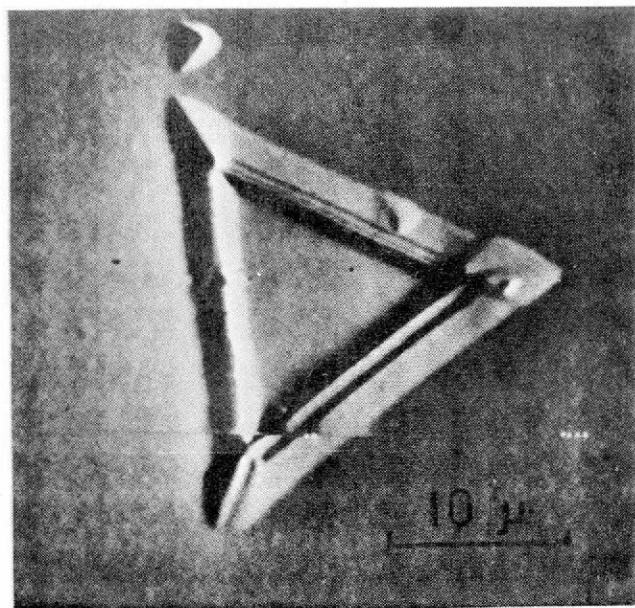
5-2-1 試料の作製及び実験の手順

本実験に用いた試料は、高耐圧のパワー・トランジスタ用 Si ウェハであって、比抵抗 $20 \sim 30 \Omega \cdot \text{cm}$ N 型のサブストレート上に、Boron (B) をドーピングしながらエピタキシャル層を成長させたものである。エピタキシャル層は、既知の如く水素 (H_2) と、四塩化硅素 (SiCl_4) の熱分解により成長させた。Boron (B) のドーピングは 0.1 ppm の Diborane (B_2H_6) を含む水素ガスをキャリアの水素ガスに混合することにより行われ、これによって $1 \times 10^{17} \text{ atoms/cm}^3$ の濃度が得

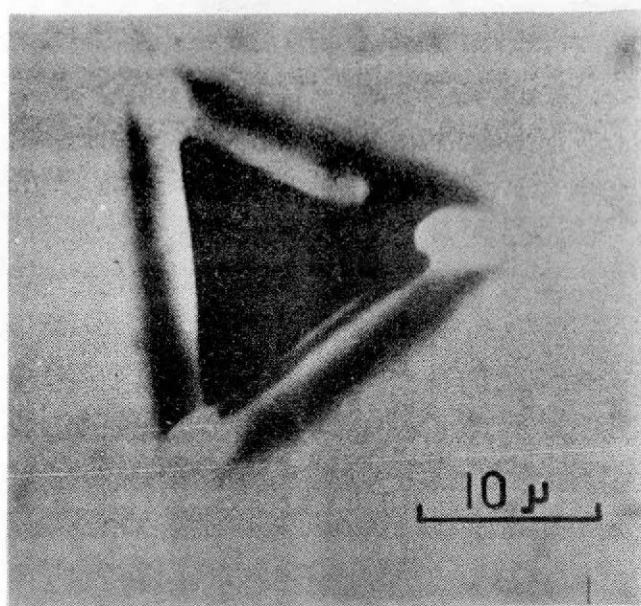
られる。成長温度は、 1150°C である。温度測定には Pyrometer を用いた。成長直前に成長炉内で塩化水素 (HCl) で Vapor エッチを行い、ウェハ表面をクリーンにする。四塩化硅素 (SiCl_4) の濃度は、成長速度が $0.7 \sim 1.0 \mu\text{m/min}$ になるように 0.3 mol % とした。成長時間は成長層厚みが $20 \sim 25 \mu\text{m}$ になるように定めた。このように製作したウェハを適当な大きさに割り、導電性塗料 Silver Paste で、試料ホルダーに固定した。又、試料ウェハの上面は、バネのきいた電力用トランジスタの外部電極で、導電性塗料 Silver Paste を用いて固定した。試料ホルダーと、上面電極端子は SEM 試料室の外部に電気的に取り出せるようにした。この様にして試料ホルダーに固定した試料は、PN 接合部が試料の測面にでているが低電圧では、リーク電流が十分少ないため、試料内部の PN 接合部に発生する起電流を外部回路で、十分測定ができる。

SEMによってStacking faultsを観察しようとする場合、まず直面する問題は試料上に点在するStacking faultをSEMの視野の中にかくにして位置させるかということである。EBICモードによって得られるStacking fault像は、原理的にあまり大きなコントラストでなく、また輪郭もはっきりしていないのが普通であるので、SEMの操作条件、すなわちビーム電流、ディスプレイ系の輝度、コントラスト調整等に対する冗長度が二次電子モードにおける場合程ゆるやかでない。ところが、これらの条件は、SEMの視野にStacking faultをとらえた後に、それをモニターとして初めて最適化できるわけであるから、そのモニターとすべきStacking fault像をいかにして見出すかは実験上大きな問題になる。

これを解決するための最も手っとり早い方法は、試料を予めSirtlエッチ液でエッチングしておいてStacking faultsの表面に現われた転位部に凹凸をつけて二次電子像としてStacking faultsをSEMの視野にとらえた後、EBICで観察するという手順をとることであろう。たとえば、Fig. 5-3はそのようにして得たStacking faultのEBIC像とEBITC像である。観察の条件は、加速エネルギーが25KeV、ビーム電流が 3×10^{-12} A、そして1フレームの走査時間が5秒である。前述のごとくEBITC像は、EBIC像を微分したような像になっている。ところが、このように表面をSirtl液でエッチングすると、その表面形状によって生じたEBICの変化が、Stair-rod部のRecombination rateの差によって生じた変化とかさなってしまいうため、真に必要な情報のみを得ることは出来ないという難点が生じてくる。



(a) EBITC像



(b) EBIC像

Fig. 5-3 Sirtl エッチ後の Stacking fault の SEM 像 25KV $3 \times 10^{-12}A$

その意味で、Stacking faults がキャリアの Recombination center としていかに働くかを非破壊的に調べるという EBIC 観察の最大目標を満たすにはやはり、エッチングすることなく観察を行わなければならない。その際にはもはや Stacking faults を二次電子像として観察するわけにはゆかないので、試行錯誤的に条件を定めてゆくことになる。SEM による結晶欠陥の研究の歴史はかなり古いにもかかわらず、Stacking faults の EBIC 像については、今日まで報告が無かった理由の一つは、この条件設定のむずかしさにあったものと思われる。高耐圧パワーランジスタ製造工程中の上述のような試料の表面を Sirtl エッチしないで EBIC モードで観察した写真を Fig. 5-4 に示す。この図においては、信号の小さな領域ほど明るくなるように反転して表示されている。この写真により、Stacking fault の試料表面に現われた正三角形の内部で、起電流が減少していることが分かる。しかもエピタキシャル層内にある Stacking fault 正四面体の 3 本の稜線に位置する部分で特に、起電流の減少がはげしい。これは、注目に値する現象である。しかし、これは Fig. 5-4 の 3 枚の写真にみられるごとく、全ての Stacking fault の EBIC 像にみられるのではなく、あるものは 2 本の稜線に位置する部分に、あるものは 1 本の稜線に位置する部分のみにみられる。

後に詳しく述べるが、Stacking fault の正四面体のバルク内の各稜線は、“Stair - rod Partial Dislocation” で成り立っている。この “Stair - rod Partial

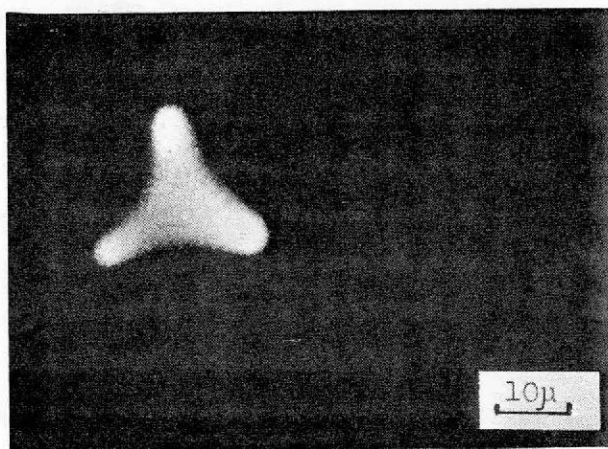
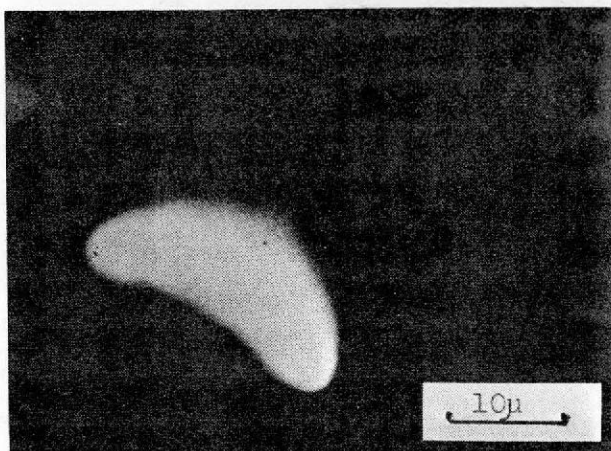
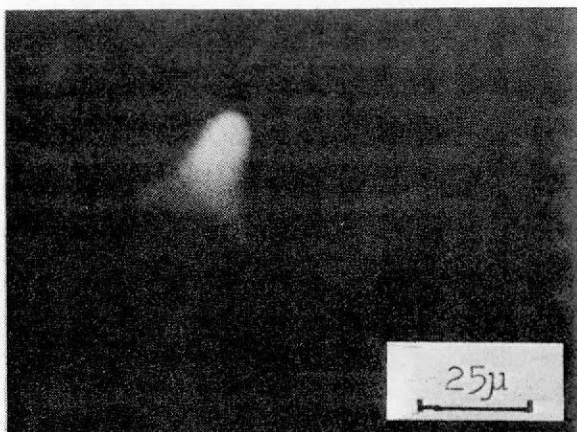


Fig. 5-4 Sirtlエッチのほどこされていない試料の
Stacking faultのEBIC像

Dislocationは点欠陥と相互に作用した不純物原子あるいは“Vacancy”や格子間原子がこのPartial Dislocationに偏析しやすく、ひいては、キャリアの再結合を増加することになる。このことから、Fig. 5-4にみられる起電流の減少は、“Stair-rod”近傍で、一次入射電子により生成した電子-正孔対の再結合が特に増加しているのではないかという仮定は容易にできる。このような現象を考察するため、次節においてまずStacking faultsの物理的性質を簡単に述べておく。

5-2-2 Stacking faultsの物理的性質

Stacking faultsは、エピタキシャル層内でよくみられる結晶欠陥の一種で、これまで、位相差顕微鏡による観察や、Sirtlエッチを行った上での光学顕微鏡観察で十分研究されてきている。Stacking faultsは、エピタキシャル成長層と基板の界面より発生していることが多く、その発生原因としては前述のごとくサブストレート表面での酸化物の残渣、ドーパントである不純物原子、“Vacancy”や、格子間原子の凝集、基板表面の汚染等が考えられる。Stacking faultは、“Twin”の薄層であり、正規格子から2層分ぬいた形に対応する“Intrinsic”なものと、正規格子に2層分挿入した形に対応する、“Extrinsic”な、Stacking faultの2種類が考えられる。Stacking faultは、面欠陥である故その終端は、一次元欠陥、即ち転位で終わっている。この転位は“Stair-rod Partial Dislocation”である。これは、(111)面に現れるとその形状は、正三角で、(100)面では正方形となる。

Burgers Vectorは $\frac{a}{6}\langle 110 \rangle$ である。 $\frac{a}{6}\langle 112 \rangle$ のBurgers VectorをもつV形や棒状のものもありこれは、“Heindenreich Shockley Partial Dislocation”と呼ばれる。本論文で述べるのは、前者の正三角形のStacking faultで(111)面の基板上にその界面よりエピタキシャル層内に発生したStacking faultである。(111)面方向に発生したStacking faultは、(111)面上 $\langle 110 \rangle$ 方向と平行にのびる3つの“Stair-rod Partial Dislocation”より成る正四面体構造となる。前述のごとく転位は点欠陥(不純物原子、Vacancy、置換原子)と相互作用し、それに要するエネルギーは、“Static Stress Field”になす仕事量に等しく、Dislocation Coreを囲む円筒の半径は、 r から $r(1+\epsilon)$ に変化する(ϵ は、ディメンジョンのない係数)この相互作用エネルギーが負であると、点欠陥と転位間に働く力は、引力である。さらに不純物原子と転位間に働く力や合金原子と転位間に働く力は、転位が2つの“Partial Dislocation”に分離すると、Stacking faultと密接な関係があることが、Suzuki⁽⁸⁹⁾⁽⁹⁰⁾によってみつげられた。PN接合がSiエピタキシャル層内に形成され“Stair-rod Partial Dislocation”が逆方向に電圧印加されると、その転位の部分に“Micro-Plasma Breakdown”が観察され

る。⁽⁹¹⁾一般にこのPlasma Spotは、三角形の頂点か、辺上にみられる。これらのPlasma Spotは、電子顕微鏡で観察される数個の接近した転位と、よく対応している。しかし、この「Micro-Plasma」は、Stair-rod Partial Dislocation が在るからといって必ず観察されるというわけでもないし、必ず、三角形のところにみられる、というわけでもない。この事実からStair-rod Partial Dislocationが、Micro-Plasma の直接原因でないことがわかる。Stair-rod Partial Dislocationは、不純物原子等の偏析の核のような働きをし、その結果としてMicro-Plasmaが ひきおこされるものと考えられる。

5-2-3 内部起電流モード像のコントラストの理論的考察

ここでEBIC像に見られるコントラストについて、そのメカニズムの簡単なモデルをたてて考察を加えてみる。EBICモードで、コントラストが出来る理由は、次の3つの過程が考えられる。すなわち、キャリアの生成、拡散、捕獲である。これら3つの過程を次のように単純化して考えてみる。

- (i) 一次入射電子のエネルギー損失の最も多い点で、全てのキャリアが生成されると仮定する。Si 内での生成キャリアの拡散長は一次入射電子のRange よりも十分長いので、この仮定は妥当であろう。エネルギー損失の最も多い点までの深さ Z_m は、第3章で述べたごとく「Depth-dose function」で直接与えられるが、ここではKanaya-Okayama⁽⁹²⁾による次のような理論式を用いることにする。

$$Z_m = \frac{R(1+2\gamma-0.21\gamma^2)}{2(1+\gamma)^2}$$

$$R\rho = \frac{2.76 \times 10^{-7} A \cdot E_0^{5/3}}{Z^{1/2}}$$

$$\gamma = 0.187 \times Z^{2/3}$$

ここに Z は原子番号、 E_0 は加速エネルギー(eV)、 A は原子量、 R は電子の飛程(μm)である。

- (ii) 生成されたキャリアは、生成された点から拡散長だけ全ての方向に均等に真つぐ拡散すると仮定する。そこでPN接合に到達したキャリアだけが、EBICの信号に寄与するものとする。
- (iii) Fig. 5-5に概略図を示すように3つの Stair-rod Partial Dislocationの周りには半径 r の円筒を仮定し、その領域内をキャリアの捕獲領域とする。一次入射電子により生成されたキャリアは、これらの円筒の捕獲領域を通過すれば全て捕獲されるものとする。

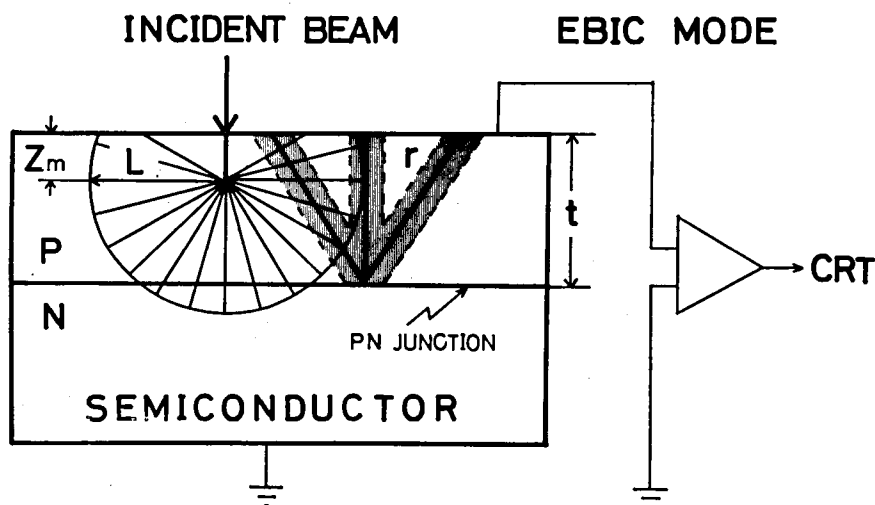
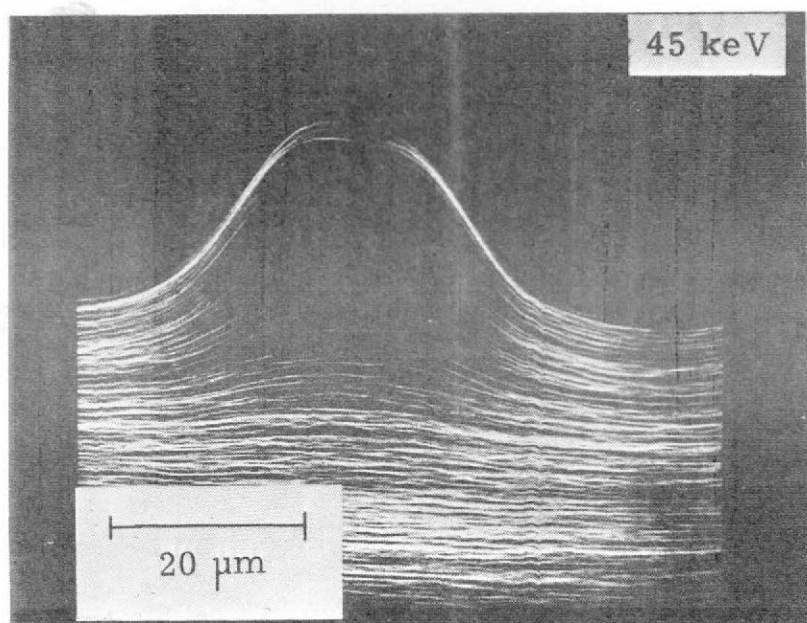


Fig. 5-5 コントラスト、メカニズムの計算モデルの概略図

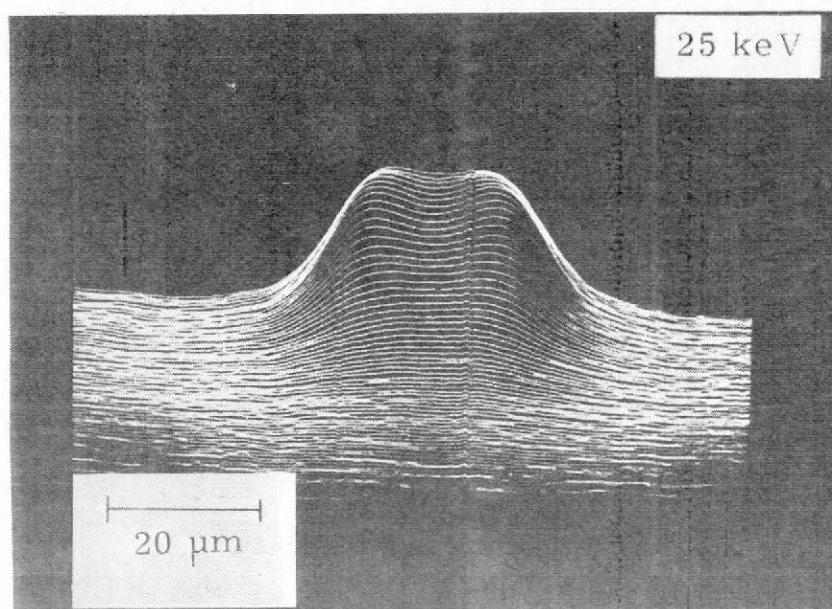
これらの仮定のもとに Stacking fault の EBIC 像のコントラストの相対的な変化を理論的に計算した。計算に際しエピタキシャル層の厚み t と拡散長 L 、それから、捕獲領域の円筒の半径 r が必要であるが、エピタキシャル層の厚みは、Stacking fault の表面に現われた正三角形の一边より幾何学的に算出できる。また、拡散長 L は、温度とドーブされた不純物の濃度の関数として理論的に与えられるが、Recovery time の測定より容易に実測されるので L は実測値を用いた。捕獲領域の半径 r は、今のところ実験的にも理論的にも知られていないので、以下の計算では r の値をパラメータとして扱い計算を行った。

その結果を以下に示す。

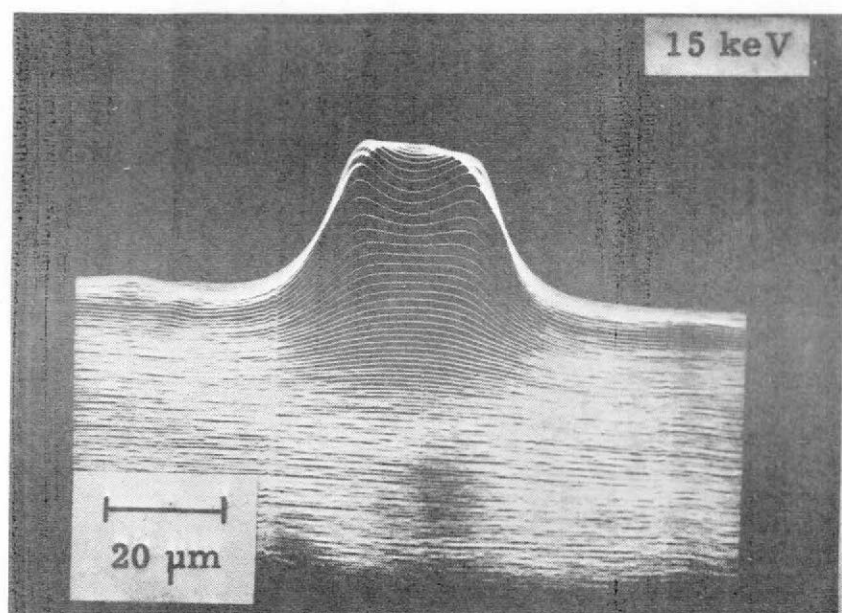
Fig. 5-6(a)～Fig. 5-6(c)に、Stacking fault の EBIC 像を Y 方向偏向変調表示した写真を示す。これらの写真にみられる像は、ブラウン管の垂直偏向コイルに EBIC 信号の大きさに応じて振巾変調をかけて得たものである。サンプルとした Si のエピタキシャル層の厚みは、 $20\mu\text{m}$ であり、また一次入射電子のエネルギー E_0 はそれぞれ 45, 25, 15 KeV である。Fig. 5-6(a)～Fig. 5-6(c)を比較してみると、加速エネルギーが 30 KeV 以下では、Stacking fault の 3 つの頂点部分で起電流の減少がみられ、30 KeV 以上では、おもに Stacking fault の中心部分で起電流の減少がみられる。このように、加速電圧を変化させるだけで EBIC 像の形状が変化する原因は何かということを知るために、前述の計算モデルによって Stacking fault の EBIC コントラストの計算を行った。計算に際しては、エピタキシャル層の厚



(a)

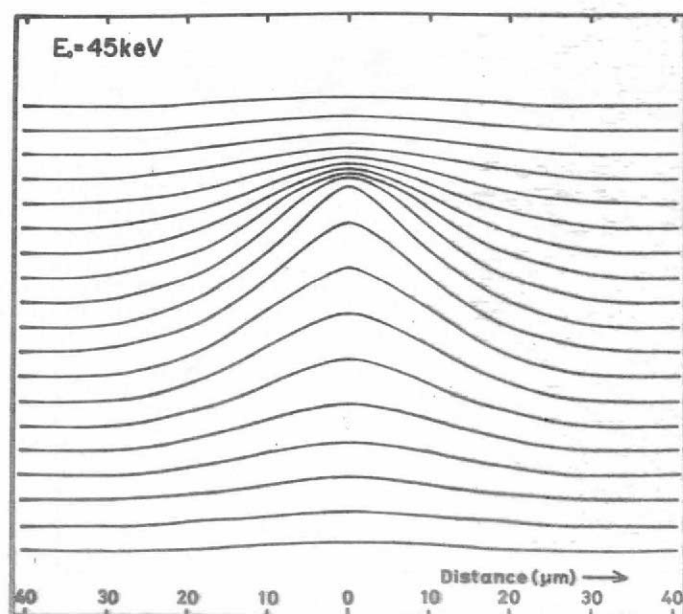


(b)

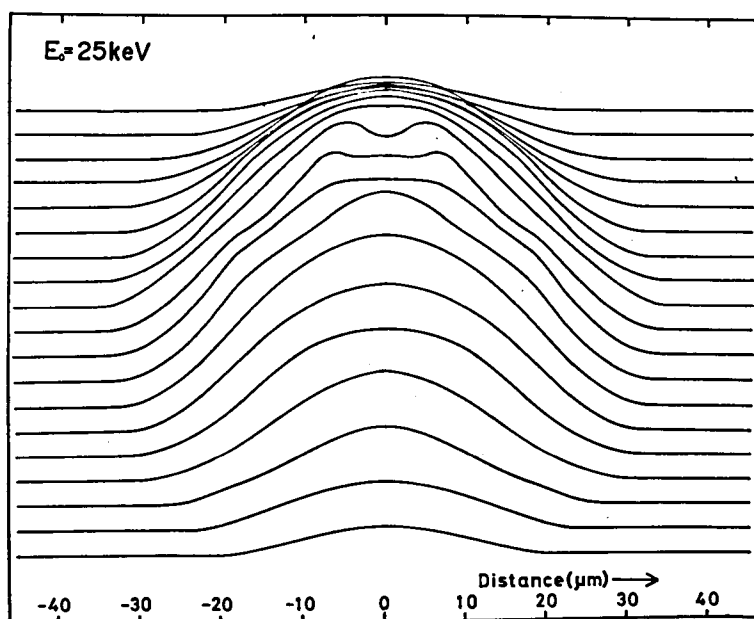


(c)

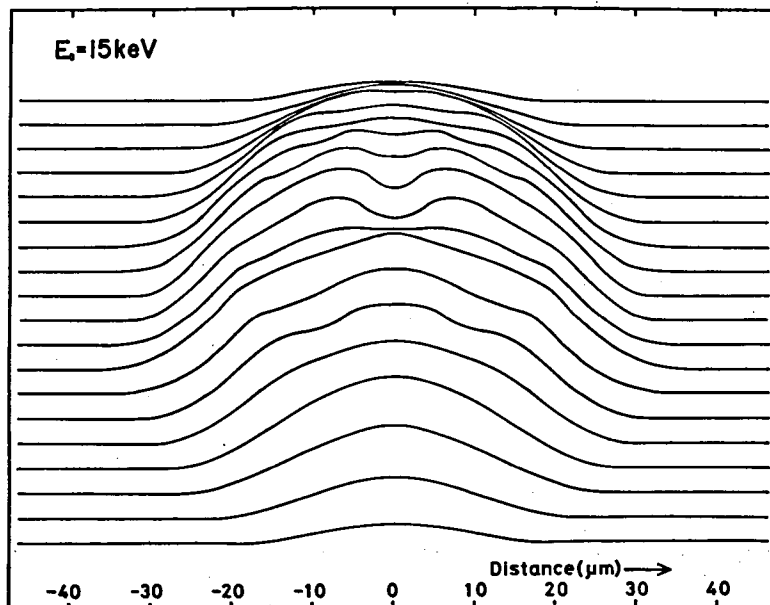
Fig. 5-6 Stacking faultのEBIC像のY方向偏向変調像



(a)



(b)



(c)

Fig. 5-7 計算によって得られたStacking faultのEBICコントラストのY方向偏向変調と同一様式図

みは $20\mu\text{m}$ 、少数キャリアの拡散長は $30\mu\text{m}$ と設定した。これらの値は、Fig. 5-6 の結果を得た試料からの実測値にほぼ一致させて選ばれたものである。捕獲領域の円筒の半径 r については実測値がないので $5\mu\text{m}$ と仮定した。これらの値を用いて前述の計算モデルによって計算した Stacking fault のコントラストを、Y 方向偏向変調と同じ様式で Fig. 5-7(a)~(c) に示す。この計算に用いたモデルが非常に単純化されたものであるにもかかわらず、Fig. 5-6(a)~(c) の実験結果と、Fig. 5-7(a)~(c) の計算結果とは定性的にはかなり良く一致していると思われる。特に重要な点としては、実験値にみられた加速電圧変化に対応した EBIC 像の形状変化と同じ傾向が、計算値のほうにも現れていることである。従って、Fig. 5-6(a)~(c) にみられたような、加速エネルギーの変化による EBIC 像の形状の変化は、一次入射電子の侵入深さの相違によるものと結論される。なぜなら、ここで用いた計算モデルにおいて加速電圧の変化と共にかわれる量は、侵入深さだけであるからである。

以上のように、ここで得た計算結果が実験結果をうまく説明することから、計算にあたって用いたモデルは、一次近似としては、Stacking faults の EBIC コントラストのメカニズムをかなり正確に描写し得ているものと考えられる。すなわち、Stacking faults の EBIC 像にみられるコントラストは、Stacking fault の三つの “Stair-rod Partial Dislocation” (Fig. 5-8 参照) に析出した重金属等の不純物原子が、ある大きさ (r) をもったキャリアの捕獲領域として働き、その領域でのキャリアの再結合を強めることによって与えられると考えられる。

EBIC IMAGE OF A STACKING FAULT

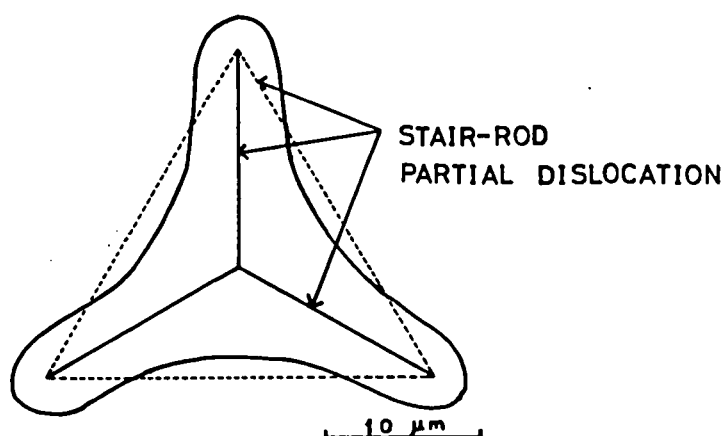


Fig. 5-8 Stacking fault の “Stair-rod Partial Dislocation” の略図

上述のごとく“Stair-rod Partial Dislocation”は、SiO₂と同様に、偏析の核中心としてふるまうことは、すでに知られておりStacking Faultの“Stair-rod Partial Dislocation”も重金属等の偏析の核になり易いと考えられる。このような重金属の偏析によってStacking faultのたくさん含まれたダイオードの逆方向特性は、“Soft”になりやすい。一般に重金属の偏析で逆方向特性が、“Soft”になることがSuzuki 等により報告されている。本実験では、エピタキシャル層をNあるいはP導電型にするために、各々リン(P)とボロン(B)がドーピングされているが、そのドーパントであるリン(P)とボロン(B)のStacking faultsへの析出を島津製EMX-SM型、EPMAで観察した。この観察で不純物を定量分析するにはEPMAの分析感度とプローブ径から決まる分解能の点でかなり高濃度で大きな形状のStacking faultが必要であったので、その試料は次のように準備した。エピタキシャル層のドーピング濃度はリン(P) 5×10^{18} atoms/cm³で、その厚みは55 μ mである。N型Siの少数キャリアである正孔の拡散長は、室温では約10~15 μ mである。PN接合は、表面より約58 μ mの深さのところにあるため、一次入射電子により生成された少数キャリアは、たとえそれが50KeVの一次入射電子の飛程(~15 μ m)の最深部で励起されたとしても、とうてい接合には到達し得ない。そこでStacking faultの位置をみつめるためにEBIC像は使えずエピタキシャル層の表面に軽くSirtlエッチ(約10秒)をほどこして、SE像で位置を確認した。

Table 5-2 Stacking faultとバックグラウンドのリン(P)の特性X線強度

Measured point	Stair-rod partial dislocation	Matrix	Outside of specimen
PK _α counts/10 sec.	989 - 1053 (av. 1021)	962 - 1014 (av. 988)	349 - 397 (av. 366)

特性X線の測定条件は、加速エネルギー25KeV、ビーム電流 1×10^{-8} A、ビームの直径は1 μ mである。Table 5-2に“Stair-rod Partial Dislocation”部分とバックグラウンドにおけるリン(P)の特性X線の強さを示す。これらのデータより、“Stair-rod Partial Dislocation”の部分にリン(P)が析出していることが分かるが、より明確にするためには、マイクロオージェやIMAで分析を行う必要がある。

本節では、これまでに述べたごとくSEMによるSiエピタキシャル層内のStacking fault正四面体の観察と、Stacking faultの“Stair-rod Partial Dislocation”をキャリアの捕獲領域と仮定した計算モデルによるコントラスト・メカニズムの解析を行った。これらの実測データと計算結果より次のようなことが結論としていえる。

(i) 一次入射電子により生成された起電流は、主にStacking fault正四面体の“Stair-

rod Partial Dislocation”の部分で減少する。

- (ii) 起電流の減少は、“Partial Dislocation”での不純物の偏析によると思われるが、前述のEPMAの結果からではStacking fault正四面体の“Stair-rod Partial Dislocation”での不純物原子の偏析を確認することは、不十分であるため、今後のマイクロオージェやIMAの分析結果を待たなければならない。
- (iii) Stacking fault正四面体のEBIC像のコントラストは一次入射電子の加速エネルギーにより変化する。
- (iv) コントラスト、メカニズムの解析は、簡単なモデルで行ったが、この計算結果は、Stacking fault正四面体の起電流プロファイルをうまく説明している。
- (v) (iii)に述べたEBIC像の変化が、一次入射電子の侵入深さの相違によっておこることを、上記計算モデルによってうまく説明することができた。

5-3 Stacking faultsと半導体素子の電気特性との関係

Siのエピタキシャル成長時や、Siウェハの酸化工程中に誘引されるStacking faultsに関しては、多くの研究報告がある。特に、Stacking faultsとダイオードの電気特性に関しては、C. J. Varker 等は、ボロン(B)の不純物拡散で P^+-N ダイオードを形成し、 0.3 V で $0.01 \sim 1.0\ \mu\text{A}/\text{cm}^2$ 程度の逆電流が増加することを報告している。この逆電流の増加は、Stacking faultsがボロン(B)でDecorateされるためであるとしている。著者はここでStacking faultsの多いSiエピタキシャルウェハと、ほとんどStacking faultsの無いウェハをStarting materialとして、高耐圧パワー・トランジスタを製作しStacking faultsの多少がパワー・トランジスタの種々の電気特性におよぼす影響を考察した。

Stacking faultsの生成メカニズム、欠陥構造に関しては、(5-2)節で簡単に述べた。本節では、Stacking faultsがトランジスタの諸電気特性におよぼす影響について述べる。

5-3-1 試料の作製

FZ、N型、 $50\ \Omega\text{-cm}$ 厚さ $210\ \mu\text{m}$ のSiウェハに、表面不純物濃度 $2 \times 10^{21}\ \text{atoms}/\text{cm}^3$ のリン(P)を $140\ \mu\text{m}$ 拡散したSiウェハをコレクタ領域とし、拡散されていない面($50\ \Omega\text{-cm}$, $70\ \mu\text{m}$)上に、P型、ベース領域をエピタキシャル成長により形成する。このエピタキシャルでベース領域を形成する時に、全くStacking faultsが形成されないウェハと意識的に $10^4/\text{cm}^2$ 位の密度でStacking faultsを導入したウェハの2種類のウェハを製作した。ベース領域であるP型エピタキシャル層の不純物濃度と厚みはコレクタ・ベースの逆耐圧VCBO、コレ

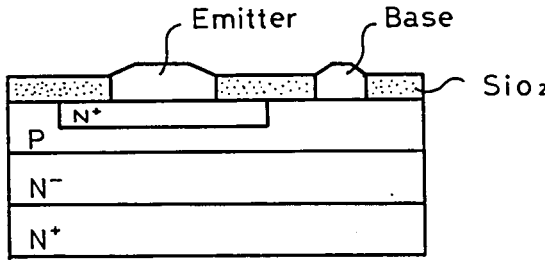
クタ・エミッタの逆耐圧 V_{CEO} ，電流増巾率 h_{FE} ，大コレクタ電流領域での h_{FE} のリニアリティ等を考慮して設計した。エピタキシャル層の不純物濃度は、 $6 \times 10^{17} \text{ atoms/cm}^3$ ，ドーパントはボロン (B) で、厚みは $23 \mu\text{m}$ である。続いて、プレーナ方式で酸化膜 SiO_2 をマスクにしてエミッタ領域をリン (P) 拡散で形成する。エミッタ・ベース・コレクタの各電極を多層蒸着膜 [チタン (Ti)，ニッケル (Ni)] で形成し、さらにリード線の付着を良くするためその最表面に半田 (Pb/Sn/In) を蒸着した。この状態でエミッタ・ベース間の逆耐圧 V_{EBO} を測定した。次に、ウェハ状態から各ダイスを切り出し、逆耐圧を増加させるためにベース・コレクタの PN 接合が露出している側面を化学エッチング液 (CP-4) でエッチングして、側面にベベルをつける。4mm 角のダイスとなった状態で、ベース・コレクタ間の逆耐圧 V_{CBO} を測定した。しかる後、ダイスを TO-3 基板に石付けし、コレクタを基板に、ダイスのエミッタ及びベース電極を TO-3 の外部取り出し電極にそれぞれ接続した。このようにして完成されたトランジスタの諸電気特性が、Stacking faults の多いものとほとんど無いものとで、どの程度変わるかを測定した。上述の工程の簡単なフロー・とダイス断面を Fig. 5-9 に示す。

N ⁻	sub,
N ⁺	diff,

a

P	epi,
N ⁻	sub,
N ⁺	diff,

b



c

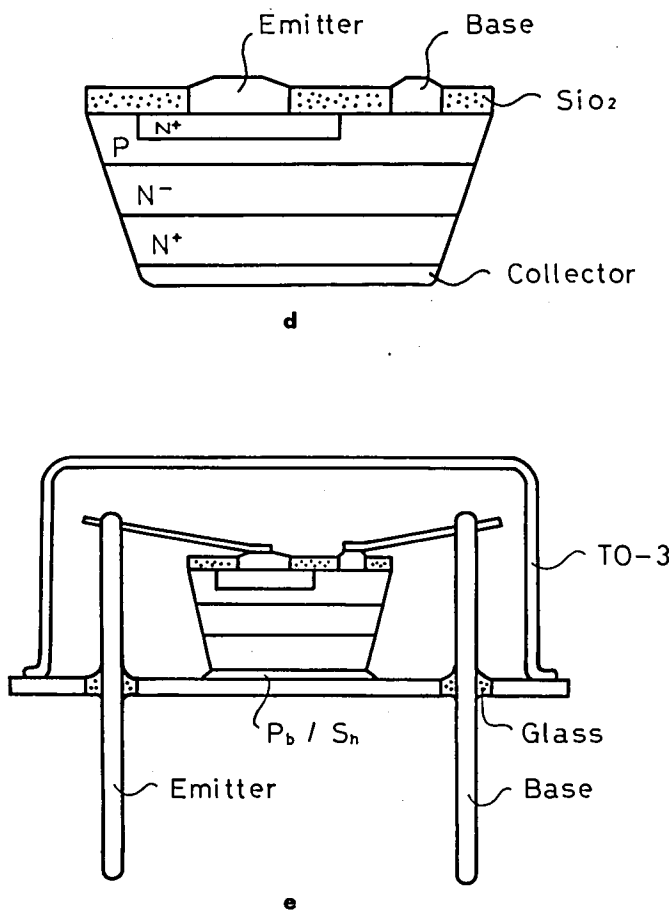


Fig. 5-9 試料の簡単なフローと断面図

- (a) ; N^+ 拡散された N^- Sub ウエハ
- (b) ; P型エピタキシャル層によりベース形成
- (c) ; N^+ 型エミッタとエミッタ・ベース電極形成
- (d) ; ダイ完成
- (e) ; トランジスタ完成

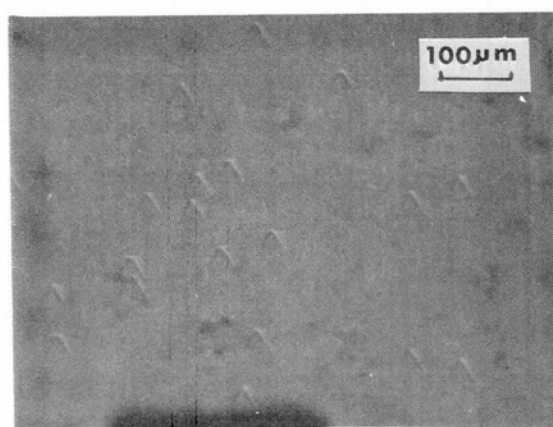
5-3-2 測定結果

(a) Stacking faults の数の測定

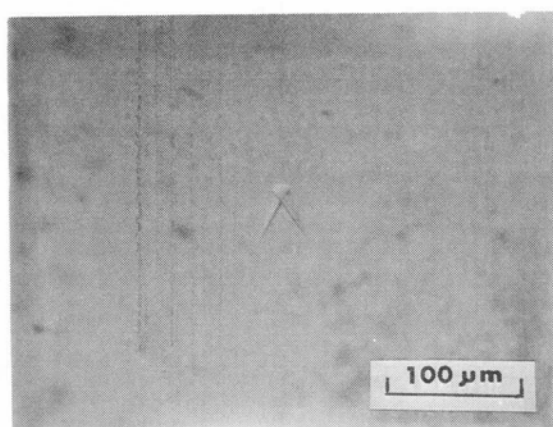
Starting materialであるSiエピタキシャルウェハ中のStacking faults の密度を測定することはSEMによっても行えるが、電子ビームを照射すると、表面の状態が変化することが考えられるので、微分干渉顕微鏡で数の測定を行った。その結果をTable 5-3 に示す。

Table 5-3 A, B両グループのStacking faults の数
(微分干渉顕微鏡による)

Group	Wafer No	The Number of S.F /cm ²
A	A ₁	1.78×10^4
	A ₂	2.14×10^4
	A ₃	1.60×10^4
B	B ₁	0
	B ₂	2
	B ₃	10



(a) ; Aグループ



(b) ; Bグループ

Fig. 5-10 Starting material の表面に見られる Stacking faults の微分干渉顕微鏡像

Stacking faultsの数の多いグループをA(A_1, A_2, A_3), 少ないグループをB(B_1, B_2, B_3)とする。各グループは3ウェハより構成されている。Aグループの代表的な微分干渉顕微鏡像をFig. 5-10(a)に、Bグループは同じく(b)に示す。

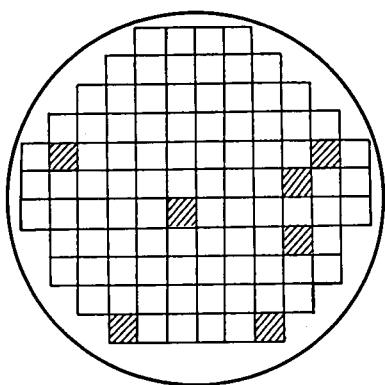
(b) ウェハでの V_{EBO} 測定

100 μ A, 6Vの測定条件で、 V_{EBO} テスターでエミッター・ベース逆耐圧 V_{EBO} を測定し、規格外の素子を不良としその不良内容を光学顕微鏡で観測して明らかに原因の判るダイスを除いた。明らかな不良原因とはエミッタとベース電極半田のブリッジやエミッタ選択拡散時に形成されたパターンの一部が不完全で一部がベース領域のままエミッタ電極が接続されたものである。

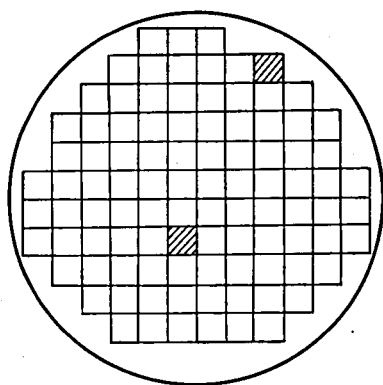
上記以外で光学顕微鏡では不良と判明しがたい V_{EBO} 不良ダイスのウェハ内の不良分布をFig 5-11に示す。この分布図より明かなように、 A_2 ウェハに極端に原因不明の不良が多い。また、これら不良部分はどのウェハもウェハ全面にわたっていることがわかる。次に、これらの不良ダイスをSEMで観察した。 A_2 ウェハ内の原因不明の不良ダイスのEBIC像をFig. 5-12(a)(b)に示す。このEBIC像は、エミッタ・ベース接合間のエミッタより信号を取り出したEBIC像で、ビーム電流は 10^{-11} A (SEMの標準条件)で、エミッタ・ベースのPN接合の様子が観察されている。Fig. 5-12(c)に示すように縦方向に接合があるところで信号が強くなり、PN接合が均一にできている場合はこの信号も均一となるはずであるがこのダイスでは、Fig. 5-12の(b)のように、非常に不均一な信号となっている。所々PN接合部であるにもかかわらず、信号が無いところがある。これら信号の強弱は、試料表面のTopographyにも左右されるが、EBIC像の場合、PN接合近傍で一次入射電子により生成された電子-正孔対の量および、Recombination rateに大きく影響されるため信号の強弱は、PN接合近傍にRecombination rateを左右するものがあると考えてよい。そこで、この様子をより明解に観察するために、ビーム電流を 10^{-8} Aと大きくし、第6章で述べるCharging effectを利用し、表面近傍の様子を強調したEBIC像をFig. 5-13(a)に、その微分干渉顕微鏡像を(b)に示す。高濃度のリン(P)を拡散すると、Stacking faultsとスリップラインが重なり、Stacking faultsを確認することは困難であるが、(b)図より明かなようにStacking faultsはその部分にある。ここまでの実験では、Stacking faultsと V_{EBO} 不良を1対1に対応させることは困難である。しかし、Fig. 5-11よりStacking faultsを多く含む素子の V_{EBO} は、良くないということは出来る。

(c) ダイスでの V_{CBO} 測定

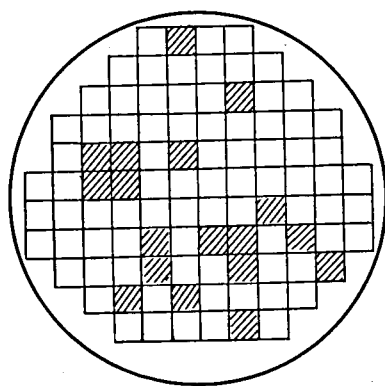
ダイスのままベース・コレクタのPN接合が露出した状態で、乾燥窒素ガス雰囲気中、カーボトレーサでベース・コレクタの逆耐圧、 V_{CBO} の測定を行った。測定条件は、 $I_{CBO} = 100\mu$ A である。A・B各グループの V_{CBO} の分布をFig. 5-14(a)(b)に示す。これらのウェハは同一の比



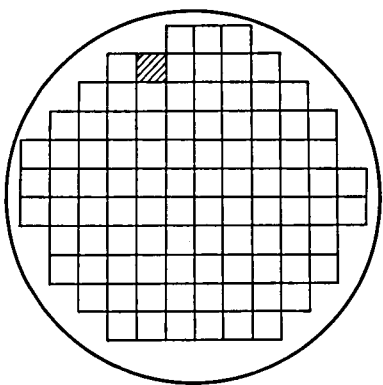
A A₁



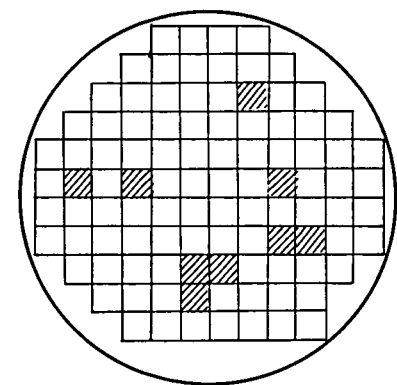
B B₁



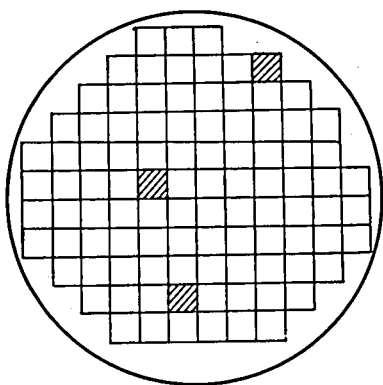
A₂



B₂

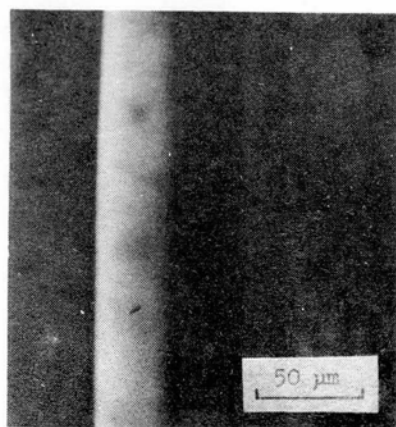


A₃

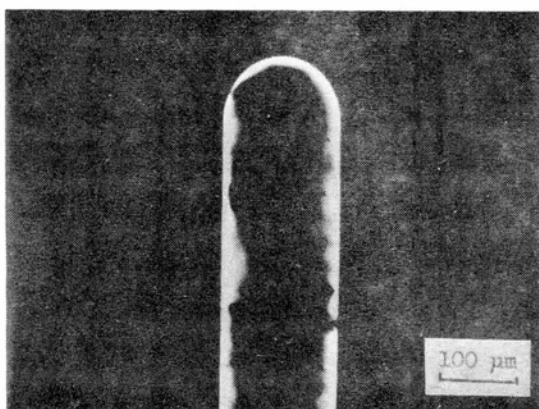


B₃

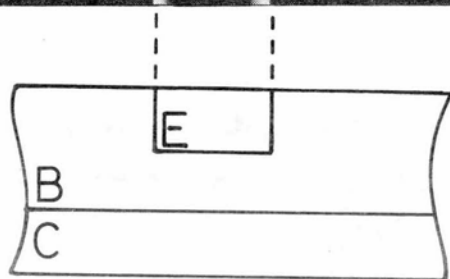
Fig. 5-11 Vebo 不良分布図



a



b



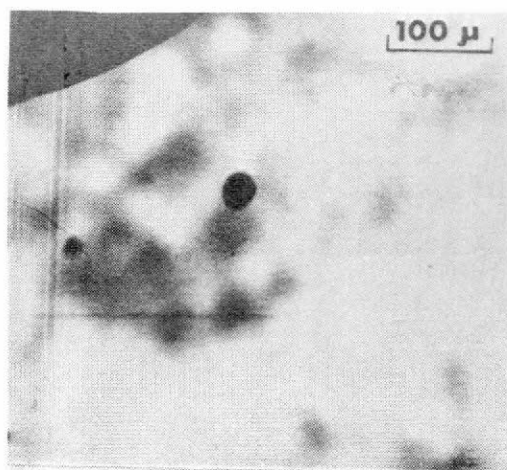
c

Fig. 5-12 エミッタ領域のEBIC像 (10^{-11} A)

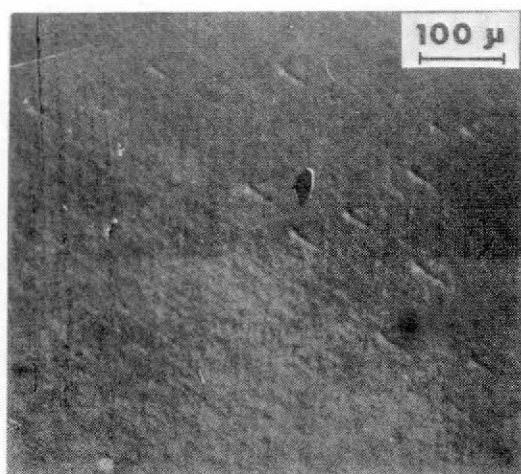
(a) ; PN接合部

(b) ; エミッタ・フィンガー

(c) ; 試料断面図



(a) EBIC 像 (10^{-8} A)



(b) 微分干渉顕微鏡像

Fig. 5-13 エミッタ領域のEBIC像と微分干渉顕微鏡像

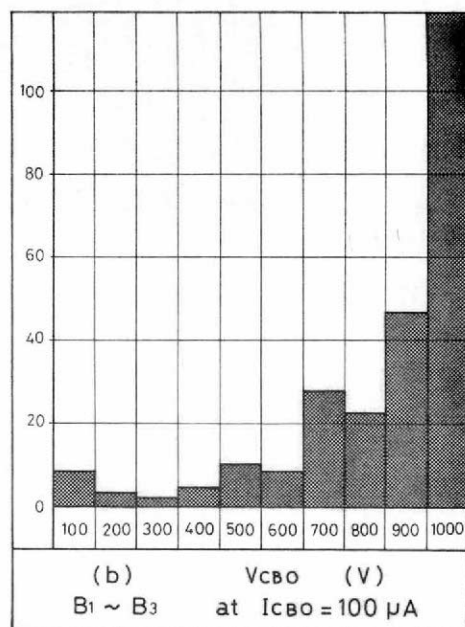
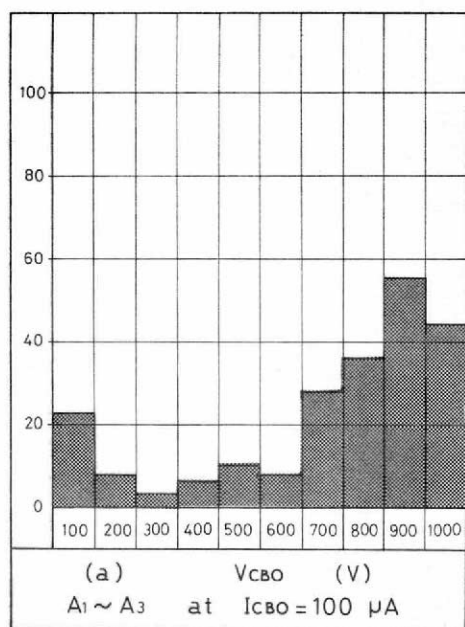


Fig. 5-14 V_{CBO} の分布図

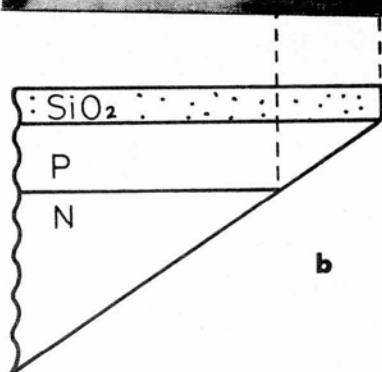
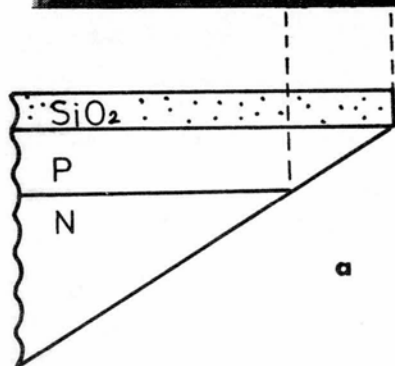
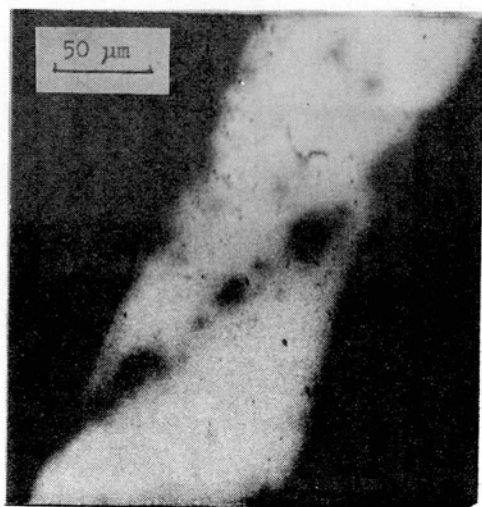
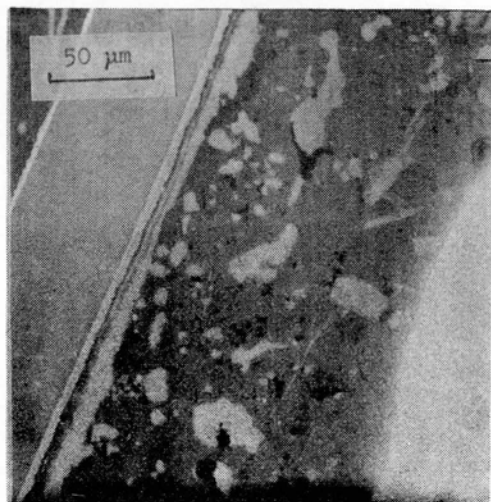


Fig. 5-15 ベース領域のSE像とEBIC像

(a); SE像

(b); EBIC像

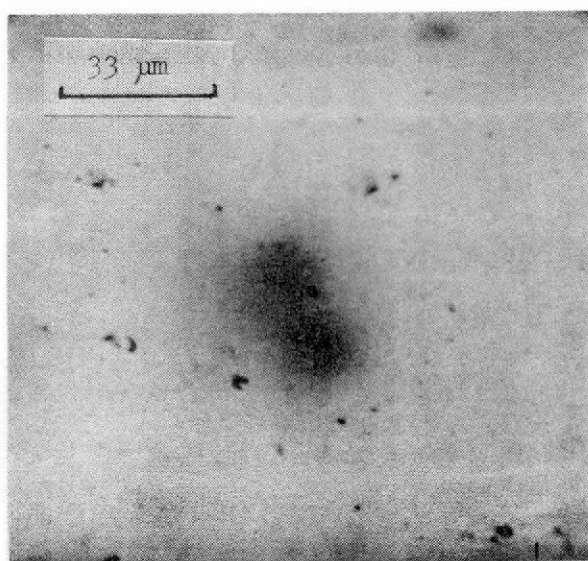
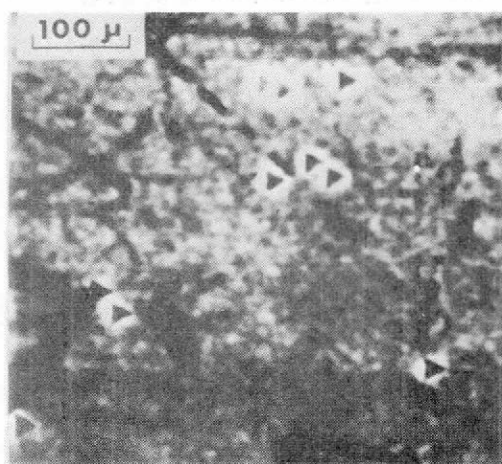


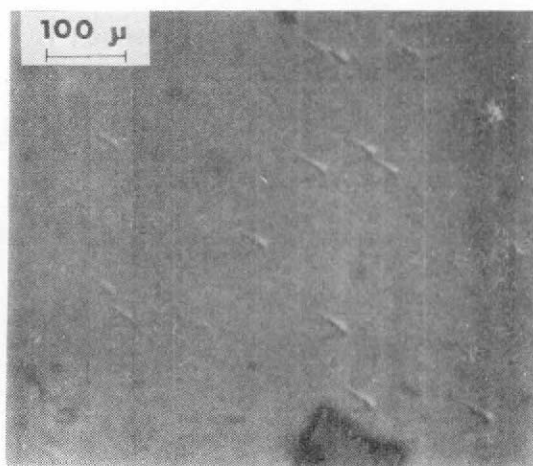
Fig. 5-16 ベース領域の Stacking fault の EBIC 像 (10^{-11} A)

抵抗を用いているので、当然よく似た分布をするはずであるが、Aグループ(a)とBグループ(b)では明らかに分布が異なり、Bグループの方が高耐圧側に分布が寄っている。これらの内、極端に逆耐圧が低く200V前後のダイス(外観上何ら異常な部分がない)をSEMで観察した。

$V_{CBO} = 200V$ (at $I_{CBO} = 100\mu A$) のダイスをSEMで観察すると、Fig. 5-15(a)のSE像と、(b)のエミッタとベースをShortし、ベース・コレクタ間のEBIC像とに観られるようにダイス側面のベース・コレクタ接合に多数の起電流吸収部分が見られる。これらの一つを拡大してみると、Fig. 5-16のようになり、(5-2)節に述べた Stacking faults の EBIC 像とよく似た像が観察される。EBIC像よりわかるように、Stacking fault の2つの Stair-rod partial Dislocation の位置で起電流の吸収が大きくみられる。が、 V_{CBO} はPN接合全面に亘る積分値としての特性であって Stacking faults との一对一の対応を説明するのは困難である。そこで、 V_{EBO} 不良の観察の場合と同様に Charging effect を利用した EBIC 像を Fig. 5-17(a)に、微分干渉顕微鏡像を(b)に示す。(a)と(b)においては、確かに一部の Stacking faults は一对一の対応がでているが、(b)の微分干渉顕微鏡で観察されて、(a)に観察されない Stacking faults も存在する。しかし、この章では Stacking faults と電気特性の関係を述べるのが主旨であるので、この現象に関しては、次節で詳しく述べることにして、前節で述べたように電氣的に活性な Stacking faults とそうでないものがあり、電氣的に活性なものが、SEMでもみられるということになる。すなわちPN



(a) ; EBIC 像 (10^{-8} A)



(b) ; 微分干渉顕微鏡像

Fig. 5-17 ベース領域の EBIC 像と微分干渉顕微鏡像

接合近傍の電氣的活性な Stacking faults は Recombination rate を変化させていることがわかる。が、 V_{CBO} の Breakdown 特性と Stacking faults の一対一の対応をつけることは困難である。しかし、本実験でもわかるように、Stacking faults を多く含むダイスの V_{EBO} の場合と同様に統計的に悪いということがいえる。

(d) トランジスタ完成後の電気特性

本節(b)(c)で V_{EBO} , 6V (at $100\mu A$) 以上、 V_{CBO} , 400V (at $100\mu A$) 以上のダイスのみ TO-3 外装に組立を行った。組立は、水素炉で石付けとリード付けを行い、Fig. 5-9 (e) に示すように気密封止した。気密内雰囲気は、窒素ガスである。この状態で再度 V_{EBO} , V_{CBO} と V_{CEO} , I_{EBO} , I_{CBO} , I_{CEO} , h_{FE} の測定を室温 ($25^{\circ}C$) と一部高温 ($125^{\circ}C$) で行った。ウェハやダイスの状態では h_{FE} の測定や高温での Leakage current の測定が困難であるからである。

これらの分布をヒストグラムで Fig. 5-18~Fig 5-23 に示す。Fig. 5-18 は、 I_{CEO} , Fig. 5-19 は V_{CEO} の分布である。 I_{CEO} に関しては、B グループの方がいく分小さい方に分布しているが、 V_{CEO} 耐圧は余り有意差がない。Fig. 5-20, 21 に I_{CBO} と I_{EBO} の分布を示す。 I_{CBO} は当然のことであるが、 I_{CEO} と同様 B グループの方がいく分小さい方に分布がかたよっている。 I_{EBO} も同様なことがいえる。

これらは全てウェハ、ダイス状態で、 V_{EBO} と V_{CBO} のスクリーニングがされており、良品ばかりを組立たので、余り有意差が出ないのは当然であるが、B グループは、A グループに比較して

Leakage currentは、いく分小さい目に、耐圧はいく分高い目に分布しているといえる。Fig. 5-22にhFEの分布を示す。hFEの測定条件は、 $I_C = 100\text{mA}$, $V_{CE} = 10\text{V}$ である。これはほとんど有意差がない。これまでの測定は、室温(25°C)で行ったが、結晶欠陥は温度が高くなると電気特性におよぼす影響が大きいことが予想されるため、125°Cにおいて I_{CBO} を測定した。その分布をFig. 5-23に示す。この分布では、顕著な差は見られなかった。が、これだけのデータからStacking faultsと電気特性の関係が、高温において無いとはいいい切れない。

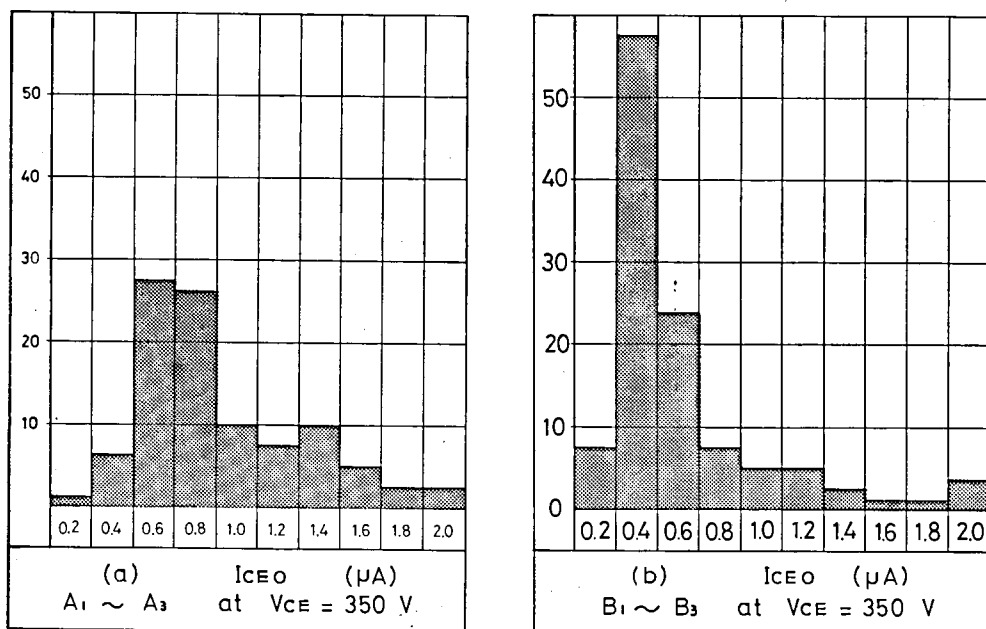


Fig. 5-18 I_{CEO} の分布図

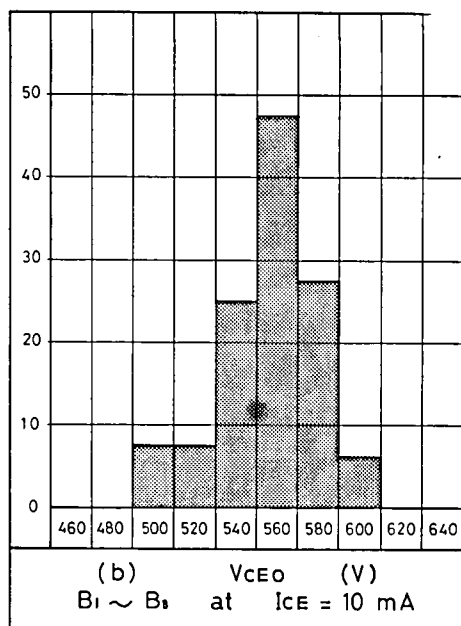
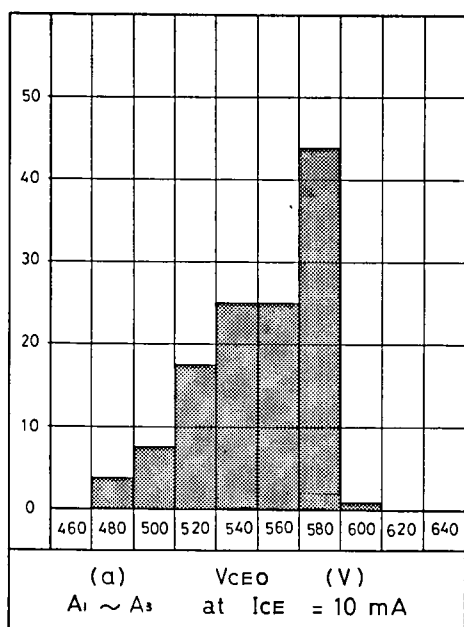


Fig. 5-19 V_{CEO} の分布図

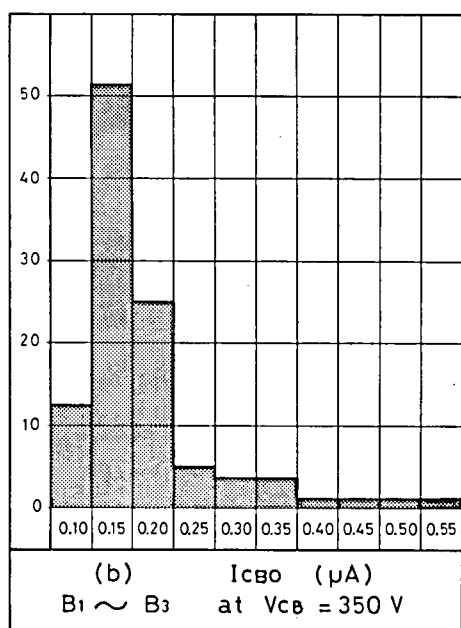
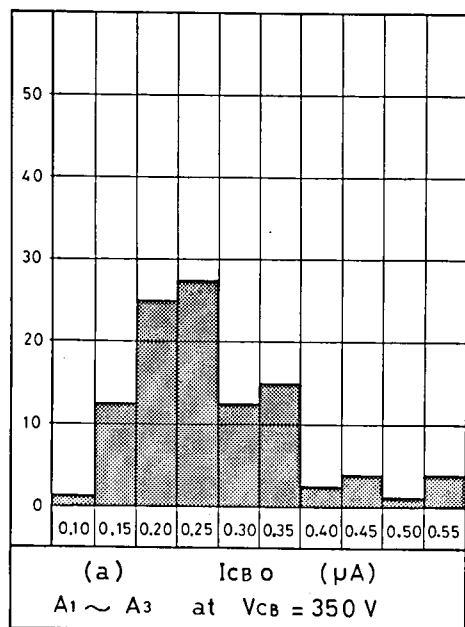


Fig. 5-20 I_{CBO} の分布図

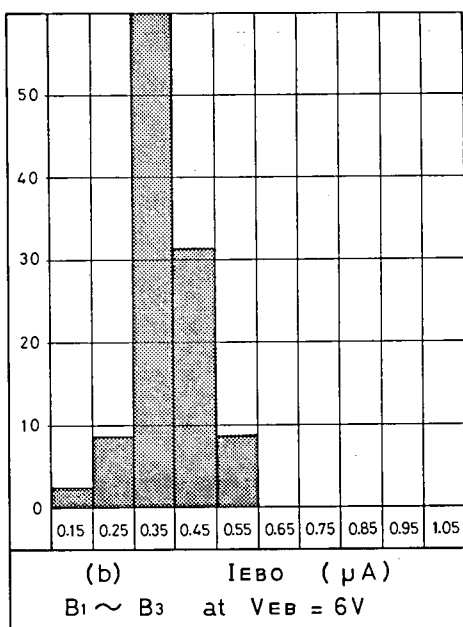
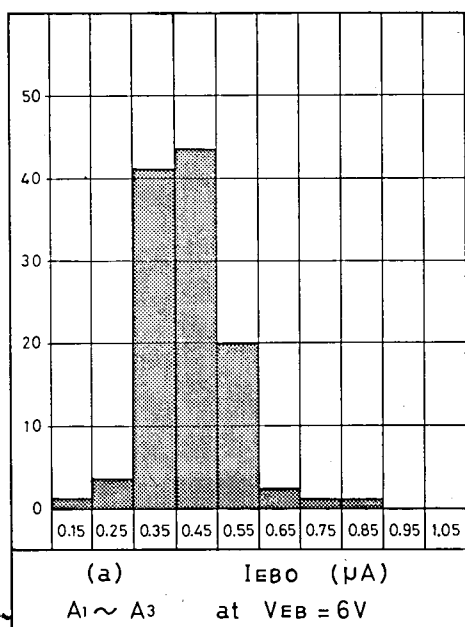


Fig. 5-21 I_{EBO} の分布図

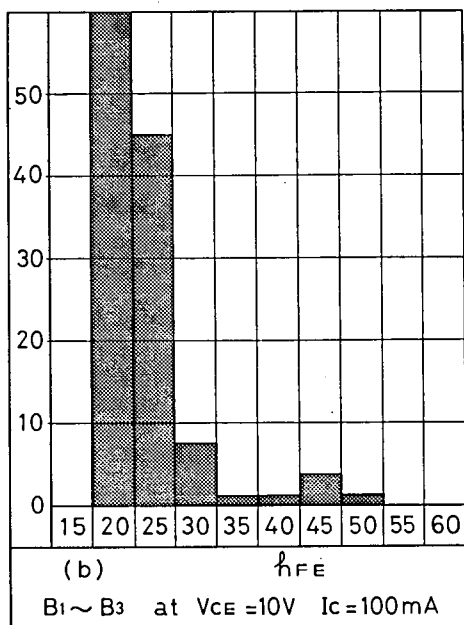
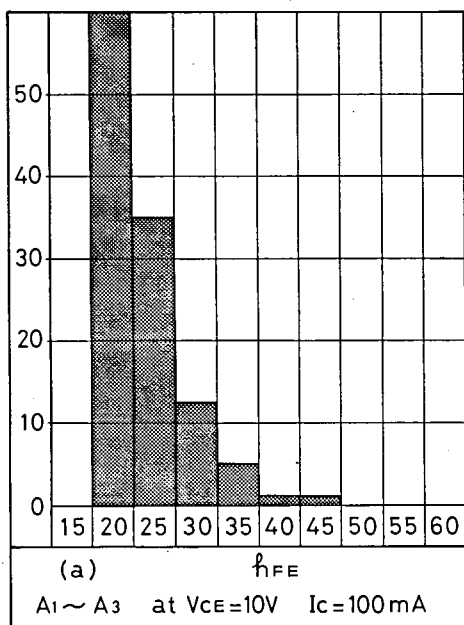


Fig. 5-22 h_{FE} の分布図

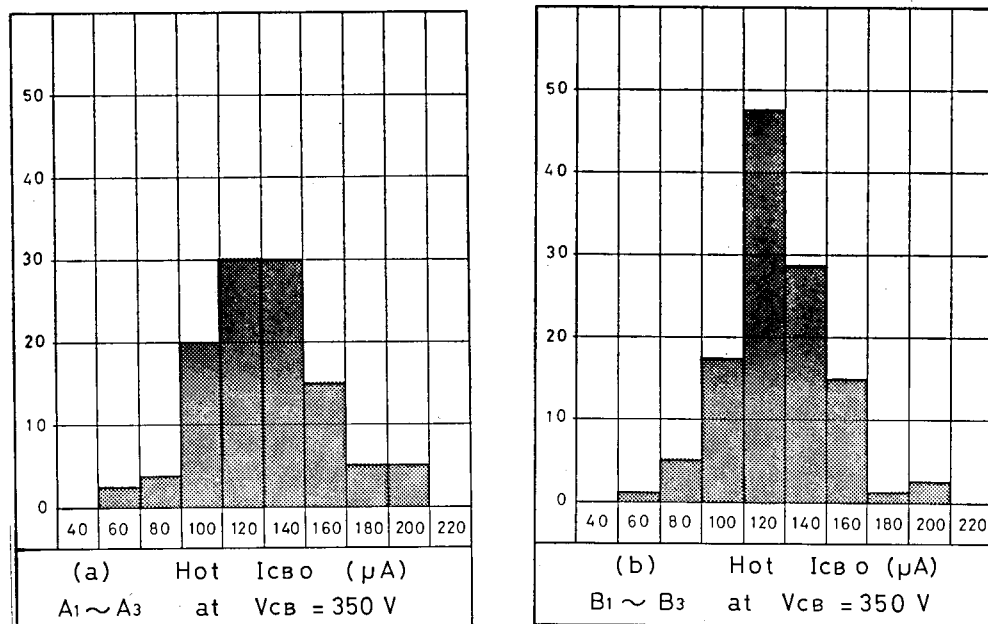


Fig. 5-23 hot I_{CBO} の分布図(125°C)

5-3-3 考 察

本節では、Stacking faultsとトランジスタの電気的特性との関係を統計的に考察を行った。Stacking faultsと不純物原子の関係については、(5-2)節で詳しく述べた。

トランジスタの製造工程の途中で測定した V_{EBO} 、 V_{CBO} とStacking faultsの関係は統計的にあるといえる。Stacking faultsの多いウェハ内の V_{EBO} 、 V_{CBO} 耐圧は低く特性曲線もSoftである。これはStacking faultsがPN接合部にひっかかり、そのStacking faultsに不純物原子がPrecipitateしたと考えると、この理由は容易に理解される。しかし、高濃度の不純物拡散後にStacking faultsを確認することは容易でなく、特にエミッタのような高濃度拡散後では、スリップラインとなり、Stacking faultsとの判別が困難である。EBIC像で推測はされるが、Stacking faults以外にもEBICの吸収が起こる欠陥や異常拡散が考えられるので、確認をする必要があるが、ダイスあるいは完成したトランジスタでは、全体のPN接合の積分として電気特性が測定されるため、一対一の対応をつけるのは非常に困難である。

電気特性が全て良品であるトランジスタを高温(125°C)で、 I_{CBO} 等の測定を行ったが、Stacking faultsとの関係はみられなかった。が、この問題は今後の研究結果を待たなければ

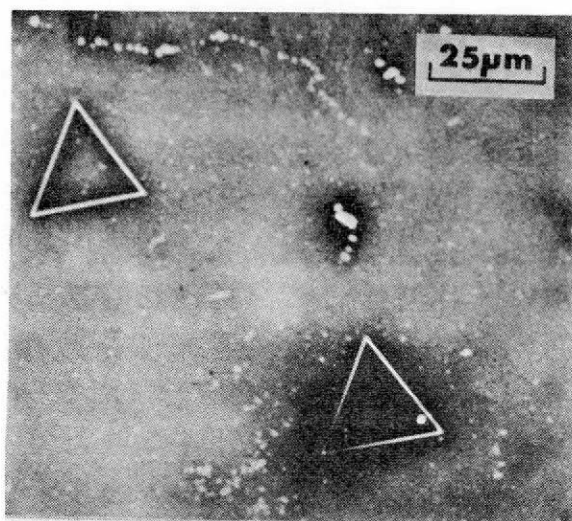


Fig. 5-24 Sirtl エッチ後のStacking faultのSE像とEBIC像の二重像

ならない。

良品として残ったダイスにもStacking faultsが多く含まれていることも事実である。が、特性不良のダイスを組み立てても諸特性の測定は不可能であり、結局本節で述べた如く、統計的に扱う以外に方法はないように思われる。Fig. 5-17では、EBIC像とSirtlエッチ後のStacking faultsの一对一の対応がみられたが、次のような実験事実もある。本実験においても前節に述べたごとく形状は全く三角形でありながらEBICの吸収はその三角形のすべての頂点で起っていないものがあった。本実験に用いたStacking faultsの多いウェハの一部分を数秒Sirtlエッチし、表面上にStacking faultsの正三角形が形状的に観察出来るようにし、SEMでSEとEBICの信号を二重に撮った写真をFig. 5-24に示す。この写真内には二つのStacking faultsが見られるが、その内の一つは、EBICモードで起電流の吸収が見られ、他の一つは吸収が見られない。このように単にStacking faultsが存在するからといって、SEMでそれらを観察出来るわけではなく、(5-2)節で述べた如くその“Stair-rod Partial Dislocation”の部分に、Dopantである不純物等が偏析し、電子や正孔のTrapping centerが増加することにより起電流の吸収が生じ、SEMでの観察が可能になると考えられる。

本実験においてStacking faultsの多く発生したウェハより製造されたトランジスタは、逆耐圧カーブも悪く、逆耐圧分布もいく分低い方にかたより、ブロードな分布となった。

以上のことから、Stacking faultsが核となり、不純物の偏析を容易にしていると考えられる。これらの結果から、高耐圧半導体素子製造のStartingウェハは、極力Stacking faultsを少なくする必要があると結論出来る。

h_{FE} に関しては、本実験のデータでみるかぎりStacking faultsとの関係は、余り無いように思われる。この理由は、エミッタ・ベース接合全面およびベース・コレクタ接合の全面が h_{FE} に関係し一部でのエミッタ注入効率や、ベース領域内の輸送効率が悪くても、全接合面積の積分値として特性が表われるため、 h_{FE} におよぼす影響が少ないと考えられる。

逆耐圧の場合は、ほんの一部でもBreakdownする部分があれば、その値で耐圧が定まってしまうため、耐圧関係の特性におよぼす影響は大きいと考えられる。

又、hot特性に影響がみられないのは、125°C位の温度では余り影響のない深いTrapping centerが形成されているものと考えられる。

5-4 不純物拡散によるStacking faultsの消滅

半導体中の結晶欠陥の観測手段としては、X線回折法、電子顕微鏡法、光学顕微鏡法（赤外も含む）等があるが、欠陥のコントラストを与えるメカニズムは各方法についてそれぞれ異っており、その意味である手段によって観察可能な欠陥が別の手段では不可能であるという場合も存在する可能性がある。そのような観点から、SEMによって観察される欠陥と、他の手段で観測される欠陥との対応を調べて興味ある結果を得た。

ここでは、追跡すべき欠陥として、形状の点で他のものとまぎれることがないという理由から、前述のStacking faultsを選ぶ。試料としては、(111)のN型SiウェハにP層をエピタキシャル成長させてベース領域とし、次にリンの選択拡散を行ってエミッタ領域として製作した(5-3)節と同様のNPN型トランジスタを用いた。このトランジスタの各領域の不純物濃度とEBICの信号の取り方をFig. 5-25の下段に示す。

さて、このトランジスタの一つをとって、そのベース部分とエミッタ部分のEBIC像をSEMによってそれぞれ観察した。その際、ビーム条件は25KV、 10^{-8} Aである。表面の酸化膜は、フッ酸によって除去されている。まず、Fig. 5-25(a)にそのようにして得られたベース領域のEBIC像を示した。この図にはいくつかのStacking faultがはっきりと観測されている。その後、この同じ場所を微分干渉顕微鏡で観測するとFig. 5-25(b)が得られた。Fig. 5-25(a)と、Fig. 5-25(b)を比較すると、興味ある事実が明らかになってくる。Fig. 5-25(b)に見られるStacking faultsのうちいくつかのものは、Fig. 5-25(a)にも対応する位置に観測されているが、他にもEBIC像としては見出されなかった位置にいくつかStacking faultsの存在することはこれらの写真より明らかである。微分干渉顕微鏡では、Stacking

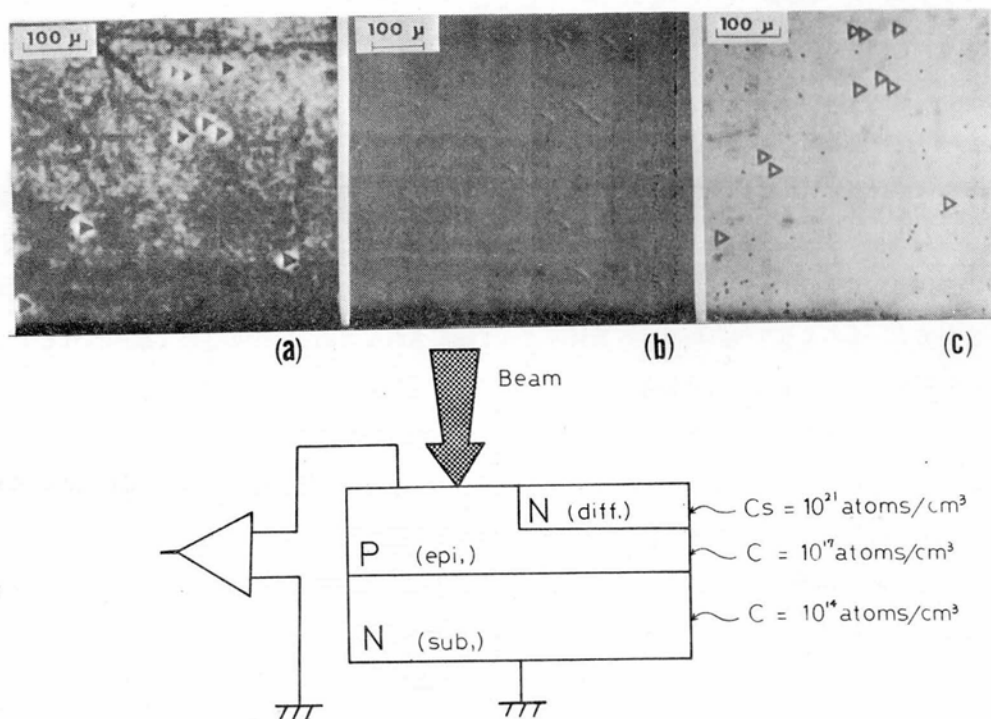


Fig. 5-25 ベース領域のStacking faultsのEBIC像

微分干渉顕微鏡像、光学顕微鏡像と試料の仕様

(a) ; EBIC像

(b) ; 微分干渉顕微鏡像

(c) ; 光学顕微鏡像 (Sirtlエッチ後)

faultsが表面で周囲の基板領域よりも凹になっていることを光学的に検知しているのに対して、SEMのEBICでは電子ビームによって励起されたキャリアの接合への拡散に際して、Stacking faultsがRecombination centerとして働くことを利用して検知する。このような検知原理の差によって前述のような現象がみられるものと考えられる。即ち、結晶学的には同じStacking faultであっても、Recombination centerとして有効に働かないような場合には、SEMでは観測できないということを前述の結果で示していると考えられる。

この試料についてさらに興味深いのは、欠陥部を浮きぼりにするための手段として従来より良く使われているSirtlエッチング液でこの同じ面をエッチングしてみた場合、Fig. 5-25 (a)に示されるようにEBICで観測されたStacking faultsは優先的にエッチングされてレリーフとなる。Fig. 5-25(b)に見られるStacking faultsの内Fig. 5-25(a)にみられないStacking faultsは、Fig. 5-25 (c)においても全く痕跡をとどめていないことである。したがって、EBICとして観察されなかったStacking faultsはRecombination centerとしての働きが弱いと同時に、化学結合のエネルギー的にも、EBICとして観察されるStacking faultsとは異っていることがわかる。

以上のような傾向は、同一トランジスタのエミッタ部に対して同じように一連の観察を行ってみるといっそう顕著に見られる。Fig. 5-26(a), (b), (c)はその様な一連の観察結果を示したもので(a)はEBIC像、(b)は同じ領域の微分干渉顕微鏡像、そして(c)はその部分をSirtlエッチした後の光学顕微鏡像である。この場合は、微分干渉顕微鏡では(b)のように確かにいくつかのStacking faultsが確認されているにもかかわらず、EBIC像(Fig. 5-26(a))及びSirtlエッチ後の光学顕微鏡像(Fig. 5-26(c))のいずれにおいてもStacking faultsは全く見出されなかった。Fig. 5-26(c)には、多くのエッチビットが点在して見えているが、これは高濃度($10^{21}/\text{cm}^3$ の表面濃度)リン拡散によってできたDiffusion induced dislocationであろう。Fig. 5-26(c)のためにSirtlエッチするにあたっては、このような多数のエッチビットによってStacking faultsがおおいにかくされるかもしれない事を懸念したが、エッチングの程度とは無関係にStacking faultsは見出されなかった。

以上の結果を整理してみると、次の様になる。

- (i) 濃度が比較的低い($\sim 10^{17}/\text{cm}^3$) ベース領域ではStacking faultsのEBIC像が見られるが、存在する全てのStacking faultsがEBIC像として見えているわけではない。
- (ii) 高濃度のリン拡散が行われているエミッタ領域では、Stacking faultsが存在するにもかかわらずEBIC像としては観測されない。
- (iii) EBIC像として観測されるStacking faultsは必ずSirtlエッチで観測するこ

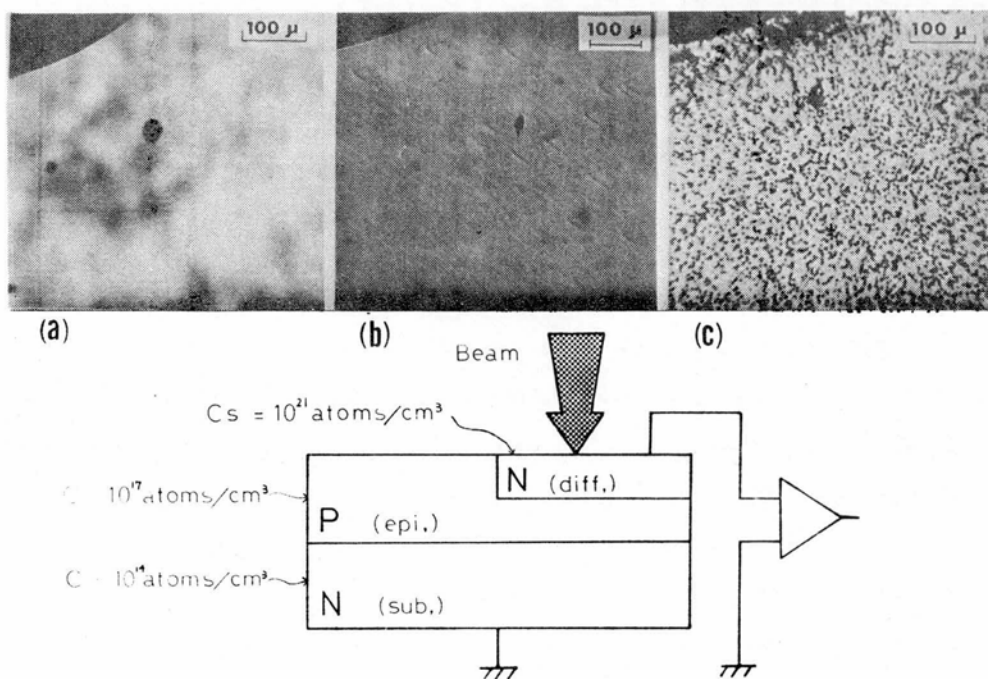


Fig. 5-26 エミッタ領域のStacking faultsのEBIC像

微分干渉顕微鏡像、光学顕微鏡像と試料の仕様

(a) ; EBIC像

(b) ; 微分干渉顕微鏡像

(c) ; 光学顕微鏡像 (Sirtl エッチ後)

とが出来る。

5-5 結 言

本章においては、(5-2)節でエピタキシャル層内の結晶欠陥の一つである Stacking faults の EBIC による観察及びそのコントラストメカニズムについて述べ、(5-3)節ではこの Stacking faults の高耐圧パワートランジスタの電気特性におよぼす影響について述べた。(5-4)節では、Stacking faults の中には、微分干渉顕微鏡では観察されるが EBIC 像と Sirtl エッチで観察されないものがあった。この現象に若干の考察を加えた。

本章で述べた SEM による Stacking faults の観察で明らかになったことは、次の様にまとめられよう。

- (1) シリコンのエピタキシャル成長時に発生し易い結晶欠陥の一つである Stacking faults は従来 Sirtl エッチのように化学エッチング液を用いて表面を破壊的に観察されていたものが、SEM の EBIC モードで非破壊的に観察することが可能である。
- (2) Stacking faults のあるものは、EBIC モードで起電流の吸収を示す。すなわち、EBIC モードにコントラストが生じる。が、全ての Stacking faults にコントラストが生じるわけではない。
- (3) EBIC のコントラストメカニズムは、Stacking fault の正四面体のエピタキシャル層内に存在する三つの「Stair-rod Partial Dislocation」の部分で特に電子-正孔対の再結合速度が速いと仮定して行った計算結果と実験値とがよい一致をみせる。
- (4) EBIC モードで起電流の吸収がみられる Stacking faults を X 線マイクロアナライザで観察すると、他の部分より不純物の量がいく分多いことがわかった。が、「Stair-rod Partial Dislocation」の部分に不純物が偏析していることを実証するには、今後の IMA による測定結果を待たなければならない。
- (5) ベース及びエミッタ領域に多数の Stacking faults が含まれるような、ウェハ内のトランジスタのエミッタ・ベース PN 接合およびベース・コレクタ PN 接合は、完全に接合が形成されてなく、Leakage current が多く、 V_{EBO} 、 V_{CBO} 耐圧カーブも悪い。
- (6) V_{EBO} 、 V_{CBO} 良品ダイスのみ組立て、完成したトランジスタの耐圧分布もいく分差が見られ、Stacking faults の多いグループの分布はいく分ブロードで低い方によっている。
- (7) h_{FE} 、 h_{ot} 特性と Stacking faults の関係は余りなさそうである。
- (8) Stacking faults の内には、電氣的に活性なものと不活性なものがある。
- (9) 微分干渉顕微鏡で確認される Stacking faults の内には、EBIC や Sirtl エッチでは確認されないものがある。

第6章 入射電子蓄積効果による結晶欠陥の観察と 不純物分布の測定

6-1 緒 言

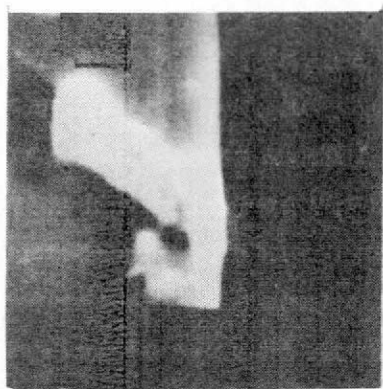
SEMやEMXによって絶縁物を調べようとする際、電子線の入射に伴って試料内電子に過不足を生じて試料が帯電する現象が見られる。これは、従来から良く知られている絶縁物のCharging effectであって、この効果により、入射電子ビームがクーロン力によって曲げられてしまったり、試料が不安定に放電しそれに伴って信号が不安定にゆらいだりし、正常な観測が不可能になる。

試料が半導体の場合には、そのような現象を起こさない程度の導電性はあるので、絶縁物の場合のような意味でのCharging effectは無い。そのため、半導体におけるCharging effectというものは、これまであまり研究されていなかった。しかしながら、半導体においては局所的な電界の存在に非常に敏感なエネルギーバンド構造であるために、電子ビームの照射によって特有のCharging現象を呈することが明らかになった。本章では、著者が得たそれらの現象について述べる。

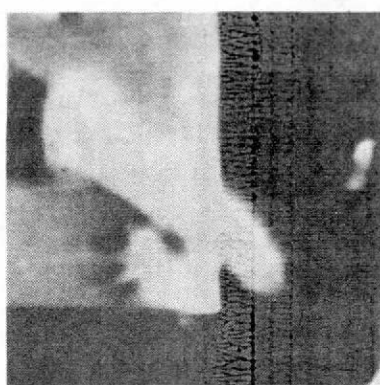
まず、(6-2)節において、半導体における電荷蓄積効果の最も典型的な結果として、電荷蓄積に伴うEBIC像の変化を追った。そして、SEMの標準条件では観察されていなかったような結晶欠陥が、電子ビーム照射に伴う電荷蓄積によって時間と共に除々に見えてくる様子を明らかにした。そのような電荷蓄積の生ずるメカニズムは、非常にむずかしい問題であるが、ここではその第一段階として、現象を表面におけるものとバルク内部におけるものとに分けて、現象解明の手がかりとすべき二・三の実験を行った。

(6-3)節では、まず半導体表面への電荷蓄積を扱い、表面における電荷蓄積には、Si表面に通常存在することの知られている酸化層が重要な役割を果たすことが明らかにされる。さらに、そのような表面への電荷蓄積現象を利用すれば、EBICモードの2つの新しい応用、即ち N^- 層と N^+ 層の境界の分離と、表面に存在する欠陥の観察、が可能になることを見出した。

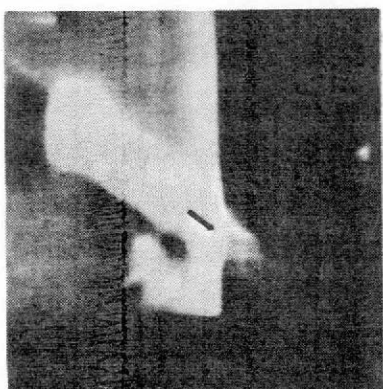
(6-4)節においては、バルク内部において局所的に電荷蓄積を起こした場合を想定した疑似試料として、PN接合を有するSiウェハの一方の導電型の領域内にP型とN型の2つの拡散層を埋め込んだ試料を作成し、それらの埋込層がEBIC信号にどのような影響を与えるかを測定した。その結果、場合によっては埋込層でのEBICがその周囲のバックグラウンドでのEBICよりも強くなることもある事が見出された。この事はとりもなおさず、従来結晶欠陥は必ず吸収的に働きEBICを減少させると考えられてきたことへの疑問を生み、結晶欠陥部分でのバンドの状態次第で欠陥部がEBICを増加させるように働く可能性のあることを示した。そこで、大量にAu(金)



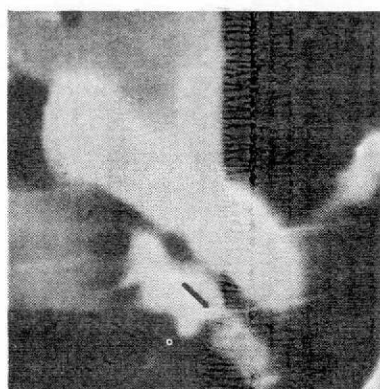
a



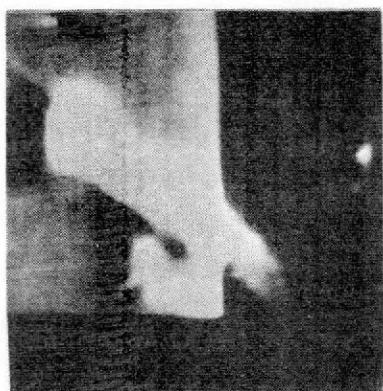
d



b



e



c



f

Fig. 6-1 電子ビーム照射によるEBIC結晶欠陥像の経時変化

(a); 0分 (b); 30秒 (c); 1分30秒

(d); 2分30秒 (e); 3分30秒 (f); 6分

をドーピングした試料を使って実験したところ、バックグラウンドよりもEBICの強いような欠陥が見出された。

6-2 電荷蓄積によるEBIC像の変化

半導体試料をSEMで観察する際、電子ビームの照射に伴って像が変化してゆく現象がしばしば見られる。このような現象は、EBIC像において特にいちじるしい。

電子ビーム照射に伴って、EBIC像がどのように変化するかを明らかにしておくために、まず本節において著者の観測したEBIC像の変化の代表的な例を示す。まず最初にN型 $50\Omega\text{-cm}$ 、(111)、FZのサブストレートにP型 $15\Omega\text{-cm}$ (dopant, ボロン(B))のエピタキシャル層を $20\mu\text{m}$ 成長させた試料に、 25KV の加速電圧で 10^{-9}A のビーム電流を数分照射し続けた時、結晶欠陥が時間と共に除々にみえてくる様子をFig. 6-1に示す。

Fig. 6-1(a)は、上記のビーム条件で5分間照射した後に、走査領域を画面上半分程移動させた状態を示し、写真左半分が照射した部分である。一画面の走査時間は10秒である。走査方向は右から左である。EBIC信号は、照射面であるP型エピタキシャル領域より取られ、N型領域は接地されている。写真左半分にはすでに結晶欠陥が見えているが、この結晶欠陥らしきものがどのように照射時間と共に変化していくか、を以下Fig. 6-1(b)より(g)に示す。

(b)は、照射開始後30秒のEBIC像である。左上からのびてきている欠陥がさらに右下に向かってのびはじめ、右中央に点が見えはじめている。(c)は、照射開始後1分30秒で、更に右下へのび、右中央の点より中央下に向かって線がのびはじめ、2分30秒後の(d)や3分30秒後の(e)ではそれらがより鮮明に大きく発達している。(e)の写真では、(a)の写真にみられる前の照射による走査領域の右下のコーナから、更に右下への輝線ののびもみられる。このように、欠陥により早くみえだすものと、時間の掛るものとがあり、点としてみえるものも線としてみえるものもある。同じく(e)において右上の方に点が見えはじめている。この点は、照射後6分の写真(f)においてはっきり確認されるが、ここで注目しなければいけないのは、この写真の左上の点は前回の照射でみられたものであるが、これは、左側が白く右側が黒くみえることである。かつ、写真(a)からほとんど変化していない。ところが、写真(f)にみられる右上の点は逆で、照射に伴ってはじめて現れてきたものであり、かつ左側が黒く右側が白くみえる。したがって、これらの2つの欠陥は互いに性質が異っていることは明らかで、今後の研究課題として興味深い。

次に、Fig. 6-2(a)~(d)に通常のPNPトランジスタのベース領域において見出されたEBIC像の変化を示す。この試料のベース領域(N型)は、エピタキシャル成長によって、またエミッタ領域(P型)はボロン(B)拡散によって形成されている。Fig. 6-2に見られる円形の部分は、Sirtlエッチングをしてみれば直ちに明らかになるように転位が円形に並んだもので、著者

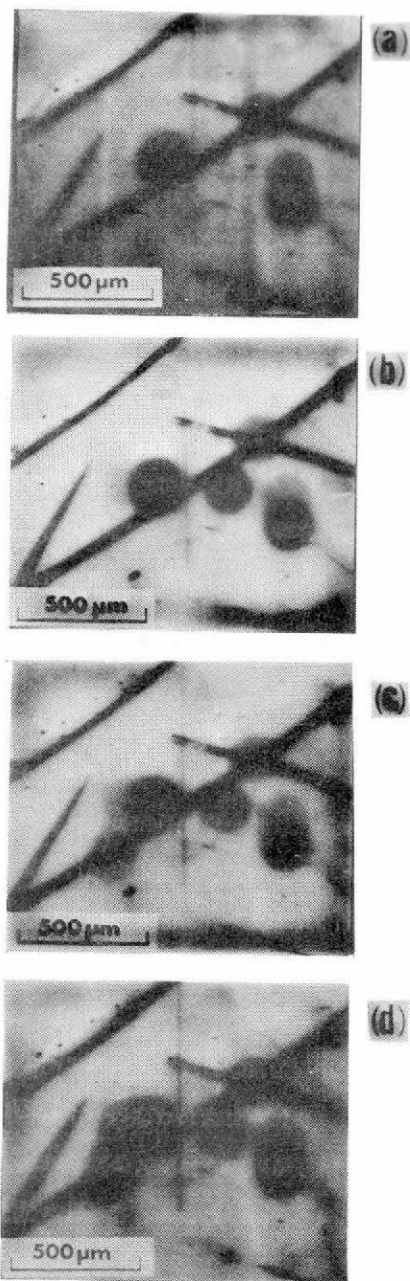


Fig. 6-2 電子ビーム照射によるEBIC
異常拡散欠陥像の経時変化

- (a); 0分 (b); 1分
(c); 2分 (d); 3分

の経験によればこれはエミッタ拡散時に、ドーパントのボロンが粒子状に付着した結果生じた異常拡散による欠陥であると思われる。

Fig. 6-2 はSEMによって観察面を照射したまま、Fig. 6-2 (a)より順に約1分間の時間間隔を置いて順に撮影したEBIC像で、時間が経過するのに伴って、上記の丸い欠陥の個数が順次増加してゆくことが注目される。Fig. 6-2 (d)は、この一連の変化のほぼ最終状態で、これ以上観測をつづけてもあまり目立った変化は見られなかった。

以上、Figs. 6-1, 6-2に、EBIC像に見られる像の時間的変化の例を示したが、このような変化をもたらす物理的原因は何か、をここで考察しておく。従来から、マイクロビームアナリシスの分野において、電子ビーム照射に伴うコンタミネーションあるいは、チャージアップの問題としてこの種の現象の起こることは知られてきた。コンタミネーションは、SEMやEMXの試料室内に残留するガスが、試料表面に吸着しているところを電子ビームで照射することによって、表面にそれらの吸着物が重合体ようになって焼き付けられてしまう現象である。その成分は、油拡散ポンプからのオイルによるとと思われるカーボン(C)を主体とした異種層が形成されることに伴うもので、この変化は可逆的ではない。すなわち、一度変化をおこしてしまうと、電子ビームを切って放置しておいてもとの状態にもどることはあり得ない。しかるに、本節において述べる変化はいずれも可逆的であり、電子ビーム照射を止めてしばら

く放置すればほとんどもとの状態にもどるので、コンタミネーションが主たる原因ではないことは明らかであろう。次にチャージアップは、主として絶縁物をSEMやEMXで観察する際に見られる現象として知られてきた。一般に、試料へ入射電子として打ち込まれる電流量と、試料から反射電子及び二次電子として運び出される電流量は一致しないのが普通である。従って、試料が絶縁物であると、その差引きの過不足がそのままその電子ビーム照射部分の電荷の過不足となってあらわれ、試料が正に帯電したり、負に帯電したりすることになる。しかしながら、本節において観察してきたのは半導体であり、このような意味でのチャージアップを起こさない程度の導電性は十分にあるので、Figs. 6-1や6-2のような変化が絶縁物におけるのと同じ意味でのチャージアップによってひきおこされるとも考えられない。ところが、その代りに半導体材料には電子ビームの照射によって大量の電子-正孔対が形成されたり、半導体中にいろいろな原因で存在するトラップレベルの占有度が変わえられたりするという特有の現象が見られることが期待される。本章では、それを半導体における電荷蓄積効果と呼び、それがFigs. 6-1, 6-2において見られたようなEBIC像の変化の主な原因であろうと考える。半導体におけるこの様な意味での電荷蓄積効果というのは、現在までのところ正面から取り扱ったという報告は無く、単に4-5節にも述べたような電子ビーム照射に伴うトランジスタ特性の変化の要因として、幾人かの研究者が言及しているにとどまっている。(93-95)しかし、SEMを半導体に应用してゆこうとする場合、特にEBICモードによって少数キャリアのライフタイムを測定したりするような定量的な議論を行う場合には、以上のような電荷蓄積効果の影響は無視できない。そこで本節以下においては、Siへの電荷蓄積に関して行った実験によって、電荷蓄積による効果の諸様相を明らかにすると同時に、その応用についても述べる。

6-3 半導体表面における電荷蓄積効果

前節において述べたように、半導体における電荷蓄積現象の研究は、SEMの分野においてもまだほとんど手がつけられておらず、従って未知の部分が非常に多い。今日まで、この分野があまり扱われなかったことの原因の一つには、この現象が非常に複雑で、現象を解明してゆく際に基礎となるべき事柄、たとえば、半導体表面準位の問題や結晶欠陥近傍での局所的な電界の問題、についてさえも明確な理論が与えられていないという事情があると思われる。そこで、著者はまず、ビームの照射によって電荷蓄積を生ずるのが、半導体の表面である場合と、バルク内部である場合とに分けて、それぞれについて実験を行った。本節においてはまず、半導体表面における電荷蓄積効果に関して得た二つの結果を順次述べる。その一つは、表面への電荷蓄積を利用して、 $N^- - N^+$ の境界を識別する方法に関する実験と考察、そしてもう一つは表面反転層を利用したEBICの新しい使い方による表面欠陥の観察法である。

6-3-1 Charge up効果を利用した $N^- - N^+$ 層の測定

NPN パワー・トランジスタでは、コレクタ層を $N^- - N^+$ の二重構造にするのが普通である。その二重構造の N^- 層の役割は、ベース・コレクタ接合における空間電荷層を伸ばして V_{CB} 耐圧を受け持つことにあるが、この層の不純物濃度や厚さは熱抵抗に直接的な関係を持つと同時に、ベースからのホールの注入による電導度変調を通じて、トランジスタの大電流領域における電流増巾率 h_{FE} や、コレクタ・エミッタ間の飽和電圧 $V_{CE(sat)}$ にも密接に関係している。その意味で、 N^- 層の厚さはパワー・トランジスタの設計上の重要な要素である。一般にパワー・トランジスタのコレクタ領域は、厚さ $400\mu m$ 前後の N^- ウェハに両面より N^+ 拡散を $70 \sim 150\mu m$ 程度行った後、片面の拡散層をLap offし、適当な厚みの N^- 層として残すという方法で $N^- - N^+$ 構造としているため、 N^- 層の厚さの制御は必ずしも満足のゆく程度に精確であるとは言えない。従って、製造プロセスにおいて N^- 層の厚さを必要に応じてチェックしてゆくことが必要となってくる。その際、 $N^- - N^+$ の境界はPN接合の場合のように着色法、あるいは銅メッキ法では容易に測定出来ないので、測定試料をアングルラッピングして、不純物プロファイラによって不純物濃度分布をプロットする以外に厚さの評価法は無かった。この方法は、不純物濃度の絶対値を測定出来る点で、非常に精度の良い測定方法であるが、アングルラップやその角度補正等に時間が掛かることが欠点である。そこで、著者はこれをより手軽に測定するた

めの一方法として、SEMを用い、そのCharge up効果を利用して、 $N^- - N^+$ 層を測定する方法を考えた。

従来から、SEMのEBIC像によって、PN接合の位置を測定できることはよく知られていたが、 N^+ と N^- のように単に不純物濃度が異なるだけの二領域は、通常のEBIC像では区別出来ないとされていた。しかるに著者は半導体の表面準位への電荷蓄積効果を利用することによって N^+ と N^- の区別が可能となることを見出した。以下に、

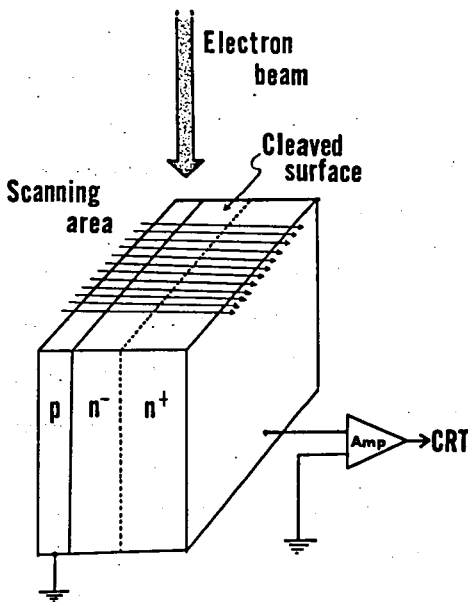


Fig. 6-3 $N^- - N^+$ 不純物濃度差測定模式図

その測定方法を述べる。Fig. 6-3に測定方法の概略図を示す。本測定に用いた試料は、図に示すように普通にパワー・トランジスタ製造プロセスに使われるようなベースP型領域が形成された後のウェハで、 $PN^{-}N^{+}$ 構造となっている。測定に際して、試料を劈開して導電性塗料でP面と N^{+} 面にそれぞれリード線を付ける。その様にしておいた上で試料をSEMの試料室に入れ、劈開面を電子ビームで走査して、その時のEBIC強度を位置の関数としてブラウン管上に表示する。ここまでは、SEMによってPN接合位置を求める方法と同一であり、そのままでは N^{-} と N^{+} の位置は判定出来ない。しかしながら、観測しようとする劈開面に、電子線照射によって電荷蓄積による反転層を形成するような条件を与えてやれば、不純物濃度が薄く反転層の形成され易い N^{-} 層の表面のみが反転し、 N^{+} 層の領域に比べてEBIC強度が増加する。その結果、 N^{-} と N^{+} の境界がはっきりと区別出来るようになる。以下、事例にもとづいてそれらの過程および、反転層を形成させるための条件についての考察を述べる。

Fig. 6-4は、 $PN^{-}N^{+}$ 構造の試料を用いて得た結果である。Fig. 6-4(a)に示したグラフは、不純物プロファイラで測定した結果をもとに描いたこの試料の濃度分布の概略で、P層（エピタキシャル成長層）、 N^{-} 層、 N^{+} 層（拡散層）の濃度はそれぞれ $2 \times 10^{17} \text{ atoms/cm}^3$ 、 $3 \times 10^{14} \text{ atoms/cm}^3$ 、 $1 \times 10^{21} \text{ atoms/cm}^3$ （表面濃度）である。この試料をFig. 6-3のように、SEMにセットして25KV、 10^{-11} A というSEMの標準的照射条件で観察すると、Fig. 6-4(a)のようなEBIC強度分布が得られる。このような、接合位置にピークを持つ分布は電子線によって励起されたキャリアの接合への拡散によって決まるものであり、この限りにおいては N^{-} と N^{+} の境界は区別できない。しかし、この同じ領域を 10^{-8} A 程度の電子線で一分間前後照射して、表面近傍に電荷蓄積をさせた上で再び(a)と同じ条件で観測すると、分布はFig. 6-4(b)のように変わり、 N^{-} 領域と N^{+} 領域が歴然と区別可能になる。この現象は、電子線照射に伴う恒久的な変化でなく、 10^{-11} A 程度の弱い電子線での観測をそのままつづけていると、Fig. 6-4(c)のように再び徐々に減少を始め、数分後には元の状態に戻る。

ここで得られたような、EBICの変化によって確かに N^{-} と N^{+} が区別されているかどうかを調べるため、 N^{+} 層の厚さの異なる別の試料についてやはり同じ現象が起こるかどうかを確かめた。その結果をFig. 6-5に示す。この場合にも、(a)は電荷蓄積を起こさせる前(b)は電荷蓄積を起こさせた直後に対応している。予想された通り、 N^{-} 層が厚くなるとEBICの増加領域もそれに応じて広がっている。このことから、試料に多量の電子線を照射して電荷蓄積を起こさせた場合に現れる強度変化の部分が、 N^{-} と N^{+} の境界に相当することは明らかであろう。この場合、 N^{-} 層でのホールのライフタイムの長短によって信号の形状はいく分異なる。ここで上述の様な現象の生ずるメカニズムをもう少し詳しく検討するために次の様な実験を行った。試料として、Fig. 6-4に示したのと同様の $PN^{-}N^{+}$ 構造を持つSiウェハを二分割して使う。その一方は、予めSEM

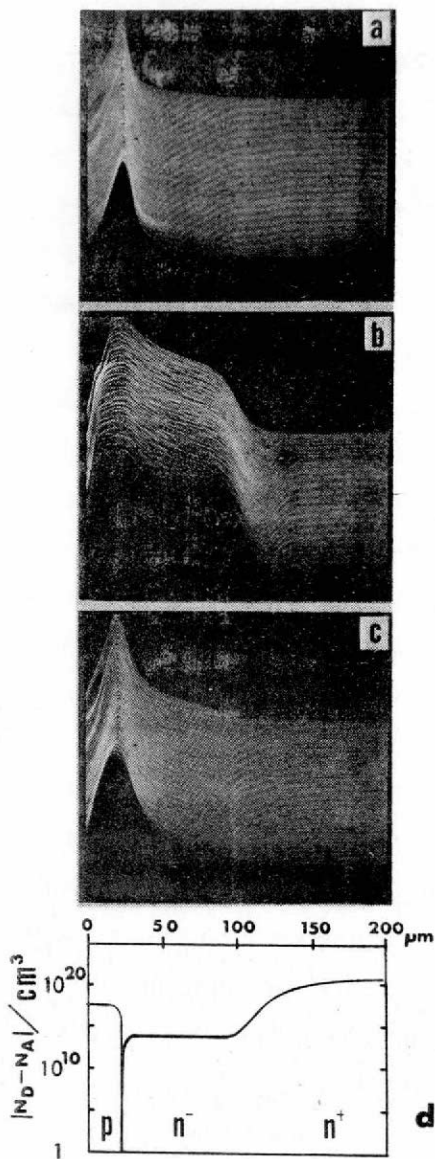


Fig. 6-4 EBIC信号のY軸変調
(加速電圧 25KV, ビーム電流 10^{-11} A)

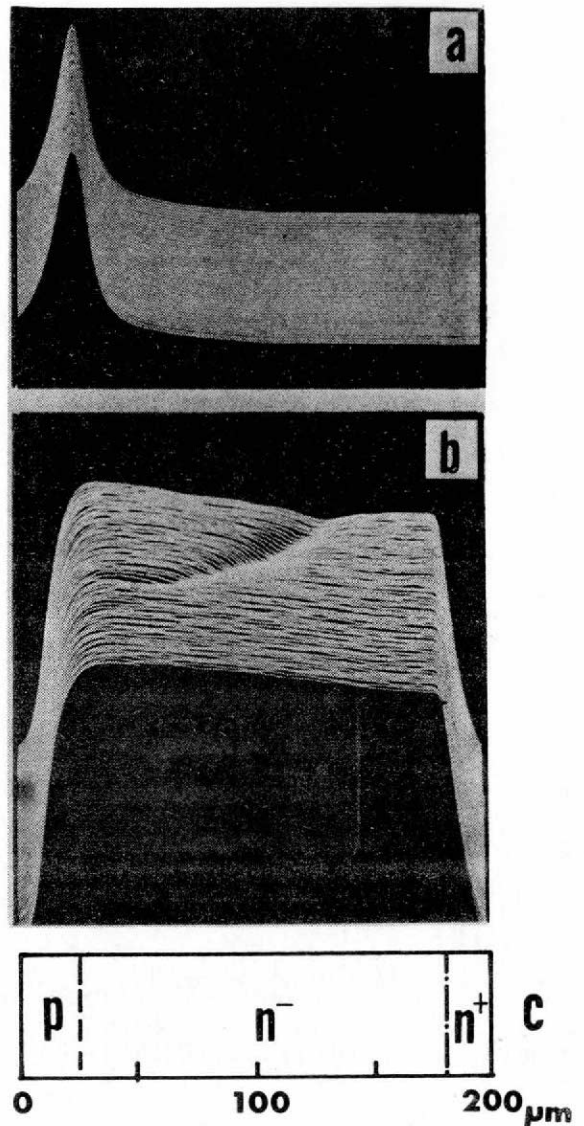


Fig. 6-5 EBIC信号のY軸変調
(N^+ 領域の薄い場合)

の試料として適当な大きさに劈開し、 1120°C 、dry O_2 雰囲気中で約1分間熱酸化をする。これによって、劈開面は数十Å程度の酸化層におおわれることになる。分割したもう一方のウェハは、SEMで観測する直前に劈開し、直ちに真空中に入れて観測する。この様にして、劈開面にほとんど酸化層の存在しない試料と、意図的に酸化膜をつけた試料とを各々前述の Fig. 6-4 の場合と同様の条件で測定して、酸化層がどのような影響を持つかを調べた。その結果、表面酸化層がほ

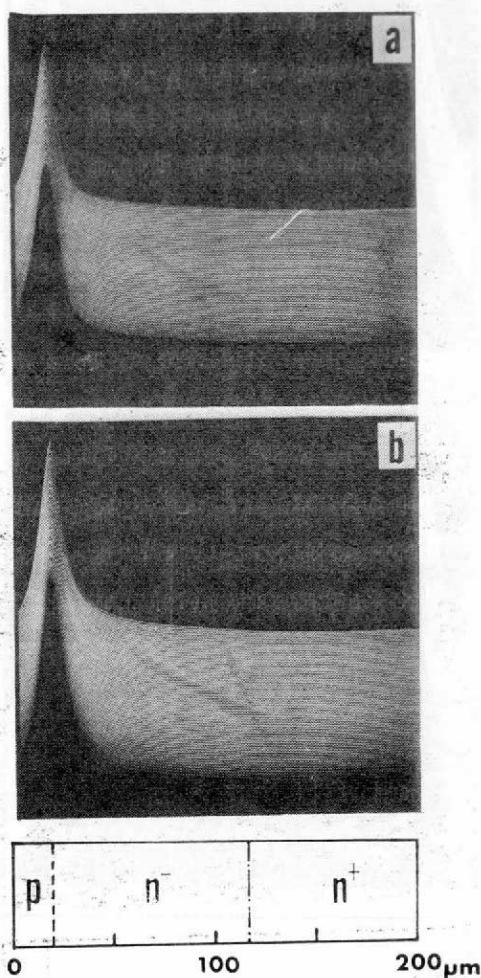


Fig. 6-6 EBIC信号のY軸変調
(試料劈開直後に観測した場合)

- (a); 電子ビーム照射および観測条件は
Fig. 6-4 (a) と同一条件
(b); Fig. 6-4 (b) と同一条件
(c); 試料断面図

では、電子濃度が非常に高く、性質がかなり金属的であるので、N⁻領域に比べて反転層が形成されにくい。この結果、電子線照射による電荷蓄積は反転層の形成され易い領域とされにくい領域という形でN⁻層とN⁺層を分離することになる。

とんど無いと思われる試料(劈開後直ちに観測したもの)では、Fig. 6-6に示すように 10^{-8} Aの電子線で約1分間照射した後(Fig. 6-6(b))も照射前の状態(Fig. 6-6(a))と分布はほとんど変わらない。従ってこの場合には、N⁺とN⁻の境界の区別はできない。一方、劈開面に酸化層をつけた試料では、これとは対照的に 10^{-11} Aという弱い電子ビーム条件で観測しても既にN⁺とN⁻の境界が現れている(Fig. 6-7(a))。以上の結果から考えて、多量の電子ビームの照射によってN⁻とN⁺の境界がEBICで識別可能になるという現象には、Si表面に自然に形成される事の知られているごく薄い酸化層(約20~30 Å程度)が、重要な役割を果していることはほぼ確実である。即ち、電子ビームが表面酸化層をつらぬいてSiに入射した際に、その電子ビームの与えるエネルギーによって酸化層内に存在していて、通常は空になっている遅い準位(Slow State)へSiから電子が供給され遅い準位が満たされる。その結果、よく知られているようにSi表面にInversion layer(反転層)が形成され、接合部へのチャンネルとなってその領域のEBICが増加すると考えられる。表面濃度が 10^{20} atoms/cm³以上であるようなN⁺領域

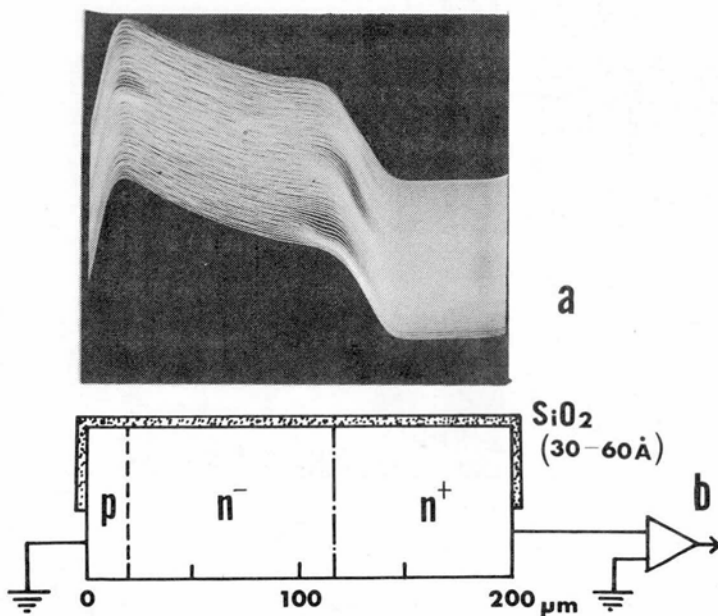


Fig. 6-7 EBIC信号のY軸変調

(試料表面に50 Å程度の SiO_2 を形成した場合)

(a) ; 電子ビーム照射および観測条件はFig. 6-4 (a)と同一

(b) ; 試料断面と測定回路図

6-3-2 表面欠陥の観察

前述の様に、高比抵抗のSi表面を電子ビーム照射すれば、照射前は空であったSi-SiO_x界面のDeep levelが満たされ、それに伴ってInversion layerもしくは、Accumulation layerが形成される。この現象を利用すれば、表面のごく近傍に存在する結晶欠陥のEBIC像を得ることが出来るのではないかと期待された。

そこで、Fig. 6-8(C)に示したような形状の試料を作成し実験を行った。試料の N^- 基板の不純物濃度は約 10^{14} atoms/cm³であり、その表面の一部に電極用として浅く P^+ 拡散を行っている。同図に示したような結線で、この試料の N^- 領域のEBIC像をとるとFig. 6-8 (b)が得られる。この時のビーム条件は、25KeV、 10^{-8} A程度に設定されており、 N^- 層表面に薄く酸化層があれば、6-3-1節で述べたようなInversion layerが形成されるに十分である。ここでFig. 6-8(b)として得られたEBIC像には通常知られているPN接合を用いて得たEBIC像には見られないような複雑なパターンが現れている。この複雑なパターンが、表面に平行に走

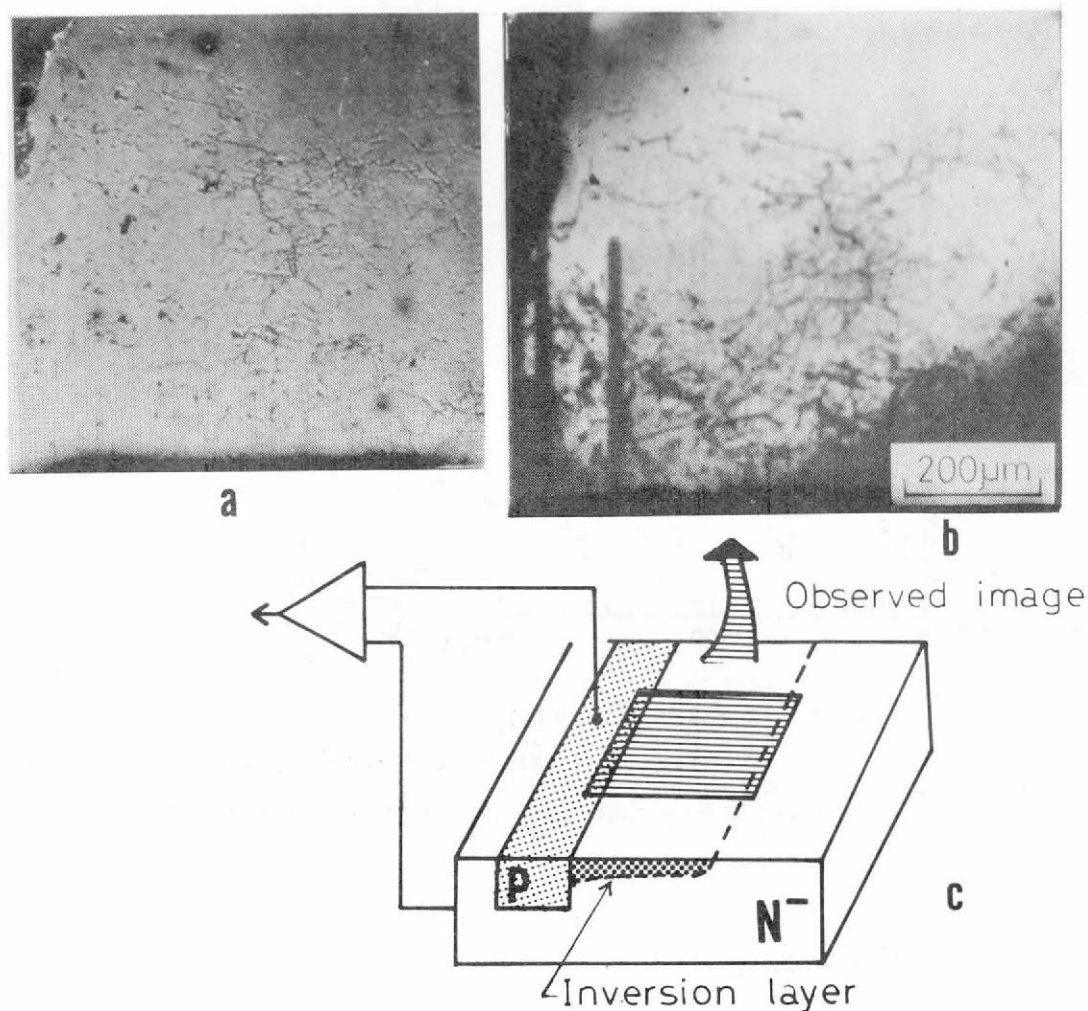


Fig. 6-8 電荷蓄積効果による表面欠陥像

(a) ; Sirtl エッチ後の光学顕微鏡像

(b) ; (a) と同一部分の Sirtl エッチ前の EBIC 像

(c) ; 観測方法略図

っている転位線であることは、この EBIC 像 (Fig.6-8(b)) とこれを得た後に同じ場所を Sirtl エッチして、その時得られる光学顕微鏡像 (Fig. 6-8(a)) とを比較してみれば直ちに確認できる。Sirtl エッチによって浮き彫りにされるのは、表面に露出した欠陥だけであるからである。従来の EBIC 像では、拡散をよほど浅くして、表面のごく近傍に接合を作るのでない限り、

この様な表面近傍の欠陥像が得られなかった。しかも、その様に拡散で接合を作ると拡散によって新たに多くのスリップラインなどが導入されてしまうので、As grown な状態での基板の表面欠陥を見ることにはならないという欠点がある。それに対して、ここで与えたような Inversion layer を利用する方法では、そのような難点は取り除かれる。

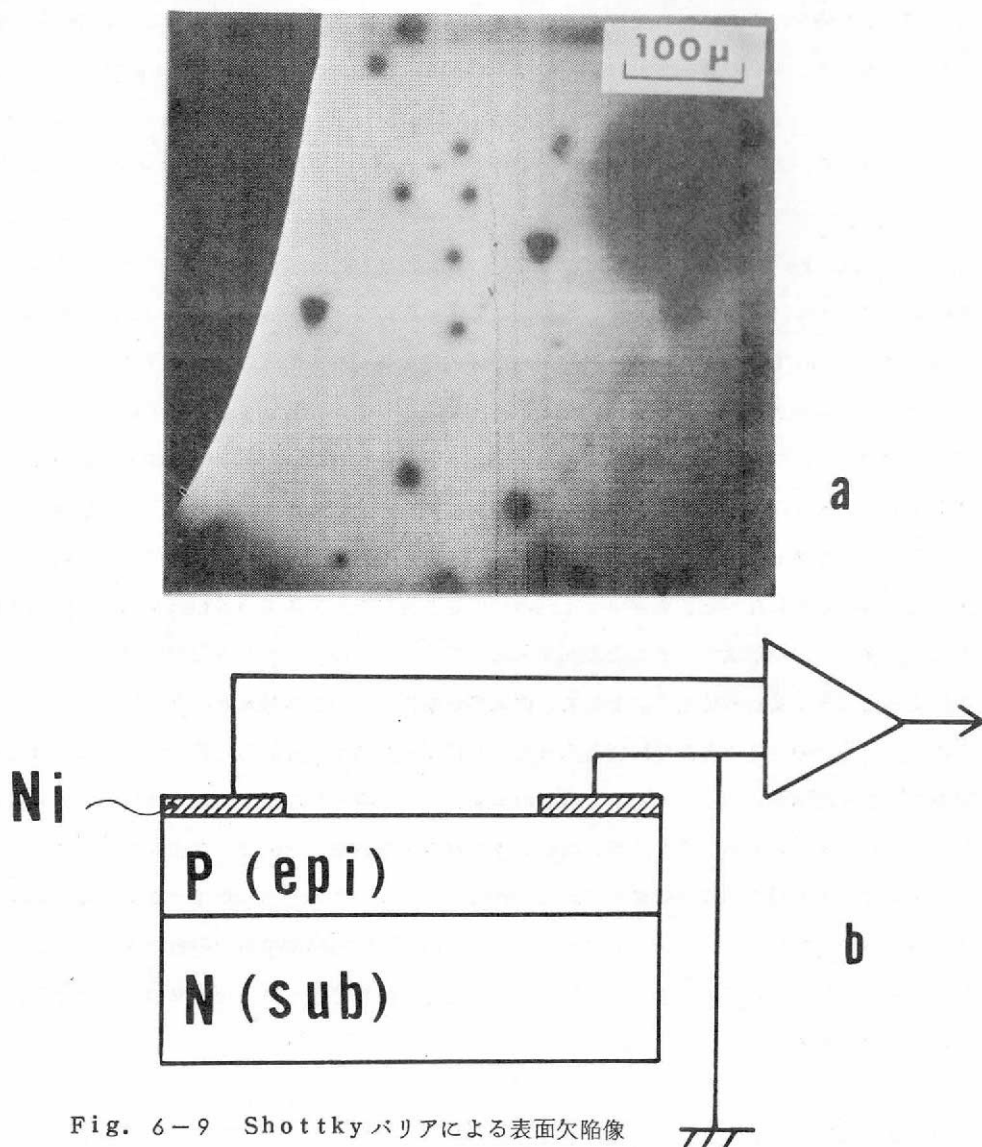


Fig. 6-9 Shottky バリアによる表面欠陥像
(a); EBIC 像 (2.5 kV, 10^{-9} A)
(b); 試料断面と測定回路図

Inversion layer を利用した EBIC 像のとり方について著者の行ったもう一つの新しい

い試みは、上述試料における P^+ 電極の代りに、Schottkyバリアを利用することである。Fig. 6-9にそのための試料の概略と結果が示されている。この場合にも試料は、 N^- ($\sim 10^{14}$ atoms/cm³) のSiウェハで、電極として表面にNiを3000Å程蒸着してある。この様に基板の不純物濃度が低いと、NiとSiの接触はOhmicでなく界面にSchottkyバリアが形成される。このバリアを先程のFig. 6-8(c)における P^+ 層の代りに用いればやはり同じ様に表面欠陥が見られるであろう。Fig. 6-9には、その結果が示されていて、いくつかのStacking faultsとEdge dislocationsが見られる。この場合に見られるStacking faultsのコントラストを、例えばFig. 5-4に示したものと比較してみると、明らかに両者は異なったコントラストの性質を有している。即ち、Fig. 5-4のように深い接合を用いて得られたStacking faultsでは、Stair-rod Partial dislocationに相当する三点のみが特に強いコントラストを示すのに対して、ここで述べた様なInversion layerを利用した方法では、Stacking faultsの三角形の内部全体が一様に強いコントラストを示し、Fig. 6-9では全体が黒い三角形のようになって見えている。従来、EBICモードによる結晶欠陥の観察においては、試料としての半導体の比抵抗と、EBIC像のコントラストにどのような相関があるかについてはほとんど考慮されていなかった。本章に述べてきた電荷蓄積という観点からすれば、それは即ちEBICモードにおける表面の効果というものが、全く考慮されなかったことを意味している。しかしながら、実際には上述の様にEBICモードによるStacking faults像のコントラストや形状も、それを表面欠陥としてとらえるか、バルク内部の欠陥としてとらえるかによって大きく変わってくる。そして、従来の観察例においても与えられた像のコントラストの中には、何等かの程度で表面の影響も入っていたはずであるが、表面の効果については、ほとんど無視されてきた感がある。ところが、本節の実験結果から明らかなように、比抵抗の高い試料においては特に表面の効果というものが非常に大きく寄与するので、そのような試料においては、表面の効果を含めてEBIC像の解析を行わなければならない。ここで述べたようなInversion layerを利用したEBICモードでは、表面のみの効果で結晶欠陥等を観察できるため、EBIC像をバルクからの寄与と表面からの寄与に分解して解析してゆくような際には、重要な研究手段となると思われる。

6-4 半導体バルクにおける電荷蓄積効果

前節において述べた様に、半導体表面にはSurface stateがあつて、入射電子ビームによってそこに電荷蓄積が起こるものならば、同様の現象はDangling bondを持ち、周辺に多数のTrap levelを有するバルク内の転位においても起こると考えられる。6-2に述べたような、ビーム照射に伴うEBIC像の変化を生ずる原因も、そのようなTrap levelへの電荷蓄

積にあると考えるのが妥当であろう。そこで、本節においては、欠陥に電荷蓄積を起こしたと想定した場合に起きる現象について考察を行う目的で、Siバルク中に P^+ 領域と、 N^+ 領域を埋め込み、それらを欠陥と仮定することにより電荷蓄積をした欠陥がEBICにどのような影響を与えるかを調べた。

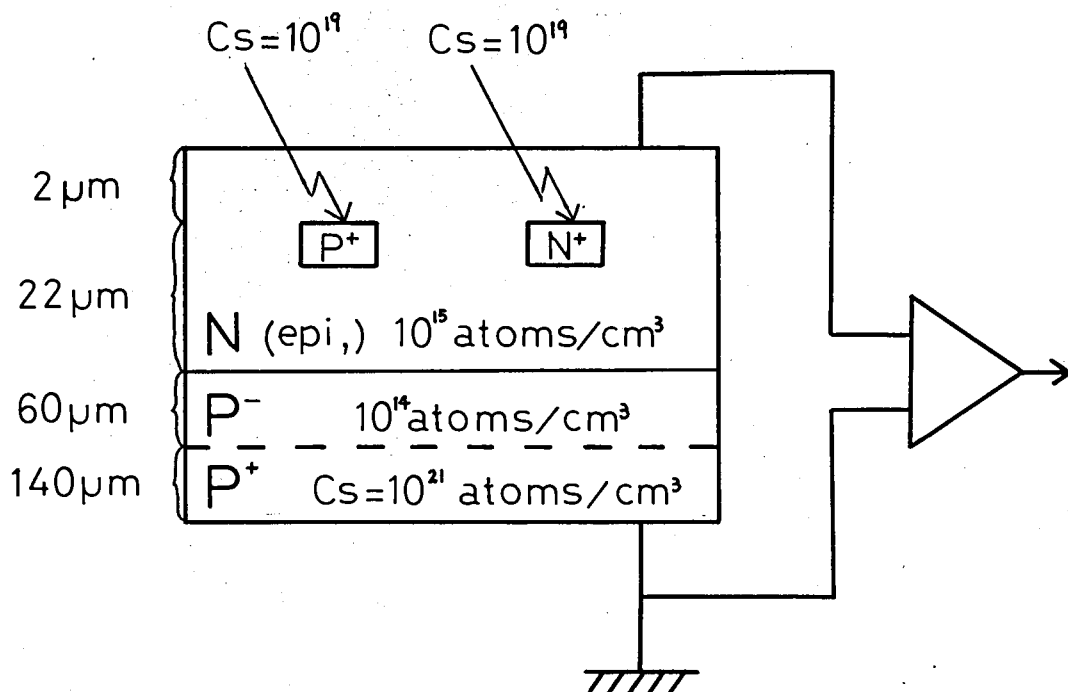


Fig. 6-10 欠陥擬似試料の断面構造

試料としては、Fig. 6-10に示すような構造のものを製作した。すなわち、P型 $13\Omega\text{-cm}$ のサブストレート上に $22\mu\text{m}$ の厚さにN型（ドーパントはリン） $7\Omega\text{-cm}$ のエピタキシャル層を成長させ、つづいて選択拡散で同一面より、 N^+ 型リン（P）拡散と P^+ 型ボロン（B）拡散を行いそれぞれ N^+ 領域と P^+ 領域を形成せしめた。それぞれ、表面不純物濃度は、 $5 \times 10^{18} \text{ atoms/cm}^3$ で拡散深さは $2\mu\text{m}$ である。その後、表面の酸化膜（ SiO_2 ）を弗酸で除去し再度、N型 $7\Omega\text{-cm}$ のエピタキシャル層を $5\mu\text{m}$ の厚さに成長させ、さらに表面の凹凸を除去させる目的でエピタキシャル層の最表面をMechanical-Chemicalポリッシュをほどこし、拡散面より $2\mu\text{m}$ の厚さだけ残して鏡面とした。なお、パターンの最小寸法は $5\mu\text{m}$ である。

上述の試料について、一次入射電子の加速電圧を $10\text{KV} \sim 45\text{KV}$ まで 5KV おきに変化させて埋込層部のEBICのコントラストの測定を行い、半導体バルク中の結晶欠陥が正、あるいは負に電

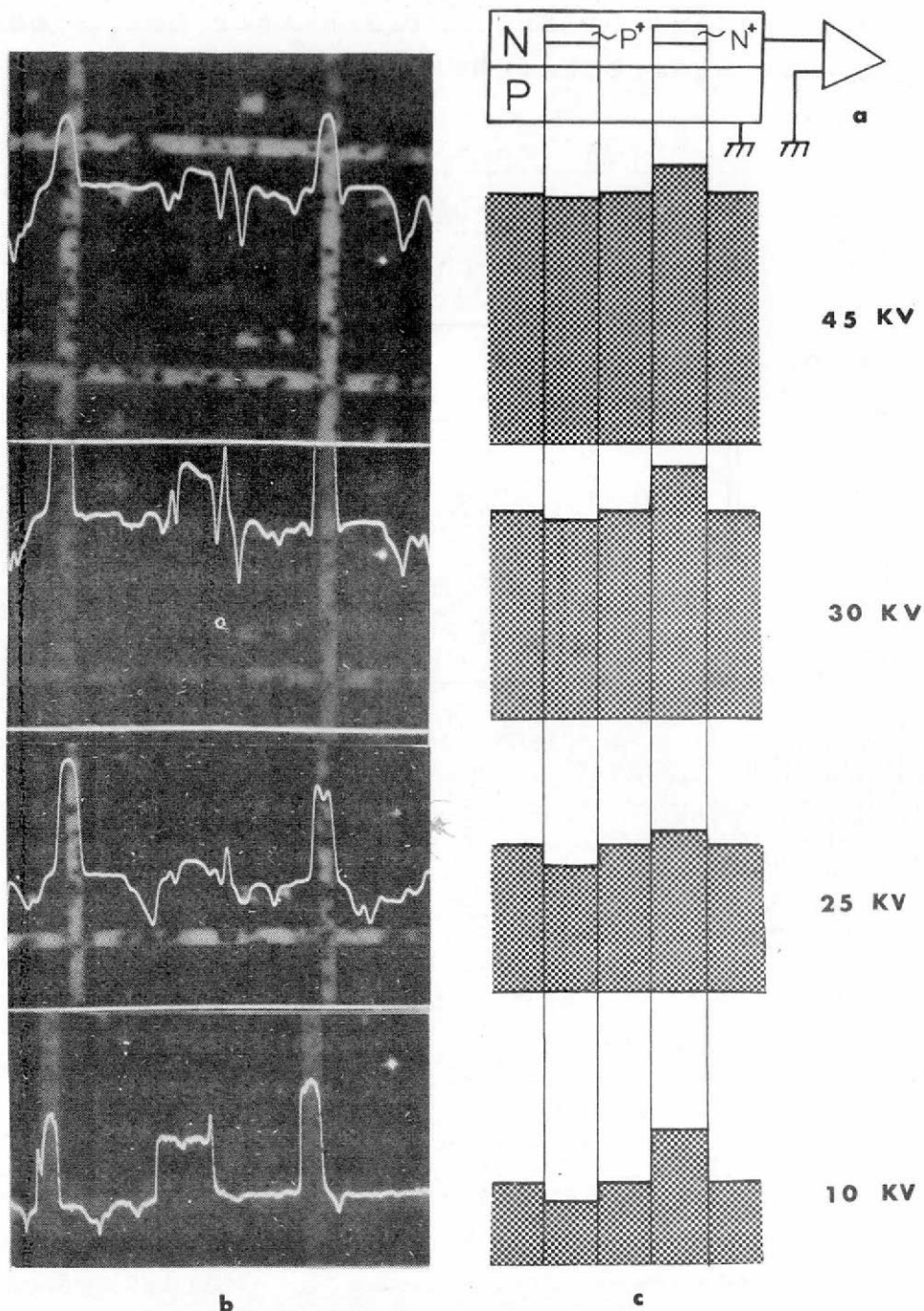


Fig. 6-11 EBICの加速電圧依存性

(a) ; 試料断面図

(b) ; SE像とEBICのラインスキャン

(c) ; EBICのラインスキャンの模式図

荷蓄積した場合にEBIC像で、どのような画像として観察されるかを解析するための基礎データとした。その結果をFig. 6-11に示す。図にはEBIC像と、その像内に示された輝点の位置でX軸方向にラインスキャンした時のEBICの強度分布が同一写真内に示されている。また、その右(Fig. 6-11(c))には、EBIC信号が零の場合をX軸とし、 N^+ 、 P^+ を埋込んだ領域、およびバックグラウンド領域でのEBICの値を、左の写真より読みとって模式的に示してある。なお、この測定電子ビーム電流は、約 1×10^{-10} Aである。測定は10KV~45KVまで5KVおきに行ったがFig. 6-11には、45KV, 30KV, 25KV, 10KVの4つの場合のみを示す。以下、この図に示された結果について考察を行ってみる。 P^+ 領域に関しては、加速電圧が45KVから10KVに変化していてもそのEBICの値は余り変化していない。ところが N^+ 領域のEBICの値は45KVから10KVに変化するにしたがって徐々に増加している。ここで注目すべきことは、N層内に埋め込まれた P^+ 領域と N^+ 領域では、バックグラウンドにおける強度を基準とすれば、EBICの信号の符号が逆になっていることである。これは、次のように考えられる。まず、 P^+ 領域内で出来た正孔は、 P^+ N接合による“Built in field”によりN領域への拡散が阻止されるが、一方、 N^+ 領域内で生成された正孔は、 N^+ Nの境界においては逆に拡散が加速されることになり、より多くの正孔が基板のP領域に到達することになる。その結果、 P^+ 領域でのEBIC強度は、バックグラウンドにおけるEBIC強度より少なくなり、逆に N^+ 領域ではより多くなるものと考えられる。

この結果から、バックグラウンドに比較して信号強度が大きい小さいか、ということを利用すれば、EBIC像で観察される結晶欠陥が、P型アクセプタとして働いているか、N型ドナーとして働いているかが解析される。

例えば、Fig. 6-12にエピタキシャル成長によってPN接合を形成したSiウェハ(基板濃度： 10^{14} atoms/cm³ N型、エピタキシャル層濃度： 10^{17} atoms/cm³, P型)に、多量の不純物レベルを形成する目的で裏面より1000°C、60分間の金拡散を行って作った試料のEBIC像を示す。観察時のビーム条件は、25KV, 10^{-10} Aである。この図において、明るく見える部分ほどEBICが強く、逆に暗くみえる部分はEBICが弱くなっている。この図において注目される事は、これまでしばしば述べてきたような結晶欠陥によるコントラストがバックグラウンドよりも暗く点々と見える他に、バックグラウンドよりも明るい帯状のコントラストが明瞭に見られる事である。この明るい帯状のコントラストは、裏面より拡散された金とその拡散速度の早いことによって表面にまで到達し、そこで帯状に沈積した結果であろうと思われる。

このように、通常の結晶欠陥がバックグラウンドよりも暗く、金の沈積帯がバックグラウンドよりも明るく見えるということは、Fig. 6-11の結果からすれば、前者がN型ドナーとして働き、後者がP型アクセプタとして働いていると一応推定できるが、この実験の場合には、それぞれの欠

陥の全域においてキャリア生成が行われているという保証がなく、特に通常の結晶欠陥の場合にはそれがキャリア生成領域よりもずっと深いところまで続いていて、キャリアの再結合中心として働いている可能性がある。しかし、いずれにしてもバックグラウンドよりも明るくなるような結晶欠陥（この場合には正確には金の沈積）の存在することは、この結果より明らかである。

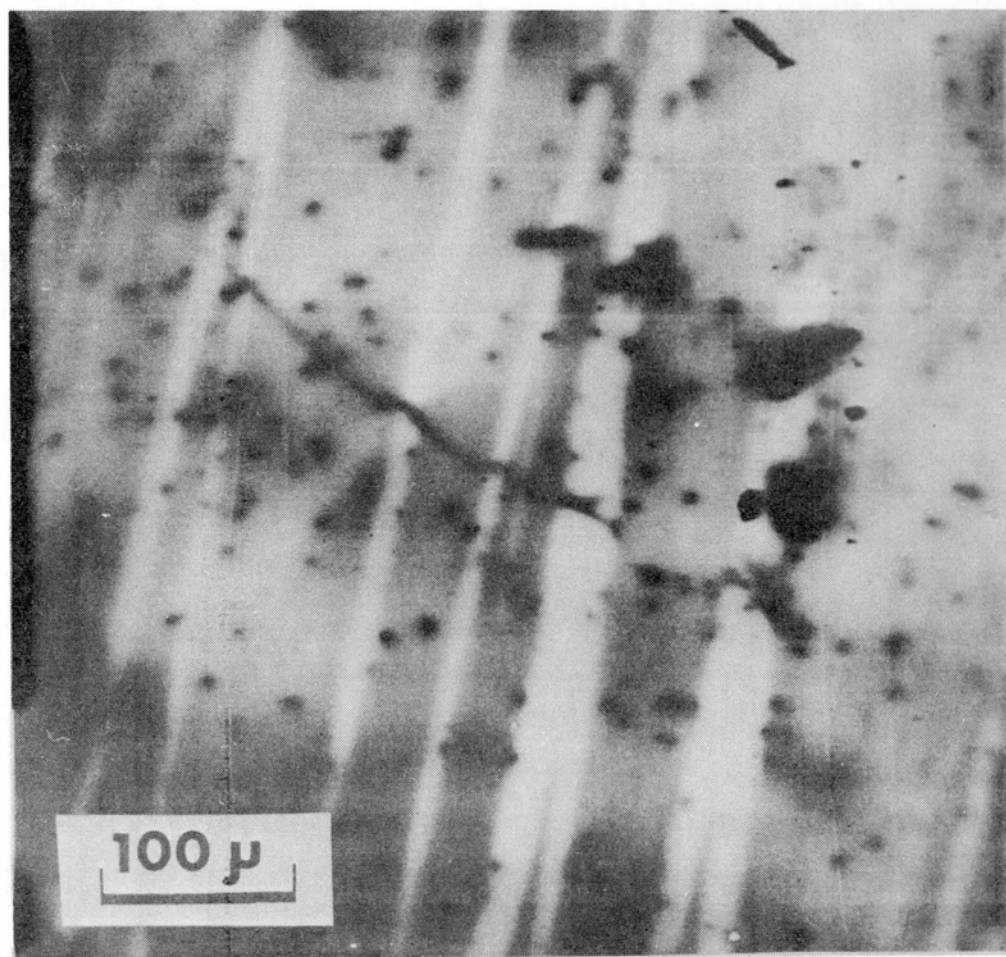


Fig. 6-12 Au 拡散された Si ウェハの EBIC 像
(25KV 10^{-10} A)
- 160 -

6-5 結 言

本章においては、半導体(Si)に電子ビームを照射した際に見られる電荷蓄積効果について述べた。従来は、SEMの分野において電荷蓄積効果と言えば絶縁体試料の帯電現象としてしか知られていなかったが、著者はそれが半導体においても存在することを見出し、しかもそれがEBIC像においては無視出来ないほど大きな効果を持つことを示した。以下、本章において明らかになったことを列挙すると、

- (1) (6-2)において、電荷蓄積効果の最も直接的な現れ方の例として、EBIC像が観測中に刻々と変化してゆく有様を示した。
- (2) (6-3)においては、Si表面への電荷蓄積効果の応用として、2つの事柄を述べた。すなわち、(6-3-1)には、Siウェハの N^- 領域と N^+ 領域では電荷蓄積によって及ぼされる影響が格段にちがうことを利用して、 N^- 領域と N^+ 領域をSEMで区別可能ならしめるような新しい測定法を提案した。
- (3) (6-3-2)では、同時に表面への電荷蓄積を利用して表面欠陥を非常に鮮明に捕え得るような新しいEBIC像のとり方を示した。この方法は、EBICモードの応用可能範囲をさらに広げるものとして期待される。
- (4) (6-4)では、電荷蓄積によって帯電したバルク内の結晶欠陥のモデルとして、バルク中に P^+ 及び N^+ 領域を埋込んだような試料を作製し、それを用いて電荷蓄積された欠陥が、ドナーとして働くかアクセプタとして働くかを判断するための基本的なデータを得た。また、その結果による類推から、バックグラウンドよりもEBIC強度が強くなるような欠陥も存在するのではないかと考え、金(Au)を大量にドーブした試料を用いて実験した結果、確かにそのような場合のあることを検証することが出来た。

第 7 章 総 括

本論文では、走査型電子顕微鏡 (Scanning Electron Microscope) を半導体材料および半導体装置製造に関する研究に応用する際の諸々の研究について述べた。

第 1 章では、走査型電子顕微鏡学 (Scanning Electron Microscopy) の基礎として以下のような事柄を確認した。

- (1) SEMの原理について簡単に述べ、その分解能は装置的には電子銃の輝度によってきまるが半導体研究にSEMを利用する場合は、信号の取り方 (EBIC等) によっては、分解能は必ずしも装置的な要因ばかりで決定されるものではない。
- (2) SEMは、開発された当初より半導体研究に応用され、半導体結晶欠陥の観察をはじめ、PN接合の状態、半導体表面の微小電位分布の測定がなされ、現在では、IC製造工程になくはない装置となった。

第 2 章では、SEMを半導体材料研究および半導体装置の不良解析に用いる場合に有用な種々の操作モードについて、具体的な応用例をあげつつそれぞれの特徴を明らかにした。

その結果、それら種々のモードの適当なものを選んで、また場合によってはいくつかのモードを組み合わせて解析することにより、従来、光学顕微鏡や電子顕微鏡では解析困難な領域にまで立ち入って現象を解析することが可能となることを示した。本論文においては以下の様なモードについて考察した。

(1) 二次電子モード (Secondary Electron)

ICのAl電極配線の様子やリード線のボンディング状態を高倍率で観察することが出来るため、ICの不良解析が可能である。

(2) 反射電子モード (Reflected Electron)

試料表面の形状の観察および構成物質の検出が可能である。

(3) 起電流モード (Electron Beam Induced Current)

半導体特有の信号モードで、半導体試料内部で生成された電子-正孔対により誘起された電流を観察するため、PN接合の様子をはじめ、結晶欠陥の観察やキャリアのLife timeの測定も可能である。

(4) 試料電流モード (Electron Beam Induced Target Current)

上記3つの信号を全て含んだ状態で観察することが出来る。

以上の信号についてそのモードの意味とこれらのモードにより得られる情報について実際の観察を通じて述べた。

第3章では、従来困難とされてきた固体試料内での一次入射電子のエネルギー損失の深さ分布曲線 (Depth-dose function) の新しい測定方法、すなわちMOS構造の試料を用い、そのOxide 中に入射した電子が生成するキャリアの個数が、その点でのエネルギー損失に比例するという仮定に基づいて直接Depth-dose function を測定する方法について述べた。その方法に関して明らかにされた事柄は以下のとおりである。

- (1) まず、本実験の原理と実験方法について述べ、実験条件を設定するための予備実験とそこで考えられる誤差の要因について検討した。
- (2) 垂直入射および 45° 入射におけるDepth-dose function の実験結果と理論曲線とのよい一致を得た。
- (3) 本実験より得られた値を基に SiO_2 中で励起された電子の μ (Mobility) と τ (Life time) の積を求めた。
- (4) 本実験で得られたRangeとEnergyの関係を、従来の実験値や理論値と比較し、得られたDepth-dose function のエネルギーに対する普遍性を確認した。
- (5) 半導体試料内でのエネルギー損失の分布を測定することにより、次章以降の考察において必要とされる一次入射電子の半導体試料内での電子のふるまいを明らかにした。

第4章では、SEMを半導体装置製造工程および半導体素子の不良解析に応用した実際例を述べ、以下の点を明らかにした。

- (1) PN接合の異状は、EBICを用いることにより不良解析が可能である。
- (2) 高濃度不純物拡散により誘起されたDiffusion induced dislocationが、EBIC、EBITCで何ら化学エッチをほどこすことなく観察可能である。
- (3) Second Breakdownによるトランジスタの破壊様相をSEMで観察することにより、その破壊部分では、電流の集中により“噴火口”状にPN接合が破壊されていることがわかった。
- (4) (3)の結果より、電界によるSecond Breakdownのあることが推定され、その推定に基づいて行った理論計算と実験値がよい一致をみた。
- (5) EBICによりIC中の不良トランジスタ等の解析が容易となった。
- (6) 電子ビームの照射により、トランジスタの電流増巾率 h_{FE} は恒久的に変化する。

第5章においては、Stacking faultsのEBICによる観察とそのコントラストメカニズム、およびStacking faultsの高耐圧パワートランジスタの電気特性におよぼす影響について述べた。

- (1) Si エピタキシャル成長時に発生し易い結晶欠陥の一つである Stacking faults は、EBIC で非破壊的に観察することが可能である。
- (2) Stacking faults のあるものは EBIC 像にコントラストを生じる。
- (3) 全ての Stacking faults が起電流の吸収を示すわけではない。
- (4) Stacking faults の3つの “Stair-rod” partial dislocation の全てが必ずしも起電流の吸収をおこすわけではなく、2つの場合も、1つの場合もある。
- (5) 上記 “Stair-rod” partial dislocation の部分で電子 - 正孔対の Recombination rate が特に速いと仮定して行った計算結果と、実験値がよく一致した。
- (6) Stacking faults を多く含むウエハを Starting material として製造した高耐圧パワートランジスタの V_{EB0}、V_{CB0} の耐圧分布は、Stacking faults をほとんど含まないウエハによって同一工程まで作成した素子にくらべて低い方に分布し、耐圧カーブも “Soft” である。
- (7) 微分干渉顕微鏡で観察されるにもかかわらず、EBIC や Sirtl エッチでは全く観察されないような Stacking faults の存在することが高不純物拡散後にみられた。

第6章では、半導体 (Si) に電子ビームを照射した時に観察される電荷蓄積効果を用いれば、以下のような新しい観察法が可能になることを示した。

- (1) EBIC 像が観測中に刻々と変化し、通常の条件では容易に観察されなかった結晶欠陥が観察されるようになる。
- (2) 表面での Charging effect を利用すると、スティン法などでは測定困難な $N^- - N^+$ 層の境界が容易に測定出来る。
- (3) 表面での Charging effect を利用して表面欠陥をより鮮明に観察することが可能となった。
- (4) バルク内での Charging effect を利用すると、バルク内の結晶欠陥の観察が容易となる。
- (5) 結晶欠陥をモデル化した試料を観察することにより、EBIC に対して吸収的に働く欠陥と発生的に働く欠陥のあることが予測された。その予測は、金拡散をほどこした Si を試料として実験的に確認された。

謝

辞

本研究は、三菱電機北伊丹製作所清水潤治所長をはじめ喜連川隆博士前所長（現中央研究所所長）、多田昭晴部長、片井正男部長、中田秀文次長、藤川恭一郎課長の御指導のもとに進められた。

この論文については、京都大学教授大谷泰之博士が目を通され、御懇切な御指導、御教授を賜った。ここに心から感謝の意を申し上げます。また、終始有益な御助言と御討論をいただいた大阪大学助教授志水隆一博士に深く感謝します。

SEMとEMXの使用にあたっては、三菱電機中央研究所の小俣虎之助博士、原田恭二氏、甲斐潤二郎博士、尾形善弘氏、西浦久和氏に多大の便宜を図っていただきました。また、半導体研究部の行本善則氏から結晶関係の有益な御示唆をいただいた。

本研究遂行にあたり、北伊丹製作所の安岡晶彦、楠和郎両氏の御協力と御討論をいただいた。

また、松川隆行博士、小山浩氏（University of Southern California 在学中）には、論文作成にあたって検討をしていただきましたことに感謝いたします。

本研究に使用しました試料の作成にあたっては、トランジスタ製造部の柴田浩、高木義夫、神谷康夫、仁田重之、粉川広一、長尾繁雄、横田史朗氏、およびエピタキシャルグループの中島当記氏に何かと御世話になったことを記して深く感謝いたします。

本論文第5章、第6章の研究の進め方およびCharging effectに関する考察では、University of CaliforniaのProf. T. E. EverhartとUniversity of Southern CaliforniaのProf. D. B. Wittryより有益なCommentsをいただきましたことを感謝いたします。

本研究は、以上のように多くの方々の御理解と御支援とによってはじめて完成されたものである。ここに心から感謝の意を申し上げる次第です。

References

- (1) M. Knoll and Z. Tech (1935) Phys. 16 467
- (2) Mvon Ardenne (1938) Z. Phys. 109 553
- (3) V. K. Zworykin, J. Hillier and Snyder (1942) A. S. T. M. Bull, 117 15
- (4) C. W. Oatley, W. C. Nixon and R. F. W. Pease (1965)
Advance in Electronics and Electron Phys. 21 181
- (5) H. F. Matare (1954) J. Appl. Phys. 30 581
- (6) T. E. Everhart, O. C. Wells and R. K. Matta (1964)
J. Electrochemical Society 111 929
- (7) I. M. Mackintosh (1964) Proc. IEEE 4 370
- (8) W. Czaja and J. R. Patel (1965) J. Appl. Phys. 36 1476
- (9) N. C. Mac Donald and T. E. Everhart (1967)
J. Electrochemical Society 111 929
- (10) N. F. B. Neve (1966) IEEE Transaction on Electron Devices ED-13 639
- (11) J. W. Thornhill and I. M. Mackintosh (1965)
Microelectronics and Reliability 4 97
- (12) T. E. Everhart, A. J. Gonsales, P. H. Hoff and N. C. Mac Donald (1966)
The International Congress for Microscopy, Kyogo, 201
- (13) P. R. Thornton, K. A. Hughes, D. V. Sulway and R. C. Wayte (1966)
Microelectronics and Reliability 5 291
- (14) P. R. Thornton, N. F. B. Neve and D. V. Sulway (1966)
Microelectronics and Reliability 5 299
- (15) C. J. Varker, T. E. Everhart and A. J. Gonzales (1966)
Proc. II. Inter. Conf. Electron and Ion Beam Sci. and Tech. 2 1003
- (16) R. H. Cox, Crosthwait and R. D. Dobrott (1969)
IEEE Transactions on Electron Devices ED-16 376
- (17) A. V. Crewe (1970) Berichte der Bunsen Gesellschaft. 74 1181

- (18) A. Brores (1969) Rev. Sci. Instrum. 40 1040
- (19) R. D. Von Veld and T. J. Shaffner (1971)
Scanning Electron Microscopy IIT Research Institute, Chicago,
Ill, 17-24
- (20) C. W. Oatley and T. E. Everhart (1957) Electronics 2 568
- (21) C. W. Oatley (1969) J. Sci. Instrum. 1 742
- (22) J. H. Parker and R. W. Warren (1962) Rev. Sci. Instrum. 33 948
- (23) T. H. P. Chang and W. C. Nixon (1967) Solid-State Electronics 10 701
- (24) O. C. Wells and C. G. Bremer (1968) J. Sci. Instrum. 1 902
- (25) N. F. B. Neve and P. R. Thornton (1966) Solid-State Electronics 9 900
- (26) C. Munakata (1966) Microelectronics and Reliability 5 267
- (27) D. B. Wittry, Private Communication
- (28) A. R. Shulman, I. R. Kanicheva and B. R. Barzdo (1963)
Soviet Phys. Solid-State 5 2452
- (29) V. E. Cosslett and R. N. Thomas (1965) Brit. J. Appl. Phys. 16 779
- (30) W. Ehrenberg and D. E. N. King (1963) Proc. Phys. Soc. 81 751
- (31) S. Namba, H. Aritome and K. Masuda (1969)
Record of the 10th Symposium on Electron Ion and Laser Beam
Technology (L. Marton ed.) San Francisco Press, San Francisco p.197
- (32) T. E. Everhart and P. H. Hoff (1971) J. Appl. Phys. 42 5871
- (33) A. E. Grun (1957) Z. Naturforschung 129 89
- (34) P. H. Hoff and T. E. Everhart (1970) Proc. IEEE Electron Device ED-17
458
- (35) Spivak (1970) Soviet Phys. Semicond. 3 1303
- (36) W. Czaja (1966) J. Appl. Phys. 37 4236
- (37) A. Rose (1955) Proc. I R E 43 1850
- (38) F. Ansbacher and W. Ehrenberg (1951) Proc. Phys. Soc. A64 362

- (39) M. Lenzlinger and E. H. Snow (1969) J. Appl. Phys. 40 278
- (40) K. G. McKay (1948) Phys. Rev. 74 1606
- (41) N. F. Mott and R. W. Gurney (1948) Electronic Processes in Ionic
Crystal, Clarendon Press, Oxford
- (42) E. J. Sternglass (1954) Phys. Rev. 92 345
- (43) H. E. Bishop, R. Castaing, P. Deschamps and J. Philibert eds. (1966)
X-ray Optics and Microanalysis, Hermann, Paris, p. 112
- (44) J. R. Fiebigler and R. S. Muller (1972) J. Appl. Phys. 43 3207
- (45) V. E. Cosslett and R. N. Thomas (1964) Brit. J. Appl. Phys. 15 1283
- (46) H. A. Bethe (1930) Ann. Physik Lpz. 5 325
- (47) C. R. Worthington and S. G. Tomlin (1956) Proc. Phys. Soc. 69 401
- (48) T. Matsukawa, K. Murata and R. Shimizu (1973) Phys. Stat. Sol. (b)
59 371
- (49) A. M. Goodman (1966) Phys. Rev. 144 588
- (50) N. C. Mac Donald and T. E. Everhard (1968) J. Appl. Phys. 39 2433
- (51) 伊藤 安岡 加藤 原田 (1968) 応用物理学会予稿集 半導体 187
- (52) 安岡 加藤 楠 (1968) 電子通信学会 資料 SSD 68-29
- (53) 丸山 (1969) 半導体研究 エピタキシャル成長 49 1
- (54) J. J. Lander, H. Schreiber, Jr. and T. M. Buck (1963)
Appl. Phys. Letters 3 206
- (55) W. Czaja and G. H. Wheatley (1964) J. Appl. Phys. 3 206
- (56) I. G. Davices, K. A. Hughes, D. V. Sulway and P. R. Thornton (1966)
Solid-State Electron 9 275
- (57) W. T. Read. Jr. (1954) Phil. Mag., 45 775
- (58) V. Heine (1966) Phys. Rev. 146 No. 2 568
- (59) W. Czaja and J. R. Patel (1965) J. Appl. Phys. 36 1476
- (60) W. T. Read (1955) Phil. Mag., 46 111

- (61) S. R. Morrison (1956) Phys. Rev. 104 619
- (62) A. D. Kurtz (1956) Phys. Rev. 101 1285
- (63) F. Bergmann and D. Gerstner (1963) Arch. Electr. Ubertr 17 467
- (64) R. Scarlett and W. Schokley (1963) IEEE International Record Pt-2 3 3
- (65) G. M. Ford (1963) Solid-State Design 4 29
- (66) H. Melchior and M. J. O. Strutt (1964) Proc. IEEE 52 439
- (67) H. Egawa (1966) IEEE Trans. ED-13 754
- (68) W. Fulop (1967) Solid-State Electron 10 39
- (69) J. Maserjian (1959) J. Appl. Phys. 30 1613
- (70) I. M. Mackintosh (1964) Proc. IEEE, April, 370
- (71) T. E. Everhart, O. C. Wells and R. K. Matta (1964)
Electrochemical Soc. 111 929
- (72) P. R. Thornton, I. G. Davies, D. A. Shaw, D. V. Sulway and R. C. Wayte
(1969) Microelectronics and Reliability 8 33
- (73) P. R. Thornton, K. A. Hughes, Htin Kyow, C. Millward and D. V. Sulway
(1967) Microelectronics and Reliability 6 9
- (74) H. F. John (1967) Proc. IEEE 55 1249
- (75) C. J. Varker, K. V. Ravi and C. E. Volk (1973)
J. Electrochem. Soc. 120 533
- (76) C. J. Varker and K. V. Ravi (1974) J. Appl. Phys. 45 272
- (77) W. Czaja and J. R. Patel (1965) J. Appl. Phys. 36 1476
- (78) I. G. Davies, K. A. Hughes, D. V. Sulway and P. R. Thornton (1966)
Solid-State Electron. 9 275
- (79) P. R. Thornton, I. G. Davies, D. A. Shaw, D. V. Sulway and R. C. Wayte
(1969) Microelectron Reliability 8 33
- (80) H. F. Matare (1971) Defect Electronics in Semiconductors
(Interscience, New York)

- (81) C. E. Hallas and E. J. Patzmar (1965)
Semiconductor Products and Solid State Technology., Nov. 20
- (82) S. Mendelson (1965) J. Appl. Phys. 36 2525
- (83) H. R. Huff and R. C. Bracken (1969) The Electrochemical Soc. Spring
Meeting on Semiconductor Si, 610
- (84) T. B. Light (1962) Metallurgical Soc. Conf. 15 137
- (85) S. Mendelson (1967) J. Appl. Phys. 38 1573
- (86) R. H. Finch, H. J. Queisser, G. Tomas and J. Washburn (1963)
J. Appl. Phys. 34 406
- (87) S. Mendelson (1964) J. Appl. Phys. 35 1570
- (88) K. V. Ravi and C. J. Varker (1974) J. Appl. Phys. 45 263
- (89) H. Suzuki (1952) Semi. Rep. Res. Inst. Tohoku Univ. A4 455
- (90) A. H. Cottrell (1953) Dislocations and Plastic Flow in Crystals
(Clarendon Press, Oxford)
- (91) H. J. Queisser and A. Goetzberger (1963) Phil. Mag. 8 1063
- (92) K. Kanaya and S. Okayama (1972) J. Phys. D 5 43
- (93) D. Green, J. E. Sandor, T. W. O'Keefe and R. K. Matta (1965)
Appl. Phys. Letters 6 3
- (94) J. R. Szedon and J. E. Sandor (1965) Appl. Phys. Letters 6 181
- (95) A. G. Stanley and H. A. R. Wegner (1966) Proc. IEEE 54 784

著 者 文 献 集

1. "トランジスタの破壊様相" 電子通信学会 半導体研究会 SSD-68-29 (1968)
2. "カラーテレビ用高耐圧パワートランジスタ"
三菱電機技報 45 480 (1971)
3. "高耐圧パワートランジスタ"
電気学会、電子通信学会、半導体トランジスタ研究会
SSD-73-8 (1973)
4. "Investigation of Kilovolt Electron Energy Dissipation in Solids"
J. Appl. Phys. 45 733 (1974)
5. "SEM Observation and Contrast Mechanism of Stacking Fault in Epitaxial Silicon Layer"
J. Appl. Phys. 45 3732 (1974)
6. "SEMによる半導体中における結晶欠陥の観察 Ⅲ"
電子ビームによる電荷蓄積効果
日本学術振興会マイクロビームアナリシス第141委員会
第一回研究会資料 17 (1974)
7. "Scanning Electron Microscopy of Charging Effect on Silicon"
J. Appl. Phys. (to be published)
8. "The Effects of Stacking Faults on The Electrical Properties of A High Voltage Power Transistor" (to be published)
9. "The Propagation of Residual Dislocations during Silicon Epitaxy"
J. Appl. Phys. (to be published)
10. "Disappearance of Stacking Faults after Annealing"
(to be published)

著 者 学 会 発 表

1. "トランジスタの二次降伏に対するコレクタ高抵抗層巾の影響"
電子通信学会 4月 738 (1967)
2. "SEMによるSi接合の観察"
応用物理学会 第15回連合 264 (1968)
3. "SEMによる接合破壊様相の観察"
応用物理学会 第29回 187 (1968)
4. "SEMによるSi接合の観察"
応用物理学会 第16回連合 99 (1969)
5. "SEM試料における電子線のエネルギー損失の測定"
応用物理学会 第20回連合 259 (1973)
6. "SEMによる半導体中の結晶欠陥の観察(I)"
第5回SEM研究会 名古屋大学 (1973)
7. "SEMによる結晶欠陥の観察"
応用物理学会 第20回連合 257 (1973)
8. "SEMによる半導体中の結晶欠陥の観察(II)"
第6回SEM研究会 大阪大学 (1973)
9. "SEMによる積層欠陥の観察ならびに解析"
応用物理学会 第21回連合 123 (1974)
10. "SEMによる半導体結晶欠陥の観察"
応用物理学会 第35回 426 (1974)